

Rys. 2.

Jeżeli odległość pomiędzy miernikiem i czujnikiem jest znaczna, to należy skompensować spadek napięcia na przewodach połączeniowych. Najłatwiej dokonać tego przez

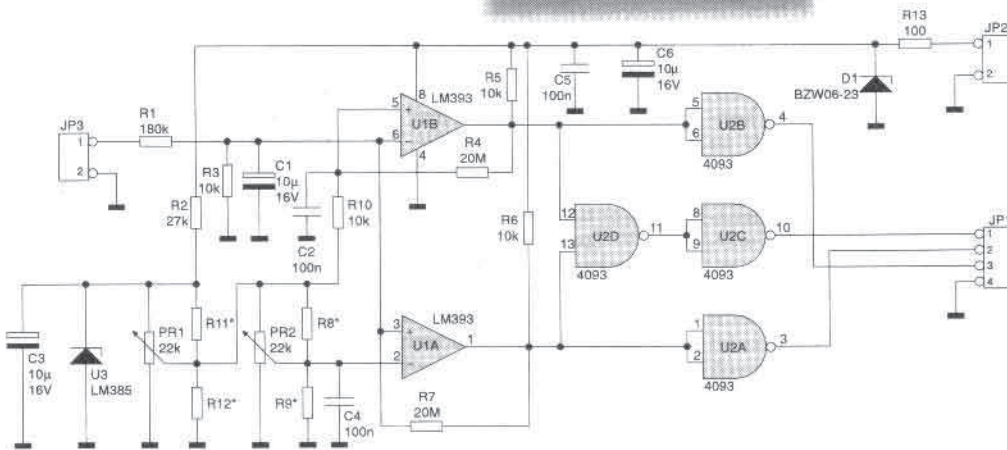
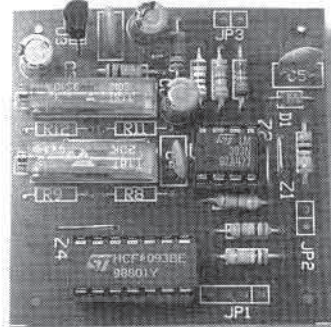
zwiększenie napięcia zasilającego. Należy także pamiętać, iż minimalne napięcie zasilania układu wynosi 5V.

Kompletny układ i płytki drukowane są dostępne w ofercie AVT pod oznaczeniem AVT-1102.

Dyskryminator okienkowy

Układ jest uproszczoną konstrukcją uniwersalnego dyskryminatora napięcia.

Oprócz prostoty rozwiązania, zaletą układu jest stabilny poziom progów przełączania, niezależny od wahań napięcia zasilającego i możliwość włączania urządzeń zewnętrznych, zależnie od poziomu badanego napięcia.



Rys. 1.

Działanie układu polega na sygnalizacji jednego z trzech poziomów wejściowych, które może osiągnąć badane dodatnie napięcie wejściowe. Schemat elektryczny układu przedstawiono na rys. 1.

Gdy poziom napięcia wejściowego U_{we} jest niższy od napięcia progowego U_{min} usta-

wionego potencjometrem PR2, na gnieździe JP1-2 utrzymuje się stan wysoki, a na pozostałych stykach tego gniazda stan niski. Gdy napięcie U_{we} przekroczy poziom U_{mji} lecz będzie mniejsze od U_{max} , to poziom wysoki pojawi się na JP1-1, a na pozostałych wyjściach będzie niski. Dalszy wzrost U_{we} i przekroczenie poziomu U_{max} ustawionego potencjometrem PR1, spowoduje pojawienie się jedynki logicznej na wyjściu JP1-3 i wyzerowanie pozostałych wyjść.

Ważnym elementem dyskryminatora jest wysokostabilny układ napięcia odniesienia U3 (LM385), wytwarzający napięcie wzorcowe 1,235V. Układ ten pozwala uniezależnić działanie dyskryminatora od zmian napięcia zasilającego, które może zmieniać się w granicach 5-14V.

Przy pomocy potencjometrów PR1 i PR2 z napięcia odniesienia tworzone są na-

pięcia progowe U_{min} i U_{max} . Ponieważ PR2 dołączony jest do suwaka PR1 napięcie U_{min} nigdy nie może być wyższe od ustawionego napięcia U_{max} .

Badane napięcie U_{we} podawane jest na gniazdo JP3. Ze względu na poziom napięcia odniesienia i zastosowany dzielnik R1, R3, napięcie wejściowe może osiągnąć maksymalną wartość 20V. Napięcie wejściowe oraz ustawione napięcia progowe podawane są na wejścia dwóch komparatorów. Stany wyjść tych komparatorów sterują układem logicznym zbudowanym na bramkach NAND i wytwarzającym opisane wcześniej sekwencje poziomów logicznych na wyjściu JP1.

Poziom napięć progowych można dobrać na stałe przy pomocy dzielników oporowych R11, R12 oraz R8 i R9, których sumaryczna opor-

ność powinna wynosić około 20kΩ. W takim przypadku w układzie nie trzeba montować potencjometrów.

Dla uniknięcia fałszywych przełączeń spowodowanych zakłóceniami, napięcie zasilające układu jest pojemnością filtrowane. Jako diodę D1 można zastosować szybką diodę typu Transil np. BZW06-23.

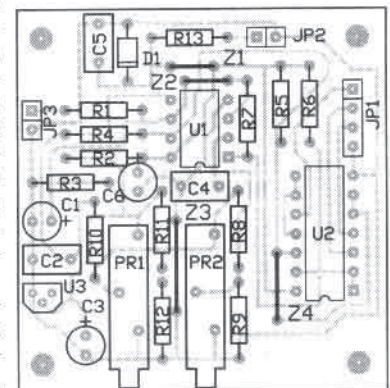
Po zmontowaniu układu na płytce drukowanej, której widok zamieszczono na wkladce, należy ustawić progi przełączania. Najlepiej zrobić to podając na wejście JP3 napięcia o wartości równej napięciu U_{max} , a następnie kręcić potencjometrem PR1 do momentu, gdy poziom napięcia na wyjściu JP1-3 zmieni się z wysokiego na niski. Analogicznie należy postąpić z PR2 i wyjściem JP1-2.

Oba komparatory dzięki zastosowaniu rezystorów R4 i R7 o wartości 20MΩ działają z histerezą ok. 100mV. Oznacza to, że po przełączeniu komparatora jego wyłączenie będzie możliwe po zmniejszeniu napięcia wejściowego o wartość histerezy.

Sygnaly na wyjściu JP1 mogą włączać i wyłączać urządzenia wykonawcze. Ponieważ wydajność prądowa bramek MOS jest niewielka wyjścia należy buforować np. wtórnikiem emiterowym sterującym transoptorami lub przekaźnikami.

RS

Kompletny układ i płytki drukowane są dostępne w ofercie AVT pod oznaczeniem AVT-1095.



Rys. 2.