

MSP430 z pamięcią FRAM



Zestaw ewaluacyjny dla MSP430FR5739



Dodatkowe materiały na CD/FTP:
<ftp://ep.com.pl>, user: 12040, pass: 15735862

W 2001 roku firma Texas Instruments rozpoczęła współpracę z producentem pamięci FRAM firmą Ramtron. Prace badawcze (zgłoszono ponad 200 patentów) doprowadziły do wdrożenia technologii produkcji pamięci FRAM w 130-nm procesie CMOS. W maju bieżącego roku osiągnięto główny cel badań, którym było zainstalowanie pamięci FRAM w układzie mikrokontrolera. Jako platformę testową wybrano energooszczędne MSP430, a dokładniej nową serię układów o oznaczeniu FR57xx. W artykule opisano korzyści wynikające z zamontowania pamięci FRAM wewnątrz mikrokontrolera oraz „prototypową” serię MSP430FR57xx.

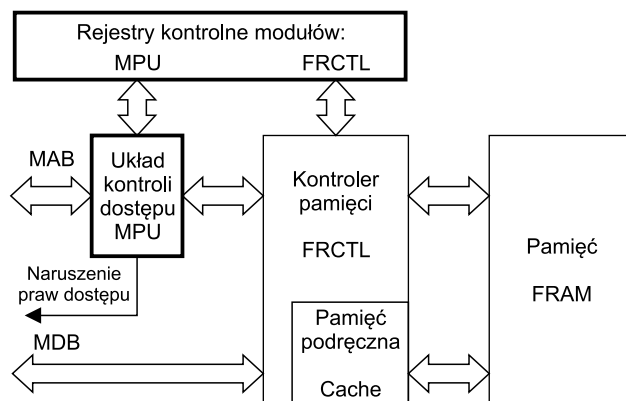
Pamięć FRAM (Ferroelectric RAM) charakteryzuje się dużą szybkością zapisu przy niskim poborze mocy. Liczba cykli zapisu pamięci jest praktycznie nieograniczona, a pamięć jest nieulotna. Można zaryzykować stwierdzenie, że pamięć FRAM jest to pamięć SRAM, która nie traci danych po odłączeniu zasilania.

Zamontowanie pamięci FRAM w mikrokontrolerze całkowicie zmienia podejście do tworzenia aplikacji. Dotychczas najczęściej stosowano ujęcie, w którym zmienne programu (również stos i sterta) umieszczane były w pamięci RAM mikrokontrolera. Kod programu wgrany był do pamięci Flash lub ROM mikrokontrolera. Dane konfiguracyjne programu oraz dane rejestrowane (próbki loggера, zdarzenia itp.) były przechowywane

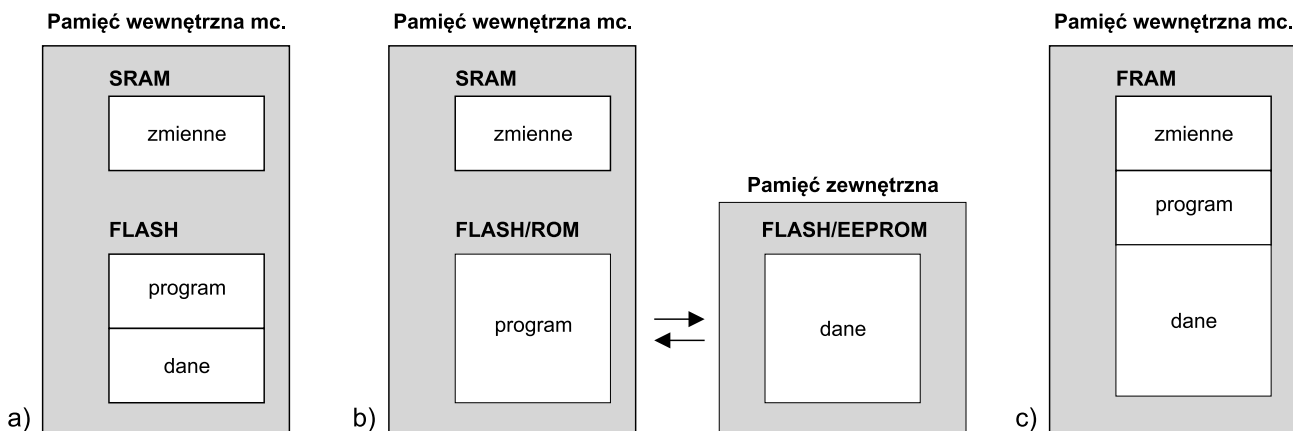
w pamięci EEPROM lub specjalnym obszarze pamięci Flash mikrokontrolera, albo na zewnętrznym nośniku pamięci (np.: dołączona do mikrokontrolera karta SD/MMC, czy też układ pamięci Flash/EEPROM). Teraz tworząc oprogramowanie dla nowego mikrokontrolera TI, zmienne, kodu programu oraz dane można umieścić w zamontowanej w nim pamięci FRAM (rysunek 1). **Dodatkowo, pamięć można podzielić na partycje (zmienne, program, dane), których rozmiar**

może być zmieniany dynamicznie w trakcie działania programu!

Kiedy przyjrzymy się współczesnym mikrokontrolerom, to łatwo zauważyć, że stosunek pojemności pamięci operacyjnej do pamięci programu jest najczęściej jak: 1:4, 1:8, 1:16. W wypadku, gdy w projekcie potrzebujemy układu, który będzie miał 1 kB pamięci SRAM (zmienne, stos, sterta), a rozmiar kodu wynikowego programu wyniesie 2 kB, to zamiast „małego” i taniego układu będziemy zmuszeni zamontować „duży” i drogi (np.: 1 kB SRAM, 16 kB Flash). Oczy-



Rysunek 2. Schemat blokowy kontrolera pamięci FRAM



Rysunek 1. Organizacja pamięci, a), b) podejście klasyczne, c) rozwiązanie z pamięcią FRAM

wiście, specjaliści od marketingu mówią nam, że „teraz cena pamięci Flash jest tak niska...”, ale czy na pewno?

W wypadku mikrokontrolerów z pamięcią FRAM taki problem nie istnieje, ponieważ programista może prawie dowolnie dzielić dostępną pamięć FRAM. Zastosowanie w mikrokontrolerach uniwersalnej pamięci FRAM „do wszystkiego”, to spełnienie marzeń każdego konstruktora.

Seria FR57xx

MSP430 serii FR57xx to pierwsze na świecie, 16-bitowe mikrokontrolery wyposażone w pamięć FRAM (w zeszłym roku firma Fujitsu wyprodukowała procesory 8-bitowe). Aby wyróżnić nowe układy spośród ogromnej rodziny MSP430, w ich nazwie umieszczono litery FR. Napięcie zasilania nowych mikrokontrolerów ustalono na 2,0...3,6 V, a wewnątrz jego struktury zamontowano stabilizator LDO obniżający napięcie zasilania rdzenia CPU (moduł PMM z serii 5xx). Wyprodukowane układy (w momencie przekazywania artykułu do druku 20 modeli FR572x, FR673x) wyposażono w 4, 8, albo 16 kB pamięci FRAM oraz w 0,5 albo 1 kB pamięci SRAM, która może być używana jako pamięć podręczna. Konstruktor ma do dyspozycji 32 porty I/O, 10-bitowy przetwornik A/C typu SAR (maksymalnie 14 kanałów pomiarowych), komparator (maksymalnie 16 kanałów

miarowych), 32-bitowy układ Watchdog-Timer, 3 bądź 5 16-bitowych liczników Timer_X ($2 \times \text{Timer}_A$ oraz 1 albo $3 \times \text{Timer}_B$, przy czym każdy licznik współpracuje z 3 rejestrkami Compare/Capture), zegar czasu rzeczywistego RTC z funkcją kalendarza i alarmu. Dodatkowo, CPU wyposażono w moduł mnożenia sprzętowego MPY (możliwość operacji na liczbach 32-bitowych), układ sprzętowego obliczania sumy kontrolnej CRC (wielomian $f(x) = x^{16} + x^{12} + x^5 + 1$) oraz w 3 kanały DMA.

Transmisja szeregowa danych obsługiwana jest przed 2-kanałowy moduł eUSCI (ulepszony USCI). Kanał B modułu wspiera interfejsy SPI lub I²C. Kanał A (w niektórych procesorach zamontowano 2 kanały A) wspiera jeden z interfejsów UART, IrDA, SPI.

Systemem zegarowym zarządza moduł CS (Clock System), w którym zamontowano dwa generatory sygnałów: VLO o częstotliwości około 10 kHz, oraz DCO o jednej z predefiniowanych częstotliwości 5,3/6,7/8,0 MHz (w nowszych układach ma być dostępna opcja wyboru spośród wartości 8/16/24 MHz). Brak jest natomiast znanego z serii 5xx/6xx wewnętrznego generatora REFO o częstotliwości zegarowej 32768 Hz, jednak można do nóżek XIN, XOUT mikrokontrolera dołączyć zewnętrzny kwarc zegarkowy 32768 Hz. Ewentualnie, jeśli w projekcie potrzebujemy „szybkiego” sygnału zegarowego, to do tych samych

nóżek procesora można dołączyć oscylator kwarcowy o częstotliwości od 4 do 24 MHz.

Kończąc, skrócony opis MSP430 serii FR57xx spójrzmy jeszcze na parametry poboru energii. W aktywnym trybie pracy AM (kod program wykonywany jest pobierany z pamięci FRAM) mikrokontroler zużywa około 100 $\mu\text{A}/1 \text{ MHz}$ w zakresie sygnału taktującego o częstotliwości 0...8 MHz przy zasilaniu z napięcia 3 V. Porównując tę wartość z osiąganymi innymi MSP430 (kod programu wykonywany z Flash) widać blisko 50 % oszczędność energii! Dodatkowo, mikrokontrolery z serii FR57xx mają 7 trybów uśpienia. Niestety, w trybach uśpienia LPM3, LPM4 nastąpiło nieznaczne zwiększenie zużycia energii (w seriach 1xx, 2xx, 4xx mikrokontrolery zużywały, odpowiednio, około 0,8 μA i 0,1 μA prądu, teraz FR57xx potrzebują około 6,5 μA i 6,0 μA). W wypadku FR57xx możemy jednak tryby LPM3, LPM4 zastąpić trybami LPM3.5 (tryb RTC, działa zegar czasu rzeczywistego, brak podtrzymania SRAM) i LPM4.5 (tryb wyłączenia, brak podtrzymania SRAM). Wówczas zużycie prądu spada do wartości 1,5 μA , oraz 0,32 μA .

Pamięć FRAM w FR57xx

Pamięcią FRAM w mikrokontrolerach MSP430FR57xx zarządza moduł RFCTL (FRAM Controller). Jego schemat blokowy

REKLAMA

CONTRANS TI

Narzędzia do procesorów

TEXAS
INSTRUMENTS

PEŁNA GAMA NARZĘDZI

TEXAS
INSTRUMENTS

SAURIS GmbH

Stellaris®

LaunchPad™

DaVinci™

Sitara™



SAURIS GmbH

SAU-510 USB

- emulator klasy XDS510
- TMS320, DaVinci, C2000
- ARM-Cortex, OMAP, Sitara
- ISO Plus - model z izolacją galwaniczną



Elprotronic

FlashPro430

- najszybszy emulator/programator do MSP430
- FlashPro2000 - programator do TMS320C2000
- FlashProCC - programator do układów radiowych serii CC



LaunchPad™

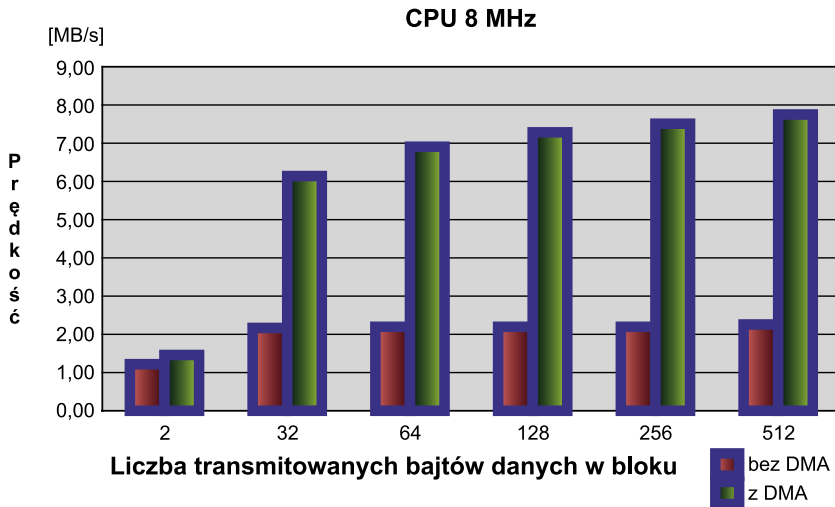
- najtańszy i najszybszy start z MSP430
- emulator USB na pokładzie

CONTRANS TI Sp. z o.o.

ul. Polanowicka 66, 51-180 Wrocław,
tel. 071/325-26-21...24, fax 071/325-44-39,
e-mail: contrans@contrans.pl http://www.contrans.pl

Kupuj w Contrans Presto





Rysunek 3. Pamięć FRAM maksymalna prędkość transmisji danych (CPU 8 MHz)

na 16 MB/s. W praktyce, nie jest to jednak proste zadanie.

Przykładowo, jeśli jednostkę centralną procesora CPU taktujemy sygnałem zegarowym o częstotliwości 8 MHz, to żeby zapisać/odczytać dane musimy: ustawić adres pamięci, przesłać/odczytać dane itp. Moc obliczeniowa procesora rozpraszana jest na operacje związane z obsługą dostępu do pamięci, a prędkość transferu danych spada. Rozwiązaniem problemu jest wykorzystanie mechanizmu bezpośredniego dostępu do pamięci DMA. Wówczas dane transmitowane są w czasie 2 taktów CPU. Jeśli będziemy przysyłać dane 16-bitowe (2 bajty) i do tego w blokach, to przy taktowaniu CPU równym 8 MHz możemy zbliżyć się do prędkości transmisji danych wynoszącej 8 MB/s (8 MHz/2 taktów DMA * 2 bajty danych). W sposób graficzny prędkość transmisji danych z użyciem DMA ilustruje rysunek 3.

Mimo zastosowania DMA uzyskujemy niecałe 50% maksymalnej prędkości zapisu do pamięci FRAM. Sposobem na przyśpieszenie transmisji danych jest zwiększenie prędkości taktowania jednostki centralnej procesora CPU (maksymalnie do 24 MHz). Co prawda maksymalna prędkość dostępu do pamięci FRAM pozostanie bez zmian (8 MHz), jednak szybki procesor pozwoli lepiej wykorzystywać pamięć podręczną Cache kontrolera FRCTL (8 bajtów pamięci SRAM). Na rysunku 4 zilustrowano graficznie przyrost prędkości transmisji danych w zależności od wzrostu prędkości taktowania CPU.

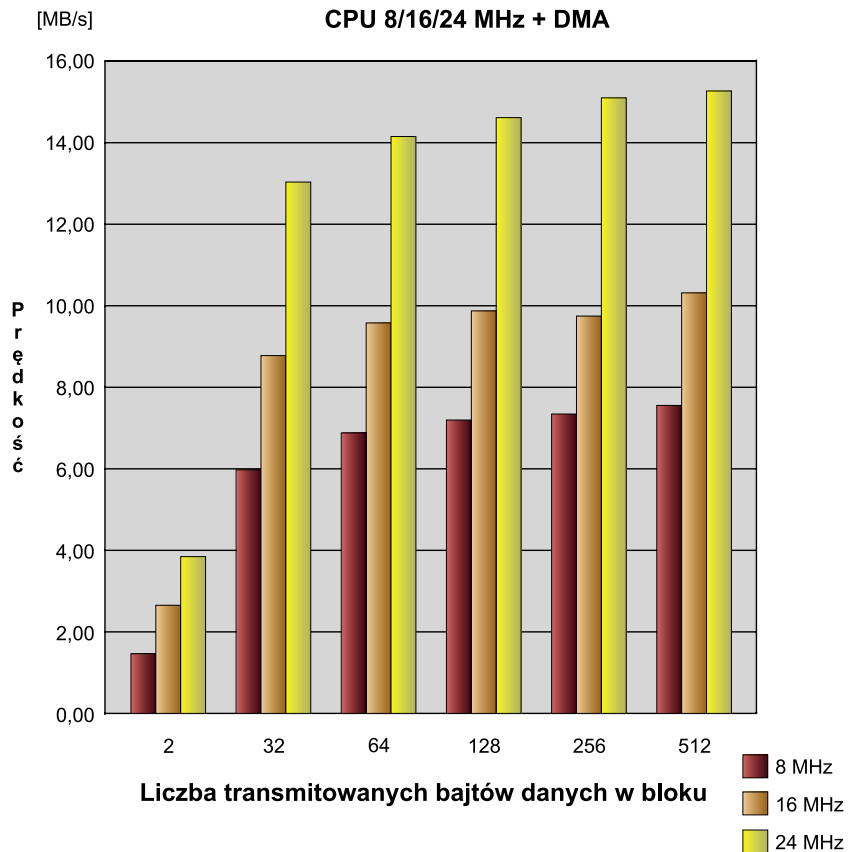
Tabela 1. Porównanie parametrów pamięci FRAM, SRAM (seria FR57xx) z FLASH (seria 2xx)

parametr	FRAM	SRAM	FLASH
maksymalna prędkość zapisu bajta danych	16 MB/s 62,5 ns	48 MB/s 20,8 ns	0,014 MB/s 71400 ns
maksymalna liczba cykli zapisu pamięci	10 ^ 14 100 bilionów	nie dotyczy	10 ^ 4 10 tysięcy
pamięć nie ulotna	TAK	NIE	TAK
konieczność kasowania przed zapisem	NIE	NIE	TAK
swobodny dostęp	TAK	TAK	NIE

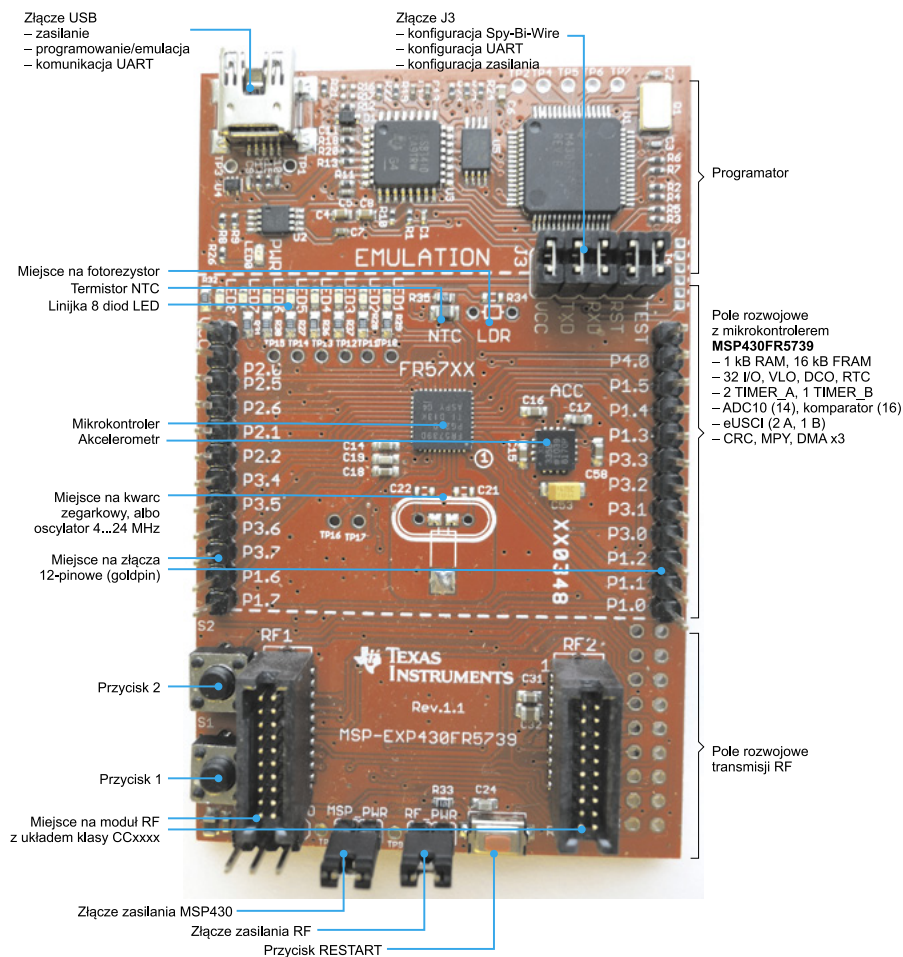
pokazano na rysunku 2. Dostęp do pamięci może być 8, bądź 16-bitowy. Operacja zapisu nie wymaga wcześniejszego kasowania komórki pamięci (w pamięci Flash można zmienić poziom logiczny z „1” na „0”, zmiana z „0” na „1” wymaga wcześniejszego skasowania całego sektora pamięci, którego wielkość w MSP430 wynosi 512 B). W momencie przerwania zapisu do pamięci (zanik zasilania) dane zapisywane są prawidłowo. Dodatkowo kontroler pamięci wyposażono w mechanizm wykrywania i korekty błędów zapisu do pamięci (ECC, Error Correction Code logic). Jeśli wystąpił błąd, który można skorygować, dane w pamięci są poprawiane i ustawiana jest flaga przerwania CBDIFG. Wystąpienie błędu, którego nie można poprawić powoduje ustawienie flagi przerwania UBDIFG. Obie flagi można odczytać i w procedurze obsługi przerwania niemaszkowalnego NMI i odpowiednio zareagować na błąd zapisu do pamięci.

Integralną częścią modułu FRCTL stanowi układ MPU (Memory Protection Unit). Korzystając z układu MPU programista może podzielić pamięć FRAM mikrokontrolera na sektory i nadać im prawa dostępu: wykonanie, tylko odczyt, odczyt/zapis (po starcie mikrokontrolera MPU jest wyłączony, a pamięć FRAM ma prawa odczyt+zapis+wykonanie). W momencie niedozwolonego dostępu do pamięci (np.: próba zapisu danych do sektora z prawami tylko do odczytu), ustawiana jest flaga przerwania informująca o zaistniałym zdarzeniu.

Maksymalna prędkość dostępu do pamięci FRAM (odczyt/zapis) wynosi 8 MHz. Transmitując dane 16-bitowe (2 bajty), możemy uzyskać prędkość transferu danych rów-



Rysunek 4. Pamięć FRAM maksymalna prędkość transmisji danych (CPU 8/16/24 MHz)



Rysunek 5. Płytkę ewaluacyjną z zestawu MSP-EXP430FR5739

Dopuszczalna liczba cykli zapisu pamięci FRAM wynosi 100 bilionów (10^{14}). Trzeba jednak pamiętać, że odczyt komórki pamięci wiąże się z jej ponownym zapisem (odczyt zużywa pamięć). Przykładowo, gdyby komórka pamięci była odczytywana z częstotliwością 1 MHz, to uległa by zniszczeniu po około 3 latach. Oczywiście, w praktyce taka sytuacja jest mało prawdopodobna. Energoozczędne aplikacje (a w takich stosowane są MSP430) przez większość czasu swojego działania przebywają w trybie uśpienia. Uwzględniając to założenie inżynierowie z Texas Instruments przeprowadzili obliczenia, z których wynika, że wytrzymałość pamięci FRAM sięga 80 lat użytkowania.

Zestaw startowy

Aby promować mikrokontrolery z serii FR57xx firma Texas Instruments wyprodukowała zestaw startowy **MSP-EXP430FR5739**. W skład zestawu wchodzi: płytka startowa, kabel mini USB o długości 0,5 metra, dwa 12-pinowe wtyki goldpin, dwa 12-pinowe gniazda godpin, kwarc zegarkowy o częstotliwości 32768 Hz, oraz poradnik użytkownika. W internetowym sklepie Texas Instruments (<https://estore.ti.com>) zestaw dostępny jest w atrakcyjnej cenie 29 \$.

Budowę płytki startowej pokazano na **rysunku 5**. Płytkę podzielono logicznie na 3 blo-

ki funkcjonalne: programator/emulator, pole testowe z mikrokontrolerem MSP430FR5739 oraz pole transmisji radiowej RF.

Po dołączeniu płytki startowej do portu USB komputera PC należy zainstalować dostarczony przez producenta sterownik. Wówczas w systemie zostanie wykryty układ programatora. Programowania i emulowanie płytki odbywa się za pomocą interfejsu USB, a do komunikacji z mikrokontrolerem służy dwuliniowy interfejs *Spy-Bi-Wire* (alternatywa dla interfejsu JTAG.) Dodatkowo, po podłączeniu płytki do portu USB, na komputerze PC jest instalowany wirtualny port szeregowy COM. Korzystając z utworzonego łącza, programista może za pomocą interfejsu UART komunikować się z komputerem PC.

W części z mikrokontrolerem MSP430 zamontowano układ MSP430FR5739. Linie wejścia-wyjścia mikrokontrolera wyprowadzono na zewnątrz (pady o rozstawie 0,1"). Zamontowano 8 diod LED, termistor NTC, 3-osiowy akcelerometr ADXL335. Wyprowadzono również pady pozwalające na montaż fotorezystora LDR, oraz oscylatorów kwarcowych (zegarkowego, albo szybkiego 4...24 MHz).

W części transmisji radiowej RF, zainstalowano złącze przystosowane do montażu modułu radiowego z układem klasy CCxxxx, dwa przyciski do komunikacji z mikrokontrolerem oraz przycisk *Restart*. Dodatkowo na liniach za-

Zapis danych do pamięci FRAM może być nawet 1000 razy szybszy niż zapis danych do pamięci Flash. Krótszy czas zapisu danych w pamięci FRAM przekłada się na mniejszy pobór mocy mikrokontrolera.

Przykład:

Mamy do dyspozycji dwa mikrokontrolery MSP430: jeden z pamięcią FRAM, drugi z pamięcią Flash. W pierwszym, dane w pamięci FRAM są zapisywane prędkością 1,4 MB/s, a zużycie energii to 720 μ A. W drugim dane w pamięci FLASH są zapisywane z prędkością 14 kB/s (maksymalna prędkość zapisu danych do pamięci FLASH), a zużycie energii wynosi 2200 μ A.

Ponieważ dane w pamięci FRAM zapisywane są 100 razy szybciej przy 3 razy mniejszym zużyciu energii to, zmniejszenie zużycia energii (FRAM/FLASH) jest rzędu 300 razy.

silania mikrokontrolera oraz układu radiowego zamontowano zworki. Usuwając zworki i wpinając w obwód zasilania amperomierz można zmierzyć pobór mocy MSP430, oraz modułu RF.

Podsumowanie

Aktualnie produkowane są mikrokontrolery FR57xx, w których maksymalna wielkość pamięci FRAM to 16 kB. Wiele osób powie że to zbyt mało, ale na takie mikrokontrolery jest zapotrzebowanie w popularnie używanych, lecz niedocenianych aplikacjach, jak np. sterujące pralkami, ekspresami do kawy itp., a więc de facto dla rynku masowego urządzeń. Przy obecnej 130 nm technologii produkcji firma Texas Instruments zapewnia, że wkrótce wprowadzi na rynek układy mające 256 kB pamięci w cenach porównywalnych z tymi wyposażonymi w pamięć Flash. Wytwarzanie mikrokontrolerów z większą pamięcią jeszcze jest niestety nieopłacalne, ale to może zmienić się w niedalekiej przyszłości, gdy nastąpi zmiana aktualnie używanej technologii produkcji na 90 nm lub 65 nm. Dodatkowo, jak można dowiedzieć się na razie nieoficjalnie, podobno firma Texas Instruments planuje zainstalować pamięć FRAM w innych swoich produktach (procesory typu ARM, DSP). Kiedy to nastąpi otwarcie będzie można powiedzieć o rewolucji technologicznej w świecie mikrokontrolerów. A póki co pamięć FRAM idealnie wkomponowuje się w rodzinę MSP430. **Właściwości** tej pamięci pozwalają zmniejszyć pobór mocy mikrokontrolera, dzięki czemu z łatwością można budować energooszczędne rejestratory danych, tworzyć systemy zdalnego odczytu danych z urządzeń pomiarowych (Automated Meters Reading) i inne. W jednym z kolejnych numerów EP zaprezentuję projekt rejestratora danych, w którym pomiary będą logowane w pamięci FRAM mikrokontrolera. Platformą sprzętową zastosowaną w projekcie będzie płytka z zestawu startowego MSP-EXP430FR5739.

Łukasz Krysiwicz
lukasz_krysiwicz@interia.pl