

Procesory o architekturze dwusystemowej

F28M3x Concerto = TMS320C28x + ARM Cortex M3



W czerwcu 2011 firma Texas Instruments wprowadziła do sprzedaży nowy procesor dwurdzeniowy z serii F28M35x Concerto. Zawiera on w jednej strukturze rdzenie C28x i ARM Cortex-M3. Mariaż wygląda na udane połączenie układu z serii F2833x Delfino z układem Cortex-M3 z rodziny Stellaris.

Rdzeń TMS320C28x jest wiodącą platformą przemysłową do aplikacji sterowania. Architektura rdzenia C28x jest zoptymalizowana do wydajnego i niezawodnego wykonywania złożonych algorytmów sterowania. Umożliwia pracę z najlepszymi w tej klasie modułami peryferyjnymi pozwalającymi na uzyskanie najwyższej efektywności, dokładności i wydajności.

Rdzeń ARM Cortex-M3 Concerto jest powszechnie stosowany w projektach przemysłowych do zastosowań komunikacyjnych. Może być programowany z użyciem wielu środowisk programowania oraz różnych bi-

bliotek. Stanowi też sprawdzoną platformę do tworzenia zaawansowanych interfejsów użytkownika oraz interfejsów graficznych.

Nowe procesory F28M35x Concerto mają architekturę dwusystemową (*dual system*). Ta hybrydowa architektura łączy najlepszą technologię sterowania oraz komunikacyjną w jeden układ. Umożliwia to jednoczesną realizację pętli sterowania w czasie rzeczywistym oraz komunikację z krótkim czasem odpowiedzi. Funkcjonalność jest podzielona pomiędzy dwa rdzenie (*rysunek 1*). Pozwala to na uniknięcie wzajemnego blokowania zadań sterowania w czasie rzeczyw-

Dodatkowe informacje:

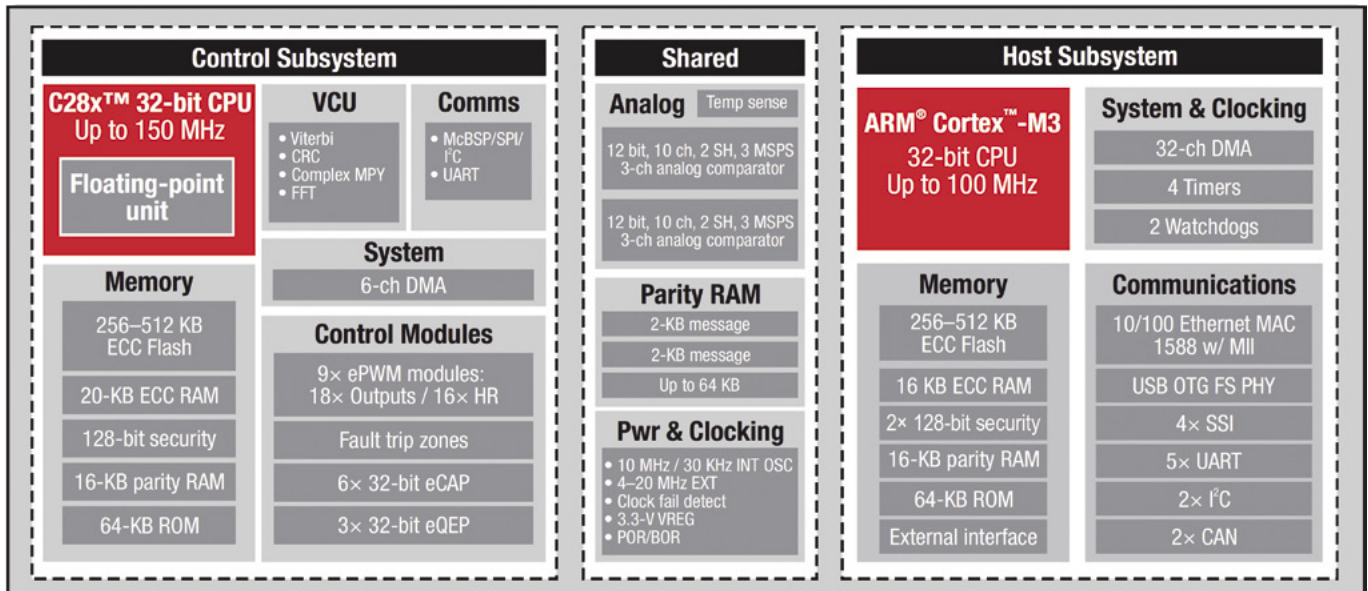
- Strona procesorów rodziny Concerto: www.ti.com/concerto
- Moduł uruchomieniowy H52C1 Concerto controlCARD: www.ti.com/concerto-controlcard-tf-pr
- Kurs internetowy: www.ti.com/concerto-training-tp-pr
- Pakiet programistyczny controlSUITE: www.ti.com/concerto-sw-pr
- Zaawansowane zastosowania: www.ti.com/concerto-smart-grid-pr

Dodatkowe materiały na CD/FTP:
<ftp://ep.com.pl>, user: 12040, pass: 15735862

stym oraz drajwerów komunikacyjnych dla wspólnych zasobów.

Procesory F28M35x Concerto są oferowane w wielu wersjach (*tabela 1*). Ze względu na szybkość zegara systemowego, układy procesorowe są podzielone na poziomy:

Poziom *entry-level* (F28M35E): taki sam zegar 60 MHz dla rdzenia C28x oraz ARM Cortex-M3.



Rysunek 1 Organizacja procesorów serii F28M35x Concerto

Poziom *mid-level* (F28M35M): taki sam zegar 75 MHz dla rdzenia C28x oraz ARM Cortex-M3.

Poziom *high-level* (F28M35H): zegar 150 MHz dla rdzenia C28x oraz 100 MHz dla rdzenia ARM Cortex-M3. W praktyce maksymalne szybkości zegara to odpowiednio kombinacje 150 MHz/75 MHz oraz 100 MHz/100 MHz.

Występują też wersje układów procesorowych rozróżniane ze względu na rozmiar pamięci (RAM/Flash):

- F28M35x20: 72/512 kB
- F28M35x22: 136/512 kB
- F28M35x32: 136/768 kB
- F28M35x50: 72/1024 kB
- F28M35x52: 136/1024 kB

Układy procesorowe oznaczone jako F28M35xxxC są wyposażone w moduły USB i Ethernet lub oferowane bez nich – wówczas noszą oznaczenie F28M35xxxB. Wewnętrzny schemat blokowy procesorów F28M35x Concerto pokazano na **rysunku 2**.

Nowe układy są produkowane w technologii 65 nm. Obecnie są oferowane w 144-wyprowadzeniowej obudowie HTQFP. Planowane jest również ich wytwarzanie w obudowach o większej liczbie wyprowadzeń. Układy mogą pracować w szerokim zakresie temperatur – **także z kwalifikacją motoryzacyjną**. Mapę podziału procesorów rodziny C2000 na serie pokazano na **rysunku 3**.

Rdzeń TMS320C28x (w skrócie C28x)

Rdzeń C28x firmy TI jest sercem procesorów rodziny TMS320C2000, w tym układów serii F2802/3/6x Piccolo oraz serii F2833/4x Delfino. W rdzeniu C28x układów z serii Concerto dodano jednostkę zmienoprzecinkową (FPU), jednostkę obliczeń matematycznych (VCU) oraz 6-kanałowe DMA. „Uzbrojenie rdzenia” jest podob-

ne, jak w układach procesorowych z serii F2806x Piccolo.

Rdzeń C28x ma sterownik obsługi przerwań, pamięć bootowania (*Boot ROM*) o pojemności 64 kB, pamięć Flash z korekcją błędów ECC (do 512 kB), pamięć RAM z automatyczną korekcją błędów ECC (do 20 kB) i pamięć RAM z kontrolą parzystości (do 16 kB). F28M35x Concerto zawiera też dużą, dwudostępną pamięć RAM (do 64 kB) oraz dwudostępowe pamięci komunikatów (4 kB). Pamięci te są współdzielone przez oba rdzenie układu.

Rdzeń ARM Cortex-M3

Rdzeń ARM Cortex-M3 jest sercem rodziny Stellaris firmy TI. Został on bezpośrednio przeniesiony do Concerto. Jednak inaczej zorganizowano pamięć i jest ona bardzo podobna, jak dla rdzenia C28x tego układu.

Rdzeń ARM Cortex-M3 ma własny sterownik obsługi przerwań, pamięć bootowania (*Boot ROM*) 64 kB, pamięć Flash z korekcją błędów ECC (do 512 kB) oraz pamięć RAM z automatyczną korekcją błędów ECC (do 16 kB) i pamięć RAM z kontrolą parzystości (do 16 kB). Rdzeń ARM Cortex-M3 ma dostęp do współdzielonej pamięci RAM (do 64 kB) oraz współdzielonej pamięci komunikatów (4 kB).

Zasoby wspólne procesora

Każdy rdzeń może pisać do własnej pamięci komunikatów (2 kB) i sygnalizować drugiemu rdzeniowi gotowość danych do odczytu. Komunikację pomiędzy rdzeniami zapewnia moduł Inter-Processor Communication (IPC) ze wspólnymi układami generowania sygnałów zegarowych oraz debugowania. Wspólny jest też układ obsługi przezwania Reset i NMI. Rdzenie pracują niezależnie i choć dzielą to samo źródło sygnału zegarowego, to każdy rdzeń może pracować

z inną szybkością zegara. Należy przy tym podkreślić, że wymienione zasoby Flash i RAM, oczywiście za wyjątkiem współdzielonych, są niezależne dla obu rdzeni i można w nich umieścić inne dane, nawet różne systemy operacyjne, które będą komunikować się pomiędzy sobą z użyciem zasobów współdzielonych.



Moduły peryferyjne

Każdy rdzeń ma własny zestaw modułów peryferyjnych do optymalnego wykonywania zadań. Moduły peryferyjne dołączone do jednego rdzenia nie są bezpośrednio dostępne przez drugi rdzeń. Zapobiega wzajemnemu zakłócaniu pracy. Umożliwia także zwiększenie niezawodności i znacznie ułatwia tworzenie aplikacji. Możliwe jest również wykorzystanie istniejących bibliotek bez konieczności ich modyfikowania.

Sygnały modułów są dołączone poprzez multiplexer (mapowane) do wspólnych wyprowadzeń układu procesorowego. Do

Tematy prezentacji w ramach kursu internetowego Concerto College

www.ti.com/concerto-training-lp-pr

1. Overview (17:07)
2. System (27:19)
3. Host/Master Subsystem (39:37)
4. Control Subsystem (42:29)
5. Analog Subsystem (40:52)
- 6a. Inter-Processor Communication Part 1 (27:38)
- 6b. Inter-Processor Communication Part 2 (27:40)
7. Safety (48:18)
8. controlSUITE Software (22:51)
9. Code Composer Studio & Emulation (19:13)
10. Operating Systems (25:07)

W przygotowaniu następane prezentacje.

Tabela 1 Procesory z serii F28M35x Concerto

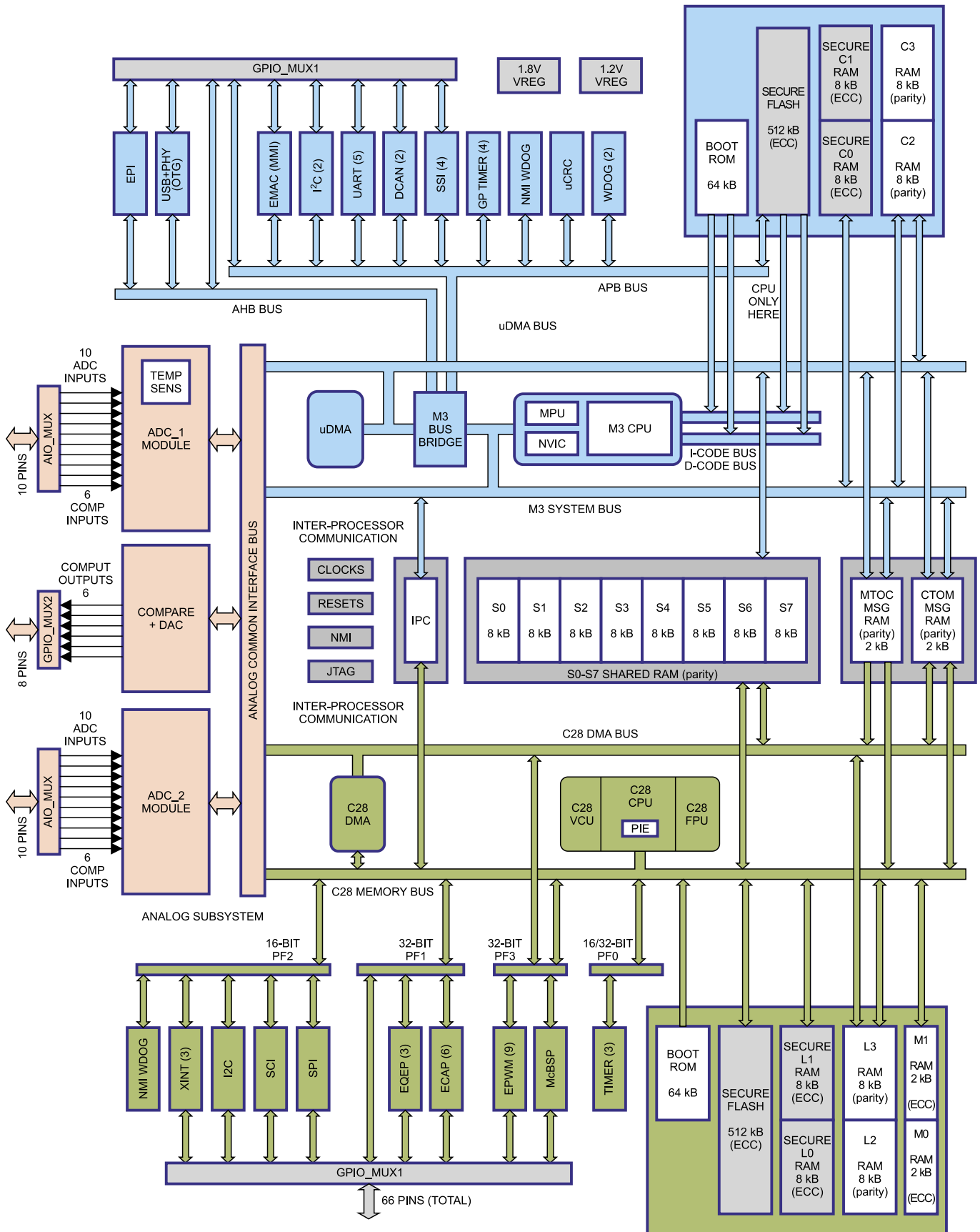
	F28M35E20B1/E20C1 F28M35E22B1/E22C1 F28M35E32B1/E32C1 F28M35E50B1/E50C1 F28M35E52B1/E52C1	F28M35E20B1/E20C1 F28M35E22B1/E22C1 F28M35E32B1/E32C1 F28M35E50B1/E50C1 F28M35E52B1/E52C1	F28M35H52B1	F28M35H52C1
CPU – C28x/CM3	C28x / Cortex-M3	C28x / Cortex-M3	C28x / Cortex-M3	C28x / Cortex-M3
Max MMACS	90	112	187	187
FPU	Yes	Yes	Yes	Yes
VCU	Yes	Yes	Yes	Yes
Zegar systemowy C28x/CM3 (MHz)	60/60	75/75	150/75 lub 100/100	150/75 lub 100/100
RAM(KB)	20: 72 22: 136 32: 136 50: 72 52: 136	20: 72 22: 136 32: 136 50: 72 52: 136	136	136
Flash(KB)	20: 512 22: 512 32: 768 50: 1024 52: 1024	20: 512 22: 512 32: 768 50: 1024 52: 1024	1024	1024
EMIF	Tak	Tak	Tak	Tak
DMA - C28x/CM3 (Ch)	6-Ch DMA / 32-Ch DMA	6-Ch DMA / 32-Ch DMA	6-Ch DMA / 32-Ch DMA	6-Ch DMA / 32-Ch DMA
PWM(Ch)	24	24	24	24
HRPWM	16	16	16	16
CAP/QEP	6 / 3	6 / 3	6 / 3	6 / 3
A/C	20-Ch 12-Bit	20-Ch 12-Bit	20-Ch 12-Bit	20-Ch 12-Bit
Czas przetwarzania A/C (ns)	217 / 2.88 MSPS	172 / 2.88 MSPS	172 / 2.88 MSPS	172 / 2.88 MSPS
Komparatory	6	6	6	6
I ² C	3	3	3	3
UART(SCI)	6	6	6	6
SPI	5	5	5	5
CAN	2	2	2	2
Tajmery	3 32-Bit CPU,1 WD	3 32-Bit CPU,1 WD	3 32-Bit CPU,1 WD	3 32-Bit CPU,1 WD
GPIO	64	64	64	64
USB OTG (procesor wersji B/C)	-/1	-/1	-	1
ENET (procesor wersji B/C)	-/1	-/1	--	1
McBSP	1	1	1	1
Zasilanie rdzenia (V)	1.8	1.8	1.8	1.8
Zasilanie we/wy(V)	3.3	3.3	3.3	3.3
Temperatura pracy (°C)	-40 to 105, -40 to 125	-40 to 105, -40 to 125	-40 to 105, -40 to 125	-40 to 105, -40 to 125

rdzenia C28x są dołączone moduły: ePWM, HRPWM, eCAP, McBSP, SCI, SPI oraz I2C. Do rdzenia ARM Cortex-M3 są dołączone moduły: SSI/SPI, UART, I2C, CAN, EPI oraz opcjonalnie (wersja F28M35xxxC) moduły USB OTG i 10/100 ENET. Moduły I2C dołą-

zione do jednego i drugiego rdzenia są zupełnie niezależne i w dokumentacji oznaczone jako M2 I2C oraz C28 I2C.

Jedynym wyjątkiem od ścisłego rozdziału modułów peryferyjnych pomiędzy rdzenie jest moduł A/C z modulem kompa-

ratorów. Układ procesorowy F28M35x Concerto zawiera moduły przetworników A/C oraz komparatorów analogowych znanych z rodziny TMS320C2000. Oba rdzenie mają dostęp do rejestrów wyniku modułów. Moduły te są sterowane przez rdzeń C28x, ale



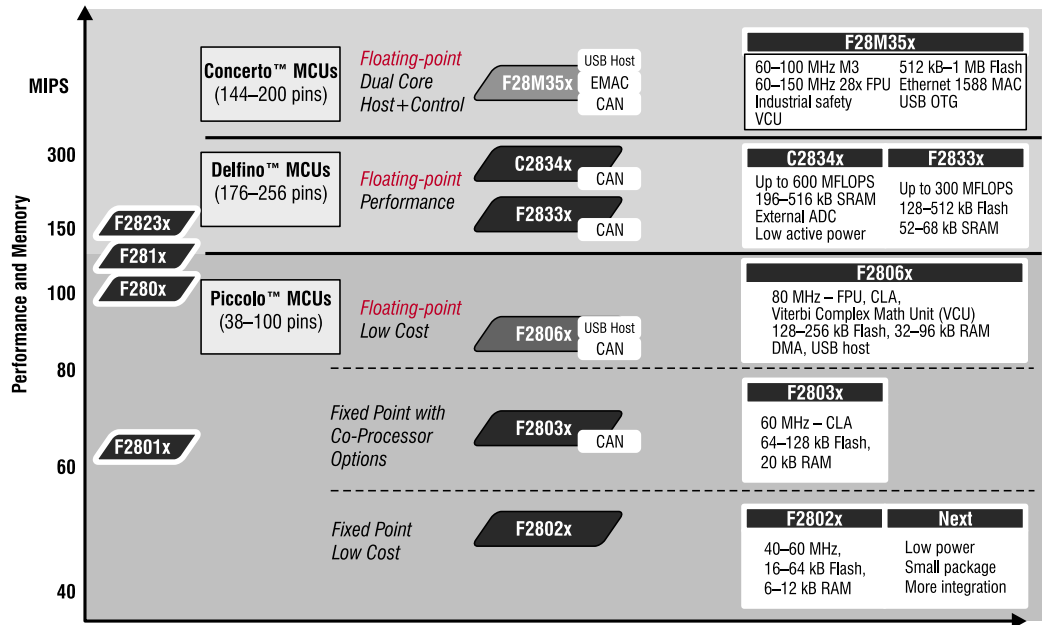
Rysunek 2. Funkcyjny schemat blokowy dwurdzeniowego procesora F28M35H52C1 Concerto

mogą być monitorowane przez rdzeń ARM Cortex-M3. Takie zorganizowanie pracy nie obniża wydajności pracy rdzenia C28x podczas sterowania w czasie rzeczywistym, a jednocześnie zapewnia bezpieczną pracę procesora.

Programowanie

Dwurdzeniowa architektura układów procesorowych F28M35x Concerto ułatwia i przyspiesza tworzenie aplikacji do pracy w czasie rzeczywistym. Do tworzenia aplikacji dla obu rdzeni zalecane jest stosowanie pojedynczego, zintegrowanego środowiska programistycznego – *Code Composer Studio (CCS)* firmy Texas Instruments. CCS traktuje kod dla każdego rdzenia jako osobny wątek. Umożliwia tym samym jednoczesne debugowanie w czasie rzeczywistym kodu dla obu rdzeni oraz debugowanie komunikacji (i synchronizacji) pomiędzy rdzeniami.

Dla każdego rdzenia jest osobny zestaw oprogramowania, narzędzi programowych i bibliotek. Kompletny zestaw będzie dostępny w ramach darmowego pakietu programistycznego *controlSUITE* dostarczanego przez Texas Instruments. Obejmuje on, między innymi, biblioteki do sterowania silnikami i cyfrowymi przetwornicami mocy (rdzeń C28x), jak również biblioteki interfejsów komunikacyjnych i graficznych (rdzeń ARM Cortex



Rysunek 3 Mapa podziału procesorów rodziny C2000

-M3). Istniejący kod dla układów z rodziny TMS320C2000 można łatwo (prawie bezpośrednio) przenosić na układy procesorowe F28M35x Concerto. Można również przenosić rozwiązania programowe opracowane z zastosowaniem rdzenia ARM Cortex-M3.

Moduł uruchomieniowy H52C1 Concerto controlCARD

Firma TI udostępniła moduł uruchomieniowy *H52C1 Concerto controlCARD* (TMDXCNCNDH52C1) z nowym układem procesorowym w największej wersji F28M35H52C1 (rysunek 4). Moduł jest kompletnym systemem jednopłytkowym w standardzie karty *controlCARD*, co zapewnia zgodność z innymi modułami uruchomieniowymi dla procesorów z serii Piccolo i Delfino. Używane jest złącze krawędziowe w standardzie DIMM100. Do pracy jest wymagane zasilanie pojedynczym napięciem +5 V dostarczanym ze złącza.

Moduł zawiera izolowany emulator sprzętowy JTAG typu XDS100v2 dołączany do komputera PC poprzez USB. Udostępnia również gniazda łącza USB OTG, łącza Ethernet 10/100 oraz kart pamięci standardu MicroSD. Wyprowadzenia układu procesorowego są również dostępne na jego złączu.

Zestaw eksperymentalny H52C1 Concerto Experimenter Kit

Moduł *H52C1 Concerto controlCARD* (TMDXCNCNDH52C1) z płytą *USB Docking Station* tworzy zestaw eksperymentalny *H52C1 Concerto Experimenter Kit* (TMDXDOCKH52C1). Płytkę bazową (*USB Docking Station*) zawiera złącze DIMM100 i umożliwia dostęp do wszystkich sygnałów standardu *controlCARD* (rysunek 5). Płytkę zawiera emulator sprzętowy typu

XDS100v1. Dołączenie komputera PC poprzez kabel USB udostępnia łącze JTAG oraz łącze komunikacyjne standardu RS232 (jako wirtualny port COM) oraz zapewnia zasilanie całego zestawu. W komplecie dostarczane jest środowisko programistyczne *Code Composer Studio v4*. Dokumentacja projektu sprzętowego zestawu wraz z plikami źródłowymi jest dostarczana za darmo w ramach pakietu *controlSUITE*. Tam również znajdują się pakiety wspomaganie programowania (biblioteki, system operacyjny) oraz przykładowe projekty programowe.

Zestaw eksperymentalny *H52C1 Concerto Experimenter Kit* nie wymaga do pracy ani dodatkowego zasilacza, ani emulatora sprzętowego.

Materiały

Układy procesorowe F28M35x Concerto są w fazie produkcji próbnej, dlatego ich dokumentacja jest sukcesywnie rozbudowywana. Aby uzyskać najnowsze opisy, narzędzia i inne materiały, należy śledzić stronę internetową www.ti.com/concerto. Jest planowane na przykład udostępnienie za darmo systemu operacyjnego czasu rzeczywistego SYS/BIOS przeznaczonego dla układu Concerto.

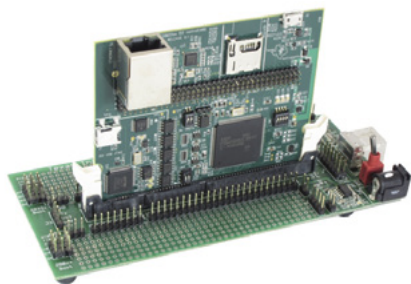
Kurs internetowy

Już obecnie jest dostępne bardzo rozbudowane szkolenie internetowe o nazwie *Concerto 11-part Training Series (Concerto College)*. Jest to zestaw 11 prezentacji wideo o łącznym czasie trwania ponad 333 minuty. Omówione są tam dokładnie wszystkie zagadnienia związane z budową rdzeni, pracą układu i jego modułów peryferyjnych, bezpieczeństwem, programowaniem i debugowaniem.

Henryk A. Kowalski, EP
henryk.kowalski@ep.com.pl



Rysunek 4. Moduł uruchomieniowy H52C1 Concerto controlCARD firmy Texas Instruments z procesorem dwurdzeniowym F28M35H52C1 Concerto



Rysunek 5. Zestaw eksperymentalny H52C1 Concerto Experimenter Kit firmy Texas Instruments zawierający moduł uruchomieniowy H52C1 Concerto controlCARD oraz płytę USB docking station