

Wspólną cechą układów opisywanych w dziale "Miniprojekty" jest łatwość ich praktycznej realizacji. Zmontowanie układu nie zabiera zwykle więcej niż dwa, trzy kwadranse, a można go uruchomić w ciągu kilkunastu minut. Układy z "Miniprojektów" mogą być skomplikowane funkcjonalnie, lecz łatwe w montażu i uruchamianiu, gdyż złożoność i inteligencja jest zawarta w układach scalonych. Wszystkie układy opisywane w tym dziale są wykonywane i badane w laboratorium AVT. Większość z nich znajduje się w ofercie kitów AVT, w wyodrębnionej serii "Miniprojekty" o numeracji zaczynającej się od 1000.

## Byte Blaster II – programator ISP nowej generacji

Altera wprowadziła do sprzedaży całą gamę nowych układów FPGA, CPLD i konfiguratorów dla FPGA. Nowości te wymusiły na producencie opracowanie zmodyfikowanego programatora, który nazwano ByteBlaster II. Jego budowę przedstawiamy w artykule.

**Rekomendacje:** dla użytkowników układów PLD nowych generacji produkowanych przez firmę Altera.

Niestety, większość krążących po Internecie schematów ByteBlastera II nie jest prawdziwych. Przekonałem się o tym szukając w wielu miejscach – zazwyczaj pod hasłem „ByteBlaster II” ukryte były schematy ByteBlasterów MV. Nieco bliższy rzeczywistości był schemat opublikowany na stronie [www.mcu.cz](http://www.mcu.cz), ale jeszcze w połowie maja kryły się w nim błędy.

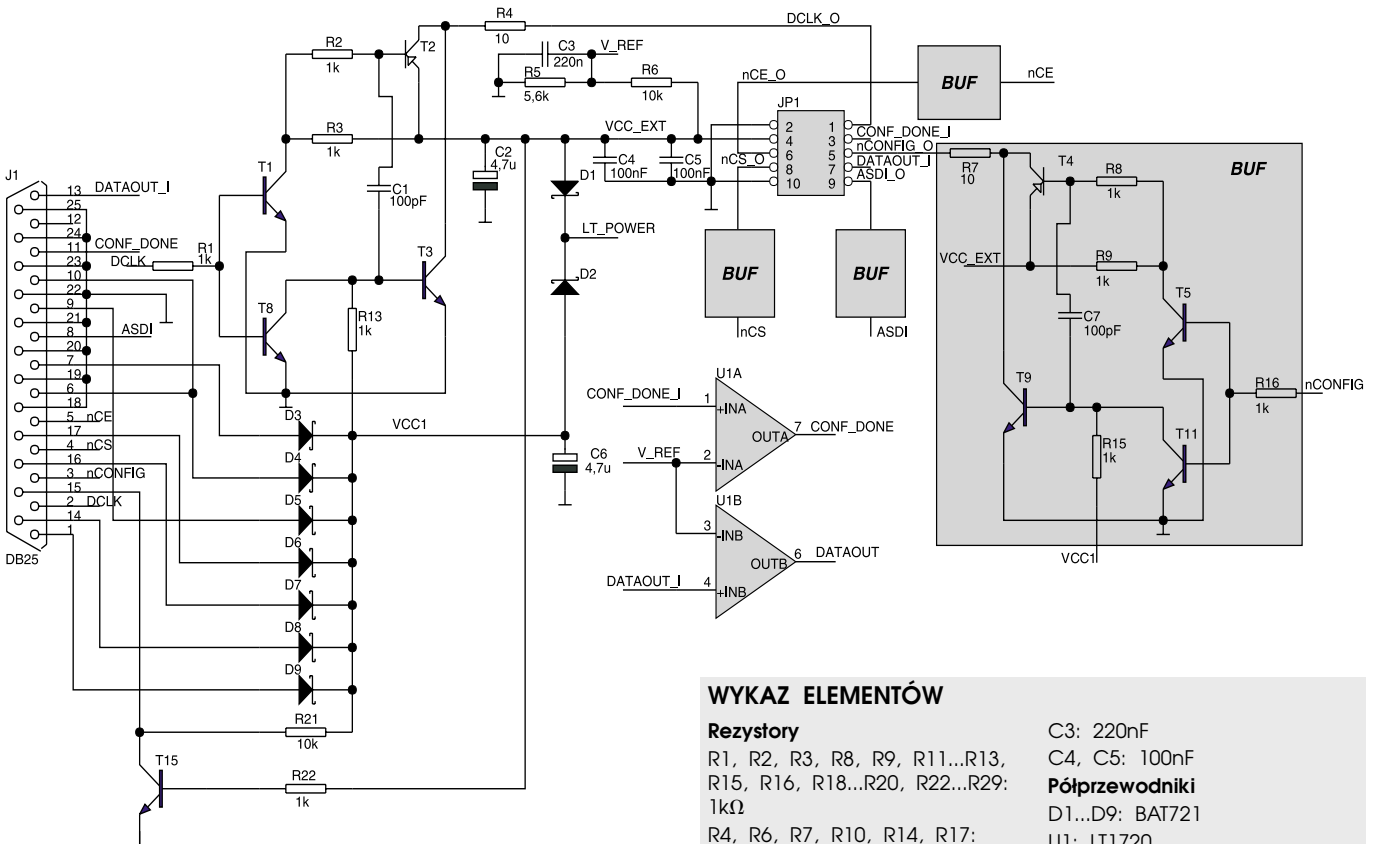
Różnice w budowie programatorów ByteBlaster II i MV są na tyle istotne, że użytkownicy układów z rodziny Cyclone lub MAX II są (w zasadzie byli) zmuszeni do kupienia oryginalnego

ByteBlastera II za równowartość 150 USD (w USA). Dość drogo, zwłaszcza jak się spojrzy na schemat pokazany na rys. 1. W celu uproszczenia schematu elektrycznego szarymi prostokątami zaznaczono na schemacie jednokierunkowe drivery, wykonane na tranzystorach bipolarnych.

Rozwiązanie zastosowane przez Alterę jest dość zaskakujące, ponieważ jest możliwe zastąpienie stosunkowo skomplikowanych buforów tranzystorowych pojedynczym układem scalonym, ale być może producentowi chodziło o to, żeby utrudnić kopiowanie programatora.

Programator, którego schemat pokazano na rys. 1 został sprawdzony podczas programowania układów z rodziny MAX3000A (2 x EP-M3032A połączone w łańcuch JTAG), Cyclone (EP1C z konfiguratorem EPCS1) i FLEX10K (EPF10K10). Jest on obsługiwany przez system Quartus II, którego wersję 4.0 z Service Packiem 1 publikujemy na CD-EP6/2004B. Do obsługi programatora można także wykorzystać wyekstrahowany z systemu projektowego program Quartus II Programmer, który także publikujemy na CD-EP6/2004B.

**Piotr Zbysiński, EP**  
[piotr.zbysinski@ep.com.pl](mailto:piotr.zbysinski@ep.com.pl)



Rys. 1

### WYKAZ ELEMENTÓW

#### Rezystory

R1, R2, R3, R8, R9, R11...R13, R15, R16, R18...R20, R22...R29: 1kΩ  
R4, R6, R7, R10, R14, R17: 10Ω  
R5: 5,6kΩ  
R21: 10kΩ

#### Kondensatory

C1, C7...C9, C10: 100pF  
C2, C6: 4,7μF/10V

C3: 220nF  
C4, C5: 100nF

#### Półprzewodniki

D1...D9: BAT721  
U1: LT1720  
T1, T3, T5, T7...T9, T11, T12, T14...T21: BF570  
T2, T4, T6, T10, T13: BF550

#### Różne

J1: DB25M  
JP1: ZWS10