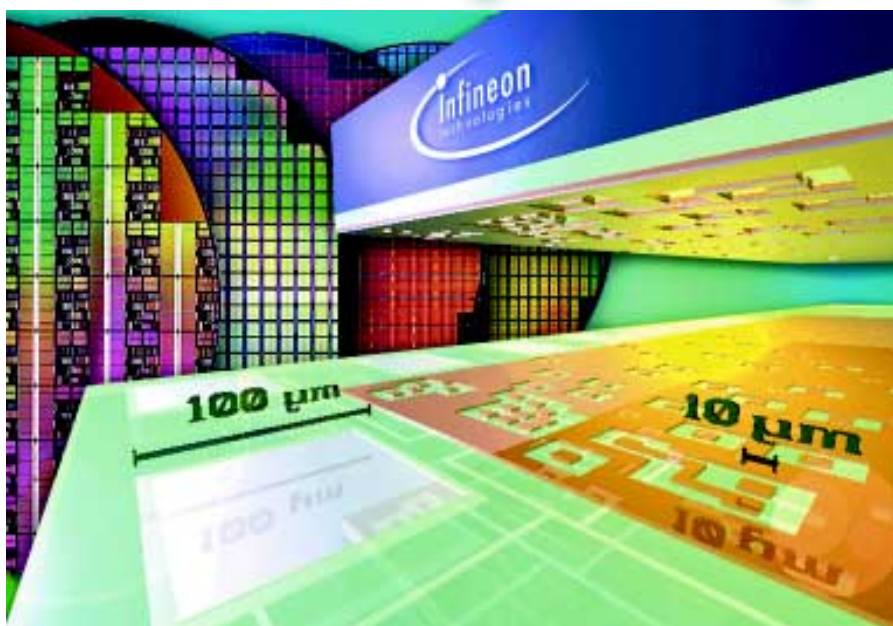


Szaleństwo miniaturyzacji wymusza na producentach układów scalonych coraz większą integrację funkcjonalną i coraz większą gęstość upakowania produkowanych układów. Jednym z najnowszych sposobów zaspokojenia tych wymagań jest budowanie układów scalonych jako wielowarstwowych „kanapek”. Jeden z takich nowatorskich pomysłów przedstawiamy w artykule.

Technologia przestrzennego rozszerzania pojemności pamięci



Fot. 1. Pamięci warstwowe opracowane przez firmę Infineon

Kilka miesięcy temu pisaliśmy o wdrożeniu do produkcji przez firmę Infineon nowej technologii produkcji pamięci półprzewodnikowych, która polega na łączeniu w jednej obudowie kilku struktur (ułożonych jedna na drugiej - fot. 1), dzięki czemu można uzyskać bardzo dużą gęstość upakowania informacji na jed-

nostkę objętości. Podobną technologię dla kompletnych (obudowanych) układów scalonych wdrożyła niedawno firma SimpleTech Inc., której pomysłową propozycję montażu *Chip-on-Chip* przedstawiamy w artykule.

Na czym polega technologia *Chip-on-Chip*?

Jest to technologia warstwowego montażu układów scalonych, umożliwiająca osiągnięcie dużej gęstości upakowania informacji przechowywanych w pamięci na jednostkę objętości. Jest to jedna z najprostszych metod zwiększenia gęstości upakowania pamięci, pozwalająca na stosunkowo tanie powiększanie pojemności modułów pamięciowych i - co bardzo ważne - można do tego celu wykorzystać układy scalone w standardowych obudowach.

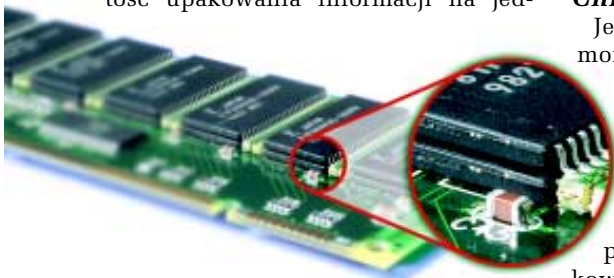
W aplikacjach najczęściej są stosowane techniki podwójnego (fot. 2) lub potrójnego warstwowania *Chip-on-Chip*. Taka technika montażu jest stosowana w modułach pamięci typu DRAM, Flash oraz SRAM, przy czym zalecaną obudową układów scalonych jest TSSOP. Charakteryzują się one niewielką grubością, dzięki czemu montaż warstwowy trzech układów - jeden na drugim - nie powoduje naruszenia norm JEDEC dotyczących maksymalnych wymiarów.

Pomimo prostoty, pomysł nie jest wolny od wad, do których trzeba zaliczyć:

- nieuniknione problemy z odprowadzaniem ciepła. Zanikają one, jeżeli komputer lub inne urządzenie, w którym moduł pamięci będzie instalowany, ma poprawnie (zgodnie z normami) zaprojektowany system chłodzenia.
- potencjalnie większa podatność na uszkodzenia nietypowo montowanych układów. Producent w cyklu technologicznym przewidział procedurę weryfikacyjną, praktycznie likwidującą ten problem. W większości dostępnych obecnie modułów montowanych w technologii *Chip-on-Chip* stosuje się warstwowanie podwójne, przy którym prawdopodobieństwo wystąpienia uszkodzeń jest minimalne.

Ponieważ w przypadku stosowania układów zamkniętych w standardowych obudowach ich wyprowadzenia są zbyt krótkie, aby można było je dolutować do wyprowadzeń układu ulokowanego poniżej, zastosowano specjalne płytki drukowane (widoczne na fot. 2) tworzące połączenie między wyprowadzeniami układów.

Niebagatelną zaletą metody warstwowego wytwarzania modułów pamięci, opracowanej przez Simple-



Fot. 2. Sposób rozbudowy pamięci metodą *Chip-on-Chip* za pomocą technologii opracowanej w firmie SimpleTech IC Tower

Tech, jest to, że nie jest potrzebny żaden specjalizowany sprzęt - wystarczają typowe narzędzia do montażu powierzchniowego.

Zastosowania *Chip-on-Chip IC Tower*

Aby wykorzystać wszystkie możliwości współczesnych, bardzo szybkich procesorów, niezbędne są szybkie pamięci o dużej pojemności. Im większa pojemność pamięci systemowej, tym lepsze warunki pracy ma system operacyjny, ponieważ korzystanie z dysku twardego jest wówczas ograniczone do minimum. Zysk na szybkości działania komputera jest dość duży, ponieważ czas dostępu do danych przechowywanych w pamięci DRAM wynosi kilka...kilkanaście nanosekund, podczas gdy w przypadku dysków są to zazwyczaj mikrosekundy. W odpowiedzi na gwałtowny wzrost wymagań dotyczących wielkości i szybkości pamięci, firma SimpleTech oferuje „warstwowe” pamięci DDR w postaci niskoprofilowych modułów DIMM, a także w postaci modułów SO-DIMM - każdy o maksymalnej pojemności do 1 GB.

Prezentowana w artykule technologia SimpleTech IC Tower jest także stosowana przy masowym wytwarzaniu modułów pamięci DRAM (typowe aplikacje komputerowe), Flash (przenośne pamięci nieulotne) oraz SRAM (głównie jako *cache*). Szczególnie uzasadnione ekonomicznie jest stosowanie technologii SimpleTech IC Tower w różnego rodzaju modułach Flash, jak np. *CompactFlash*, MMC czy *ATA-PC*, ponieważ w aplikacjach mobilnych szczególnie istotne jest zachowanie niewielkich wymiarów (w tym zwłaszcza grubości) obudowy. Na fot. 3 przedstawiono przykładowe karty *CompactFlash Digital Media* dostępne w wariantach o pojemno-



Fot. 3. Karty SimpleTech CompactFlash o pojemności do 1 GB wykonane w technologii Chip-on-Chip

ci do 1 GB. Obecnie są dostępne pamięci o maksymalnej pojemności: *Compact Flash* - karta 1 GB, *ATA PC Card* - karta 4 GB, *Flash Disk Module* - moduł 512 MB, *Flash Drives* - dyski Flash o pojemności ponad 8 GB w obudowach 2,5" i 3,5".

Innymi aplikacjami, czerpiącymi korzyści z prezentowanej technologii, są systemy sieciowe i telekomunikacyjne, potrzebujące pamięci DRAM o dużych pojemnościach, a przy tym o możliwie niewielkich wymiarach.

Jak widać, obszarów stosowania pamięci o dużych pojemnościach jest bardzo wiele, a rosnące wymagania dotyczące ograniczania wymiarów urządzeń wprowadzanych na rynek wróżą opracowaniu firmy SimpleTech dobrą przyszłość.

RK

Dodatkowe informacje

Artykuł powstał na podstawie materiałów udostępnionych przez firmę QUANTUM Korporacja Transferu Technologii Sp. z o.o., www.quantum-com.pl, tel. (71) 362-63-56.

Zalety technologii *Chip-on-Chip*:

- ◆ **Możliwość stosowania jednej pętli PLL dla całego bloku pamięci, co zmniejsza poziom zakłóceń EM, zapewnia także łatwą synchronizację pracy wszystkich modułów pamięciowych (zwłaszcza RIMM).**
- ◆ **Brak konieczności modyfikowania stosowanych płytek drukowanych.**
- ◆ **Procedury testowe nie wymagają żadnego specjalnego oprzyrządowania.**
- ◆ **Zapewnienie krótkiej drogi sygnału, dzięki montowaniu układów jeden na drugim (wyprowadzenia każdego układu mają bezpośredni kontakt z wyprowadzeniami układu znajdującego się pod spodem lub na górze). Wpływa to na poziom zakłóceń EM i stabilność pracy modułu pamięciowego.**