

Nowoczesna technologia projektowania układów cyfrowych

Sukcesy krajowych firm zajmujących się nowoczesnymi technologiami w elektronice (jak choćby autoryzacje od Altery i Xilinx uzyskane przez firmę Evatronix - o czym informowaliśmy w EP8/02 i 9/02) wywołały spore zainteresowanie tą tematyką.

Na podstawie trendów w rozwoju technologii można stwierdzić, że przyszłościowe dla elektroniki są układy typu SoC. Jednak do implementacji własnych systemów w takich strukturach należy stosować inne niż dotychczas metody projektowania. Jedną z najbardziej popularnych przedstawiamy w artykule.

Wraz z postępującą „elektronizacją” naszego życia rosną wymagania stawiane urządzeniom elektronicznym. Zwiększanie wydajności przetwarzania informacji, wymuszone szczególnie przez coraz bardziej popularne aplikacje multimedialne i telekomunikacyjne, musi być coraz częściej godzone z wymaganym długim czasem pracy urządzeń przenośnych zasilanych z akumulatorów. Poprawianiu tych cech powinno towarzyszyć zwiększenie niezawodności oraz - co szczególnie istotne - zmniejszenie kosztów urządzeń, tak

Pogodzenie sprzecznych ze sobą dążeń stawianych współczesnym urządzeniom elektronicznym (mały pobór mocy i wysoka wydajność jednostek obliczeniowych) jest możliwe w systemach opartych na układach SoC (System-on-a-Chip), w których w pojedynczej strukturze krzemowej są zintegrowane bloki funkcjonalne tworzące kompletne urządzenie.

IP Cores

aby uczynić je w jak najwyższym stopniu konkurencyjnymi na rynku. Pogodzenie tych sprzecznych ze sobą dążeń jest możliwe w systemach opartych na układach SoC (*System-on-a-Chip*), w których w pojedynczej strukturze krzemowej są zintegrowane bloki funkcjonalne tworzące kompletny system cyfrowy. Przykładem takiego układu może być procesor zintegrowany w jednej obudowie z pamięcią i układami peryferyjnymi, takimi jak sprzęgi komunikacyjne pozwalające podłączyć system do sieci LAN lub kontrolery transmisji szeregowych. Dodatkowym i cennym rozszerzeniem układu mogą być sprzętowe moduły wspomagające realizację krytycznych czasowo fragmentów algorytmu przetwarzanego przez docelowe urządzenie.

Obecnie praktycznie wszyscy liczący się producenci układów programowalnych mają w swoich ofertach układy PLD (*Programmable Logic Device*) o skali integracji umożliwiającej implementowanie bardzo złożonych projektów w pojedynczych układach scalonych. Przykładowo, mogą to być układy rodzin APEX i Mercury (www.altera.com) oraz Virtex II Pro (www.xilinx.com). Jednakże układy PLD ze względu na swoją stosunkowo wysoką cenę używane są na dzień dzisiejszy zazwyczaj do tworzenia pojedynczych urządzeń i niedużych serii rzędu kilku tysięcy sztuk rocznie, przy czym same urządzenia budowane w oparciu o tę technologię charakteryzować się muszą znaczną wartością dodaną w stosunku do ceny półprzewodników. Natomiast możliwość dowolnego przeprogramowywania układów PLD, czyni z nich doskonale i tanie narzędzie umożliwiające uruchomienie i testowanie systemów na chipie

przed ich implementacją w krzemowej wielkoseryjnej technologii ASIC.

Wirtualne komponenty ułatwiają życie projektantom

Tworzenie układów w strukturach typu SoC lub PSoC (*Programmable SoC*) jest obarczone poważną wadą w stosunku do tradycyjnego projektowania systemu elektronicznego, która polega na „składaniu” układu z oddzielnych standardowych elementów. Okazuje się, że rozmiar zadań (liczba i rozmiary opisów projektowanego sprzętu w języku HDL) stojących przed projektantem lub zespołem projektantów podczas realizacji układów SoC jest tak duży, że nieuniknione na etapie projektowania błędy powodują znaczne wydłużenie czasu realizacji projektu i związane z tym wzrost kosztów.

W związku z tym dość szybko w sukurs projektantom przyszły firmy



Fot. 1



Fot. 2

zajmujące się tworzeniem wirtualnych komponentów (*IP Cores*), które spełniają rolę klasycznych podzespołów. Pod pojęciem wirtualnego komponentu należy rozumieć projekt dowolnego układu elektronicznego, takiego jak procesor, sterownik pamięci, kontroler I/O lub inny blok funkcjonalny opisany za pomocą języka opisu sprzętu (HDL - *Hardware Description Language*). Dzięki zastosowaniu odpowiednich narzędzi, projekt wirtualnego komponentu może być zaimplementowany bądź to w układzie programowalnym FPGA lub CPLD, lub też (przy produkcji wieloseryjnej) jako układ ASIC typu FC.

Jednym z krajowych twórców wirtualnych komponentów jest firma Evatronix S.A. z siedzibą w Bielsku-Białej. Od pięciu lat zajmuje się ona projektowaniem (oferuje je na światowe rynki wirtualnych komponentów elektronicznych, w tym mikrokontrolerów, procesorów oraz układów transmisji danych).

Jak powstaje wirtualny komponent

Wirtualny komponent, niezależnie czy jest to procesor, czy też inny blok funkcjonalny (choćby multipleksowy sterownik wyświetlacza LED, jaki opisaliśmy w EP9/02), „rodzi się” najpierw w głowach projektantów bloków IP i jest to jeden z ważniejszych etapów realizacji projektu. Od tego jak zostanie zaprojektowany w znacznym stopniu zależą jego właściwości funkcjonalne i parametry eksploatacyjne. Ta oczywista prawda nabiera szczególnego znaczenia w przypadku wirtualnych komponentów projektowanych tak, aby były odpowiednikami rzeczywistych elementów elektronicznych. Cechą takiego wirtualnego odpowiednika jest zachowanie funkcjonalnej zgodności z pierwowzorem. Oznacza to, że wirtualny komponent musi zachowywać się z pun-

ktu widzenia otaczających go elementów identycznie jak pierwotny element fizyczny. Natomiast budowa wewnętrzna wirtualnego komponentu zależy całkowicie od projektanta, który korzystając ze swojego doświadczenia i wiedzy, może dokonać ulepszeń i poprawek w stosunku do oryginału.

Podczas projektowania bloku IP spełniającego rolę mikrokontrolera 8051, inżynierowie z firmy Evatronix wykorzystali wszystkie nowoczesne techniki przyspieszania pracy klasycznych (w sensie „krzemowych”) procesorów, w tym: przetwarzanie potokowe (*pipelining*), sprzętowa realizację niektórych funkcji arytmetycznych oraz dostosowanie układu zarządzania pamięcią do współpracy zarówno z pamięciami synchronicznymi, jak i asynchronicznymi. Zachowano listę rozkazów identyczną z intelowskim pierwowzorem, ale zmniejszono liczbę cykli maszynowych potrzebnych na wykonanie każdego rozkazu. Eliminacja nadmiarowych cykli magistralowych oraz redukcja czasu wykonywania rozkazów pozwoliły osiągnąć wypadkową wydajność rdzenia mikrokontrolera znacznie przekraczającą możliwości standardowego kontrolera '51.

Hardware modeller

Ponieważ, jak wspomniano powyżej, wirtualny komponent - odpowiednik rzeczywistego układu - musi być zewnętrznie w stu procentach zgodny z oryginałem, ważne jest, aby

hardware modeller (fot. 1), które emuluje docelowe środowisko pracy projektowanego komponentu. Za pomocą odpowiednich testów stymuluje się testowany układ, a wyniki testu są rejestrowane i tworzą szczegółową specyfikację fizycznego zachowania oryginału.

W kolejnym kroku następuje przeniesienie opracowanej koncepcji elementu na opis w języku HDL. Światowy standard wyznaczają dwa języki: VHDL oraz Verilog. Równoległe z projektowaniem samego komponentu wirtualnego tworzone jest środowisko programowe do weryfikacji zgodności komponentu wirtualnego ze specyfikacją. W miarę, jak postępuje implementacja, każdy fragment komponentu weryfikowany jest na drodze symulacji komputerowej w programowych symulatorach HDL, takich jak AcitveHDL (www.aldec.com) lub ModelSim (www.mentor.com), a wyniki symulacji są porównywane na bieżąco z danymi referencyjnymi otrzymanymi z badania oryginału w *hardware modellerze*.

Faza programowego testowania powstającego komponentu jest bardzo długa i pracochłonna. Aby zapobiec nadmiernemu angażowaniu projektantów w proces testowania komponentów, w firmie Evatronix został on w pełni zautomatyzowany. Wszystkie testy są powtarzane po każdej modyfikacji projektu, a ich liczba sięgać może kilku tysięcy. Przy opracowywaniu testów korzysta się ze specjalnego oprogramowania firmy TransEDA (www.transeda.com) pozwalającego na sporządzenie kompletnego zestawu testów tak, aby można było zagwarantować, że każde zachowanie komponentu wirtualnego posiada swoje pokrycie w testach. Znaczenie prowadzonych testów jest tak duże, że klient nabywając komponent dostaje razem z nim opracowany zestaw testów. Jest to konieczne, jeśli weźmie się pod uwagę fakt, że w każdej chwili użytkownik może dokonać zmian w dostarczonym projekcie i musi mieć możliwość ponownej weryfikacji jego działania.

Po zakończeniu testowania następuje faza implementacji utworzonego komponentu w układy PLD. Przy użyciu narzędzi do syntezy tworzone są listy połączeń (*netlisty*) służące do zaprogramowania docelowych układów. W trakcie syntezy otrzymuje się wstępne wyniki pozwalające ocenić kompo-

Co to jest wirtualny komponent (IP core)?

Wirtualne komponenty są to bloki funkcjonalne o różnym stopniu złożoności (począwszy od odpowiedników układów TTL aż po kompletne mikrokontrolery lub mikroprocesory, porty UART, USB itp.), opisane w języku HDL. Jako języki opisu najczęściej stosuje się VHDL i Verilog.

na wczesnym etapie projektowania znać szczegóły zachowania oryginału. Wielu informacji nie można znaleźć w ogólnodostępnej dokumentacji, gdyż ta tworzona jest pod potrzeby typowego użytkownika, a nie projektanta wirtualnych komponentów. Dlatego też firma Evatronix stosuje metodę badania egzemplarza referencyjnego. Egzemplarz referencyjny umieszcza się w urządzeniu zwanym

Systemy uruchomieniowe dla bloków IP firmy Evatronix

Evix Board 3

Ośmio- lub szesnastobitowy system mikroprocesorowy wyposażony w 64 kB ROM, 128 kB RAM, wyświetlacz LCD 2x16, klawiaturę oraz diody LED. Maksymalny zegar 40 MHz. Program wykonywalny ładowany z ROM-u lub z komputera za pomocą RS232. Widoczny na zdjęciu z adapterem zawierającym układ Xilinx Virtex 400E z zaimplementowanym komponentem R80515.



Evix Board 4

8/16/24/32-bitowy system mikrokomputerowy, wyposażony w 256 kB ROM, 256 kB RAM, wyświetlacz LCD 2x16 (tu zdemontowany), uproszczoną klawiaturę, pojedynczy wyświetlacz LED oraz kontroler VGA pracujący w trybie tekstowym i graficznym, kontroler myszy (PS2) i klawiatury (PS2). Program wykonywalny ładowany z ROM-u lub z komputera PC za pomocą RS232. Podobnie z komputera PC dokonywane są ustalenia pracy systemu w tym wbudowanego generatora zegarowego skalowanego od 100 MHz do 1 kHz.



jest dokonywane również sprawdzenie czy przyjęte w fazie projektowej założenia co do wydajności przetwarzania zostały osiągnięte.

Standardowymi testami wydajności mikroprocesorów są testy Dhrystone i Whetstone, które wykonywane są przez oryginał i przez komponent, dzięki czemu uzyskuje się wyniki do porównań. Przykładowo, z porównania *semi-RISC* R80515 opracowanego w firmie Evatronix z oryginalnym mikrokontrolerem 8051 firmy Atmel wynika, że ten pierwszy jest ośmiokrotnie szybszy, przy takiej samej częstotliwości taktowania. Uwzględniając, że technologie submikronowe stosowane przy produkcji układów FPGA lub ASIC pozwalają na stosowanie częstotliwości taktowania rzędu setek MHz, procesor R8051 wykonany w technologii 0,18 μm może pracować z częstotliwością 250 MHz. Uwzględniając te dwa współczynniki: przyspieszenie działania komponentu wirtualnego względem oryginału (będące wynikiem optymalizacji wykonywania rozkazów) i przyspieszenie wynikające ze stosowania najnowszych technologii krzemowych, otrzymujemy do dyspozycji procesor 100-krotnie wydajniejszy niż jego pierwotny wzór pracujący z zegarem 20 MHz.

Ostatecznie, po przejściu długiej drogi projektowej i jeszcze dłuższej drogi testów, komponent zostaje przekazany do sprzedaży. Odbiorca łączy komponent z innymi wirtualnymi elementami, dokonuje wstępnego prototypowania całości w układzie FPGA, tworzy docelowy kod, testuje część sprzętową i oprogramowanie, a po zakończonej sukcesem weryfikacji przekazuje plik z opisem konfiguracji docelowego układu wyspecjalizowanej firmie wytwarzającej układy ASIC FC, w celu wykonania partii prototypowej, a następnie produkcji seryjnej.

Tomasz Jakóbiec, Evatronix

ment pod względem liczby wykorzystywanych bramek oraz maksymalnej szybkości taktowania. Aby umożliwić porównywanie produktów pochodzących od różnych firm, opracowano standardowe kryteria oceny wirtualnych komponentów nazwane klasyfikacją OpenMORE, wprowadzoną przez

firmy Synopsys i Mentor Graphics. Wszystkie komponenty dostarczane przez firmę Evatronix są klasyfikowane zgodnie z tym kryterium.

Co dalej z wirtualnym prototypem?

Gotowy prototyp przekazywany jest do kolejnej komórki weryfikacyjnej, tzw. klienta wewnętrznego. Jest to grupa inżynierów odizolowana od zespołu projektowego, których zadaniem jest weryfikacja prototypu poprzez użycie go w konkretnych aplikacjach. Komponent, zazwyczaj w takim przypadku procesor, umieszczany jest w specjalnie do tego celu przygotowanych uruchomieniowych systemach mikroprocesorowych Evix Board (fot. 2). Następnie jest tworzony odpowiedni program wykonywalny dla danego typu procesora, mający za zadanie wszechstronne sprawdzenie jego działania. Na tym etapie

Dodatkowe informacje

Więcej informacji można uzyskać w firmie Evatronix S.A., tel. (33) 815 92 24, www.evatronix.com.pl.

Jak korzystać z wirtualnych komponentów?

Korzystanie z wirtualnych komponentów przypomina stosowanie układów standardowych, przy czym zamiast obudowanego kryształka krzemu kupujemy odpowiednio listę połączeń układu w odpowiednim formacie (w postaci pliku) odpowiadającą funkcjonalnie żądanemu komponentowi. Implementacja w fizyczny układ wymaga zastosowania któregoś ze standardowych (dostępne są także bezpłatne ich wersje) narzędzi do syntezy logicznej.