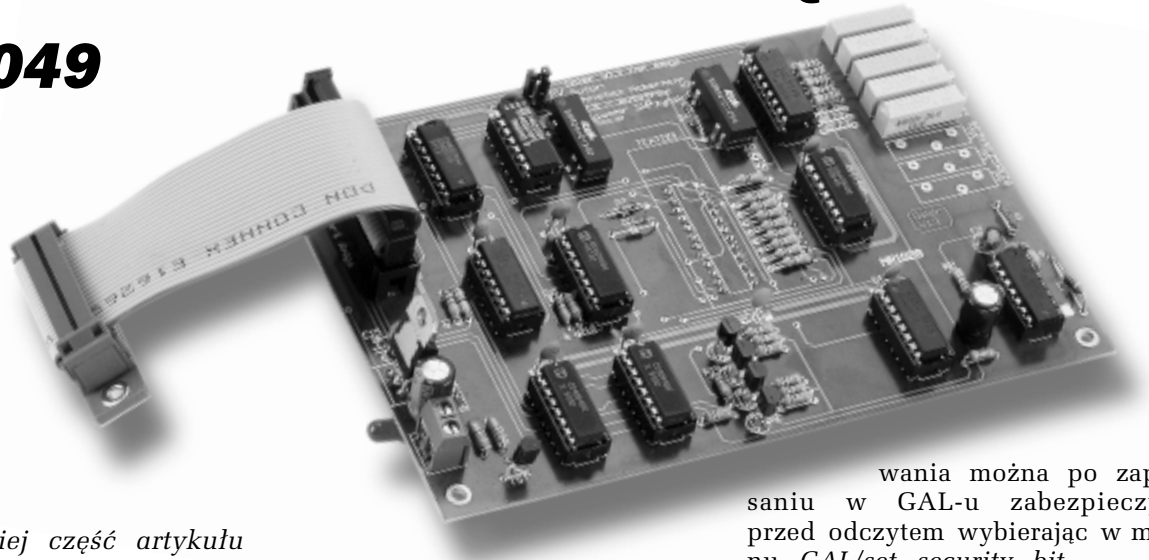


GALER - programator GAL-i do Amigi, część 2

AVT-5049



W drugiej części artykułu przedstawiamy język opisu układów implementowanych w strukturach PLD.

Omawiamy również oprogramowanie sterujące pracą programatora oraz jego obsługę.

Programy dla GALERA

Zabierzmy się teraz do opisanego układu, który chcemy zrealizować w GAL-u. Uruchamiamy edytor z menu (*Tools/Call Editor*) lub naciskając prawą *Amigę+E*. Następnie wpisujemy opis przykładowego układu (**list. 1**). Jak widać na listingu, w pierwszej linii określamy typ układu GAL, w drugiej sygnaturę (maks. 8 znaków), która zostanie wpisana do układu. Sygnaturę można odczytać wybierając z menu *GAL-Disassembler/Read signature*.

W kolejnych liniach wpisujemy etykiety pinów (identyfikatory sygnałów wejściowych i wyjściowych) poczynając od 1. Niżej znajdują się równania opisujące działanie układu. Wszystko co znajdzie się za słowem kluczowym *Description* nie będzie interpretowane. W każdej linii można umieścić komentarz po znaku średnika. Zestaw dostępnych komend kompilatora jest dość skromny. Mamy do dyspozycji następujące operacje:

- OR - w opisie źródłowym oznaczana jako „#” lub „+“,
- AND - w opisie źródłowym oznaczana jako „&” lub „*“,
- NOT - w opisie źródłowym oznaczana jako „!” lub „/“.

Za pomocą powyższych operacji można zapisać dowolną funkcję przełączającą. Otrzymamy po skompilowaniu plik do programo-

wania można po zapisaniu w GAL-u zabezpieczyć przed odczytem wybierając w menu *GAL/set security bit*.

Wyjścia układu GAL mogą być trójstanowe. Wówczas nazwę wyjście deklarujemy z rozszerzeniem *.T*. Potrzebna jest też deklaracja wejścia sterującego wyjściem trójstanowym. Przy nazwie sygnału wpisuje się wówczas rozszerzenie *.E*. Przykład takiego zapisu można zobaczyć na **list. 1**. Wyjście ANDT przyjmie stan trzeci, jeśli wejście *En* znajdzie się na poziomie L.

Wyjścia GAL-a mogą być typu rejestrowego. Pozwala to tworzyć liczniki, zatraski, rejestry przesuwne itp. Przykład opisu licznika zamieszczono na **list. 2**.

Synchronicznie z narastającym zboczem sygnału *Clock* zwiększa się zawartość licznika o 1. Przy poziomie H na wejściu *Clear* i narastającym zboczem zegarowego sygnału zeruje się licznik, natomiast przy wysokim poziomie na wejściu *Set* i aktywnym zboczem *Clock* zostaną przepisane dane z wejść usta-



Rys. 11. Okno z widokiem rozmieszczenia wyprowadzeń projektowanego układu.

```
List. 1.
GAL20V8           ;Typ układu
Bramki           ;Sygnatura (max. 8-char.)

NC A B C D E F G H I J GND ;Deklaracja pinów
NC EN ANDT NC EXNOR EXOR NOR OR NAND AND NC VCC

AND = A*B           ;Równanie opisujące bramkę AND
/NAND = C*D         ;Równanie opisujące bramkę NAND
OR = E + F          ;Równanie opisujące bramkę OR
/NOR = G + H        ;Równanie opisujące bramkę NOR
EXOR = I*J + /I*/J  ;Równanie opisujące bramkę EXOR
/EXNOR = I*J + /I*/J ;Równanie opisujące bramkę EXNOR

ANDT.T = A*B        ;Bramka and w wyjście trójstanowym
ANDT.E = EN         ;Sterowanie wyjściem trójstanowym

DESCRIPTION:
Na podstawie artykułu "Układy PLD" (EP 19/93 str.28) List 2a
*: AND
+: OR
/: NEGACJA
```

wiających na wyjścia. Wejście *Clear* ma wyższy priorytet niż wejście *Set*. Wyjścia rejestrowe mogą przyjąć stan trzeci (wysokiej impedancji) za sprawą sygnału */OE EN*. Na list. 3 pokazano opis układu 74574. Zaletą GAL-a jest m.in. to, że można dość dowolnie rozmieszczać wyprowadzenia projektowanego układu, co uczyniono w tym przykładzie. Dzięki możliwości prawie dowolnego rozmieszczenia wyprowadzeń można znacznie uprościć układ ścieżek obwodu drukowanego.

W pliku zawierającym archiwum (dostępny w Internecie na stronie www.ep.com.pl w dziale *Download* oraz na CD-EP1/2002B) w katalogu „Examples“ znajdują się wszystkie przedstawione tu opisy i wiele innych. Znajdziecie tam m.in. opis transkodera z kodu BCD na kod wyświetlacza 7-segmentowego. Dzięki możliwości zmiany rozmieszczenia wyprowadzeń, zarówno wejściowych jak i wyjściowych, bez problemu można do transkodera podłączyć dowolny licznik i dowolny wyświetlacz, zachowując bezpośrednie połączenia na płytce. Ponadto można dowolnie zmieniać wygląd znaków.

W trybie rejestrowym umieszczenie wyprowadzeń dla sygnałów *Clock* i *Enable* jest ściśle określone. W tab. 1 zestawiono wszystkie możliwe funkcje pełnione przez poszczególne wyprowadzenia w różnych trybach.



Rys. 12. Widok okna optymalizatora równań.



Rys. 13. Sposób umieszczenia układu w podstawce.

mi mogą przechodzić w stan trzeci za sprawą sygnału z dowolnego wejścia i dowolnym poziomem (aktywny poziom niski lub wysoki).

Zostało do opisanie jeszcze kilka funkcji menu, o których nie wspominałem. Menu „project/About“ wyświetli okno z adresem kontaktowym do autora programu. W menu „Gal“ można wybrać typ obsługiwane układu. Menu „GAL/Copy“ kopiuje układ. Najpierw jesteśmy proszeni o umieszczenie układu źródłowego, a po odczycie jego zawartości - docelowego. „GAL/Erase“ kasuje zawartość pamięci układu, „GAL/Compare“ umożliwia porównanie zawartości dwóch układów. „GAL/Blank test“ sprawdza czy układ nie jest zapisany, „GAL/Test security bit“ sprawdza stan bitów zabezpieczających. W „GAL/Write Access“ możemy ustawić jakie operacje będą wykonywane:

- przy programowaniu układu:
 - „with blank test“ - sprawdzanie przed programowaniem czy czysty - polecam ustawić tę opcję, ponieważ przed programowaniem GAL-a musi być on kasowany;
 - „with verify“ - weryfikacja poprawności zapisu;
- podobnie przy kopiowaniu,
- przed kasowaniem: „with blank test“ - sprawdzenie, czy układ jest czysty.

Standardowo (Mode 1) wyprowadzenia mogą też pełnić funkcję wejść, poza dwoma wyprowadzeniami, które mogą być tylko wyjściami. Jeśli wykorzystamy możliwość pracy trójstanowej (Mode 2), wszystkie wyprowadzenia mogą być wejściami poza dwoma. W trybie rejestrowym (Mode 3) wejście sygnału zegarowego i sterowania wyjściem trójstanowym jest przypisane na stałe do wyprowadzeń 1 i 13 dla GAL20V8 (11 dla GAL16V8). Przerzutniki są przełączone zboczem narastającym. Jeśli chcielibyśmy, aby były przełączane zboczem opadającym, należałoby wprowadzić w układzie negator i jego wyjście połączyć z wyprowadzeniem 1 układu. Każde wyjście może być wyjściem rejestrowym trójstanowym, wyjściem kombinacyjnym trójstanowym lub wyjściem kombinacyjnym. Należy zaznaczyć, że dla wyjść rejestrowych stan trzeci jest wyłączany sygnałem z wyprowadzenia 13 dla GAL20V8 (11 dla GAL16V8) - wyjścia w stanie trzecim przy poziomie H. Wyjścia, które nie są wyjściami rejestrowymi

```
List. 2.
GAL20V8           ; 4-Bit-Counter      first line: used GAL
Counter          ;                      second line: any text (max. 8 char.)

Clock D0         D1 D2 D3 Set Clear NC NC NC NC GND
/OE  NC          NC NC NC Q3 Q2 Q1 Q0 NC NC NC VCC

Q0.R = /Clear * Set * D0
      + /Clear * /Set * /Q0

Q1.R = /Clear * Set * D1
      + /Clear * /Set * /Q1 * Q0
      + /Clear * /Set * Q1 * /Q0

Q2.R = /Clear * Set * D2
      + /Clear * /Set * Q2 * /Q1
      + /Clear * /Set * Q2 * /Q0
      + /Clear * /Set * /Q2 * Q1 * Q0

Q3.R = /Clear * Set * D3
      + /Clear * /Set * Q3 * /Q2
      + /Clear * /Set * Q3 * /Q1
      + /Clear * /Set * Q3 * /Q0
      + /Clear * /Set * /Q3 * Q2 * Q1 * Q0

DESCRIPTION
this is a 4-Bit-Counter
registered outputs are signed with the postfix.R
Pin 'Set' HIGH while clock signal (LOW-HIGH) at pin 'Clock':
    load Q0-Q3 with state of D0-D3
Pin 'Clear' HIGH while clock signal:
    Q0-Q3 are cleared

Clock signal while pins 'Set' and 'Clear' are LOW:
increment counter
```

Tab. 1.

GAL16V8:								
Mode 1	Mode 2	Mode 3	Mode 1	Mode 2	Mode 3	Mode 1	Mode 2	Mode 3
In	In	Clock	1	20	+5V	+5V	+5V	
In	In	In	2	19	In/C	T*	In/T/R	
In	In	In	3	18	In/C	In/T	In/T/R	
In	In	In	4	17	In/C	In/T	In/T/R	
In	In	In	5	16	C	In/T	In/T/R	
In	In	In	6	15	C	In/T	In/T/R	
In	In	In	7	14	In/C	In/T	In/T/R	
In	In	In	8	13	In/C	In/T	In/T/R	
In	In	In	9	12	In/C	T*	In/T/R	
GND	GND	GND	10	11	In	In	/OE	
GAL20V8:								
Mode 1	Mode 2	Mode 3	Mode 1	Mode 2	Mode 3	Mode 1	Mode 2	Mode 3
In	In	Clock	1	24	+5V	+5V	+5V	
In	In	In	2	23	In	In	In	
In	In	In	3	22	In/C	T*	In/T/R	
In	In	In	4	21	In/C	In/T	In/T/R	
In	In	In	5	20	In/C	In/T	In/T/R	
In	In	In	6	19	C	In/T	In/T/R	
In	In	In	7	18	C	In/T	In/T/R	
In	In	In	8	17	In/C	In/T	In/T/R	
In	In	In	9	16	In/C	In/T	In/T/R	
In	In	In	10	15	In/C	T*	In/T/R	
In	In	In	11	14	In	In	In	
GND	GND	GND	12	13	In	In	/OE	

Legenda:

- In: wejście
- C: wyjście
- T: wyjście trójstanowe
- T*: wyjście trójstanowe (wyprowadzenie to nie może być wejściem)
- R: wyjście rejestrowe
- Clock: wejście zegarowe dla komórek rejestrowych
- /OE: wejście sterujące pracą buforów trójstanowych dla wyjść rejestrowych

Menu „GAL-Disassembler/Gal-Info“ wyświetla informację o producencie układu i zastosowanym algorytmie programowania. „GAL-Disassembler/Generate JEDEC file“ odczytuje zawartość GAL-a i zapisuje do pliku z rozszerzeniem „jed“. Plik ten może posłużyć do zaprogramowania innego układu lub do desasemblacji. „GAL-Disassembler/JEDEC file parametr“ pozwala ustawić opcje zapisu pliku (czy ma dodać sumy kontrolne, itp). Program jest wyposażony w deassembler. Z plików z rozszerzeniem „jed“ (plik wynikowy do programowania GAL-a) generuje pliki źródłowe z rozszerzeniem „pld“. Po wybraniu tej pozycji menu, pojawi się okno z możliwością przypisania etykiet (identyfikatorów sygnałów) do fizycznych wyprowadzeń układu (patrz rys. 11). W menu „Tools“ dostępne jest polecenie „Clear pinenames“, które kasuje etykiety z okna programu. Natomiast polecenie „Show pinenames“ wyświetla

etykiety. Interesującą opcją jest optimizer wybierany z menu „Tools/Optimizer“. Jeśli projektowany układ nie mieści się w GAL-u, ten program może nas uratować. Po wskazaniu pliku do optymalizacji wyświetli się okno (rys. 12), w którym jest wyświetlone równanie w postaci w jakiej znajduje się w pliku źródłowym (*old equation*) oraz w postaci zoptymalizowanej (*optimized equation*), poniżej zostanie wyświetlona zużyta na ten cel liczba bramek matrycy AND i OR. Jeśli po optymalizacji liczba bramek jest mniejsza, zmianę wartość zaakceptować naciskając „use it“. Po optymalizacji wybieramy plik do zapisu.

Uwagi końcowe

Program posiada wbudowaną pomoc. Jeśli nie wiemy co dany requester, gadżet, czy opcja menu robi, wystarczy wskazać opcję w menu (czy też okno/gadżet) myszką i nacisnąć klawisz „Help“

(standardowe wywołanie pomocy w Amiga OS). Wtedy uruchomi się program AmigaGuide z wybranym rozdziałem, w którym opisano interesujące nas zagadnienie.

Ponieważ podstawka programująca posiada 24 styki, a układy GAL16V8 zaledwie 20 wyprowadzeń, należy zwrócić uwagę na montaż tych układów w podstawie. Sposób umieszczenia takiego układu w podstawie przedstawiono na rys. 13.

Do programu sterującego pracą programatora dołączono pliki z kodami źródłowymi. Program można „ściągnąć“ z Aminetu. Jest on shareware'owy. Rejestrację należy przeprowadzić u autora:

Christian Habermann
Asamstr. 17
85356 Freising, Germany
Christian.Habermann@t-online.de

Za pomocą programatora prezentowanego w artykule zaprogramowałem już wiele GAL-i. Przy jakichkolwiek problemach proszę o kontakt.

Sławomir Skrzyński, AVT
slawomir.skrzynski@ep.com.pl

Wzory płytek drukowanych w formacie PDF są dostępne w Internecie pod adresem: <http://www.ep.com.pl/?pdf/luty02.htm> oraz na płycie CD-EP02/2002B w katalogu PCB.

List. 3.											
GAL20V8 ; 8-Bit-Latch											
74574 ;											
Clock	Reset	D0	D1	D2	D3	D4	D5	D6	D7	NC	Q5
/OE	NC	Q0	Q1	Q2	Q3	Q4	Q5	Q6	Q7	NC	VCC
/Q0.R = /D0 + /Reset											
/Q1.R = /D1 + /Reset											
/Q2.R = /D2 + /Reset											
/Q3.R = /D3 + /Reset											
/Q4.R = /D4 + /Reset											
/Q5.R = /D5 + /Reset											
/Q6.R = /D6 + /Reset											
/Q7.R = /D7 + /Reset											
DESCRIPTION											
Clock	1	24	VCC								
Reset	2	23	NC								
D0	3	22	Q7								
D1	4	21	Q6								
D2	5	20	Q5								
D3	6	19	Q4								
D4	7	18	Q3								
D5	8	17	Q2								
D6	9	16	Q1								
D7	10	15	Q0								
NC	11	14	NC								
GND	12	13	/OE								