

Programowalne układy analogowe

Prekursorskie działania firmy Lattice, która w końcu roku 1999 wprowadziła do swojej oferty programowalne układy analogowe, nie mają wielkiego wsparcia ze strony rynku, co jednak nie zniechęca firmy do wdrażania nowych układów. W artykule przedstawiamy dwa nowe układy z serii ispPAC, których poważnymi atutami są: niższa cena (dotyczy obydwu układów) oraz znacznie bardziej zaawansowana architektura (ispPAC30).



Nowości w rodzinie ispPAC

Rodzina analogowych układów programowalnych do niedawna składała się z trzech układów. Przypomnijmy pokrótce ich opis funkcjonalny. Wszystkie układy serii ispPAC wyposażono w interfejs JTAG, który umożliwia ich wielokrotne reprogramowanie (czyli w konsekwencji zmianę parametrów torów analogowych w systemie. Zawartość pamięci konfiguracji EEPROM może być chroniona przed nieuprawnionym dostępem. Układy ispPAC mogą być włączane w łańcuch JTAG, czyli mogą współpracować z układami dowolnych producentów, wyposażonymi w interfejs JTAG zgodny ze standardem IEEE 1149.1.

Rodzina ispPAC - programowane wzmacniacze

W ramach rodziny ispPAC Lattice oferuje dwa scalone wzmacniacze programowalne w systemie: ispPAC10 i ispPAC20. Układ ispPAC10 (rys. 1) składa się z czterech wzmacniaczy o niezależnie programowanym wzmocnieniu w zakresie 0...80 dB i szerokim paśmie przenoszenia, wynoszą-

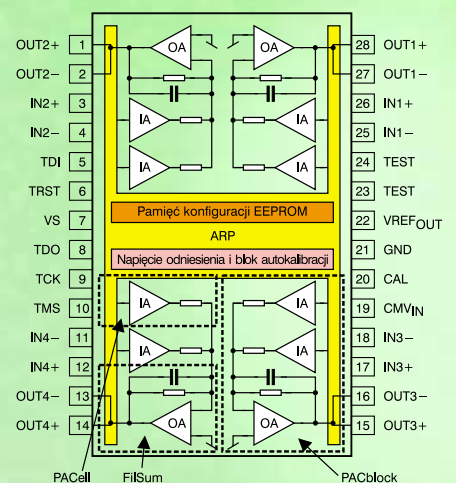
cym 550 kHz ($k_u = 1 \text{ V/V}$) lub 330 kHz ($k_u = 10 \text{ V/V}$).

Układy ispPAC10 są zbudowane z komórek PACblock, w skład których wchodzi:

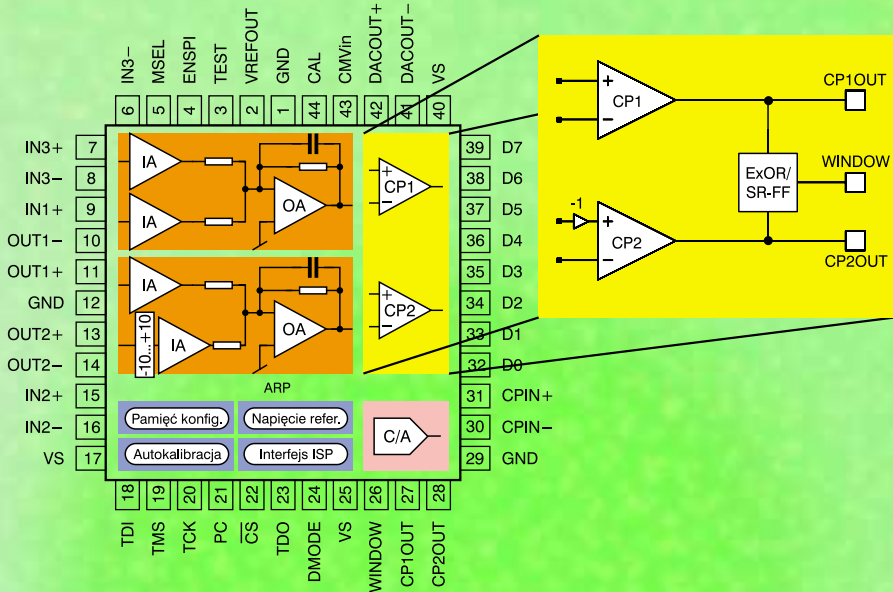
- dwa programowalne wzmacniacze wejściowe zawarte w komórkach PACCell, które można skonfigurować jako wzmacniacze pomiarowe z asymetrycznymi wejściami (odwracającym i nieodwracającym) lub jako wzmacniacze z pojedynczym wejściem różnicowym.
- wzmacniacz różnicowy z wyjściem różnicowym i dodatkowymi elementami RC, nazwany przez producenta FilSum.

Tak zbudowane PACblocki można wykorzystać jako: wzmacniacze sumujące lub odejmujące, wzmacniacze o programowanym wzmocnieniu, ak-

tywne układy całkujące lub programowane filtry. Dzięki programowalnej analogowej matrycy połączeniowej ARP (*Analog Routing Pool*) jest możliwe łączenie wzmacniaczy w dowolne konfiguracje we wnętrzu układu, bez konieczności wykonywania połączeń zewnętrznych.



Rys. 1.



Rys. 2.

Nieco inną budowę mają układy ispPAC20 (rys. 2). Zintegrowano w nich bowiem dwa bloki PACblock, dwa komparatory analogowe oraz 8-bitowy przetwornik C/A. Budowa bloków wzmacniających jest taka sama jak w układach ispPAC10, z wyjątkiem dodatkowego bloku o programowanej polaryzacji (wzmocnienie ustalane w zakresie (-10V/V...+10V/V) na wejściu jednego ze wzmacniaczy operacyjnych. Napięciem wyjściowym tego bloku może sterować komparator CP1. Bloki wzmacniająco-filtrujące można wewnętrznie łączyć z analogowymi komparatorami CP1 i CP2. W razie potrzeby wejścia jednego z nich mogą być także dostępne z zewnątrz. Charakterystykę

przełączania komparatorów można dostosować do sygnałów wolnozmiennych po włączeniu wewnętrznego obwodu histerezy. Na wyjściu komparatora CP1 znajduje się programowany przerzutnik RS spełniający rolę pamięci przekroczenia zadanego przez użytkownika poziomu, a do wyjść komparatorów CP1 i CP2 jest dołączona bramka logiczna ExOR, której wyjście steruje wyprowadzeniem WINDOW. Bramka ta umożliwia funkcjonalną implementację komparatora okienkowego, który sygnalizuje przekroczenie przez śledzony parametr dolnej lub górnej wartości odniesienia.

W układ ispPAC20 wbudowano 8-bitowy przetwornik C/A z wyjściem różnicowym, który może być sterowany za pomocą interfejsu JTAG z nastawami zapisywanymi w pamięci EEPROM albo w rejestrze SRAM 8-bitowego portu równoległego lub też interfejsu szeregowego SPI. Wyjście przetwornika można wykorzystać także do bezpośredniego sterowania wewnętrznymi blokami układu ispPAC20, w czym jest pomocna analogowa matryca połączenia ARP.

Programowalny filtr dolnoprzepustowy

Układ ispPAC80 jest filtrem dolnoprzepustowym piątego rzędu, o programowanej częstotliwości granicznej i charakterystyce filtrowania. Jego schemat blokowy pokazano na rys. 3.

Na wejściu układu ispPAC80 zastosowano standardowy dla rodziny ispPAC wzmacniacz z różnicowym wejściem i o programowanym wzmocnieniu. Wzmacniacz wyjściowy ma także wyjście symetryczne, dzięki czemu zniekształcenia przetwarzanego

sygnału są minimalne. Ponieważ współczynniki dla każdego stopnia filtru można programować niezależnie, jest możliwe niemal dowolne kształtowanie jego charakterystyki amplitudowo-fazowej. Tak więc oprócz klasycznych charakterystyk: Gaussa, Bessela, Butterwortha czy Legrende'a, można zaprojektować także dowolną własną. Zakres dopuszczalnych częstotliwości granicznych wynosi 50...500 kHz.

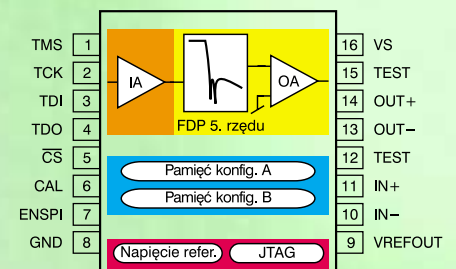
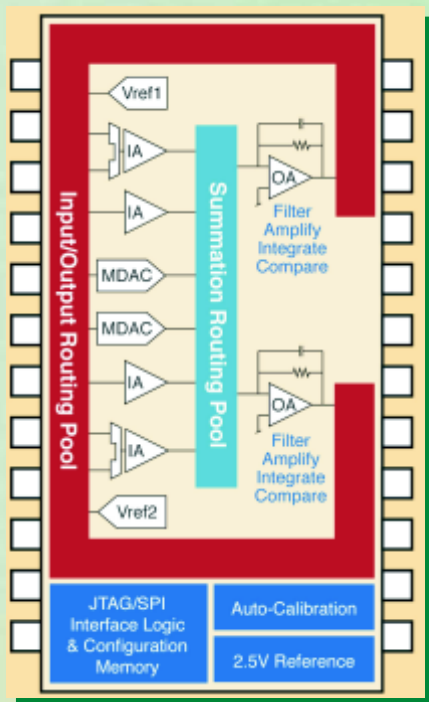
Układy ispPAC80 wyposażono w podwójną pamięć konfiguracji EEPROM programowaną poprzez złącze JTAG. Wybór aktywnego fragmentu pamięci jest możliwy przez wpisanie do układu słowa konfiguracyjnego za pomocą opcjonalnego interfejsu SPI.

Nowości w rodzinie

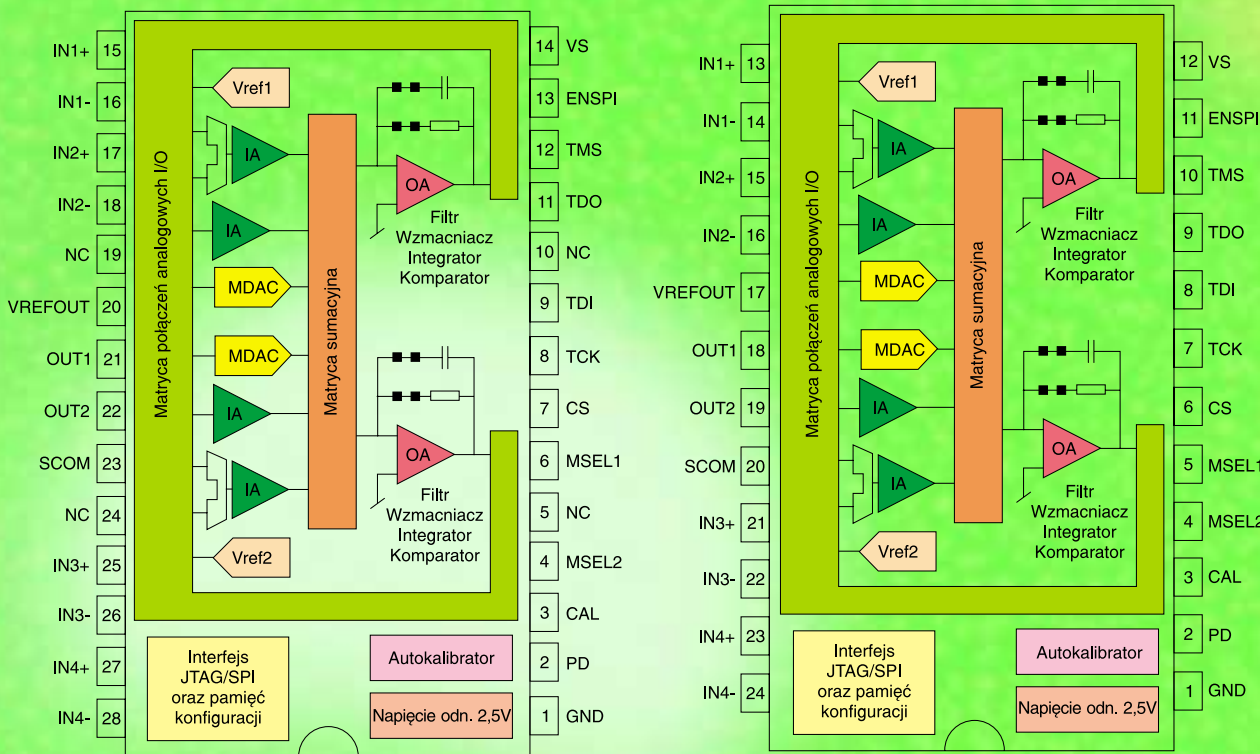
W październiku 2001 Lattice wprowadził do produkcji dwa nowe układy z rodziny ispPAC, z których jeden - ispPAC 30 - jest zupełnie nowym układem w rodzinie, drugi natomiast - ispPAC81 - jest zmodyfikowanym układem opisanego wcześniej filtru ispPAC80.



W odróżnieniu od pierwowzoru układ ispPAC81 ma nieco zawężone pasmo przenoszenia (10...75 kHz zamiast 50...500 kHz), mniejsze są także możliwości skonfigurowania charakterystyki przenoszenia tego filtru - można go skonfigurować jako dolnoprzepustowy filtr eliptyczny, Czebyrzewa lub Butterwortha, każdy z nich 5. rzędu. Wyprowadzenia oraz wartości parametrów elektrycznych obydwu układów są praktycznie takie same, za wyjątkiem niewielkich



Rys. 3.



Rys. 4.

różnic w wartościach parametrów związanych ze stabilnością termiczną punktów pracy wzmacniaczy operacyjnych.

Zupełną nowością w rodzinie ispPAC jest natomiast układ oznaczony symbolem ispPAC30. Jego schemat blokowy pokazano na rys. 4. W układzie zintegrowano cztery wejściowe wzmacniacze pomiarowe o wzmocnieniu programowanym w przedziale $\pm 1... \pm 10V/V$ i obwodach wejściowych konfigurowanych jako różnicowe lub asymetryczne. Dwa z tych wzmacniaczy wyposażono w dwuwejściowe multipleksery sygnałów analogowych, którymi można sterować za pomocą dwóch wyprowadzeń układu lub poprzez wpis do odpowiedniego rejestru SRAM, co umożliwia jeden z dwóch dostępnych interfejsów szeregowych.

Kolejnymi elementami zintegrowanymi w układzie ispPAC30 są dwa

mnożące, 8-bitowe przetworniki C/A oraz 2 niezależnie konfigurowane źródła napięć referencyjnych o 7 możliwych programowanych wartościach (od 64mV do 2.5V).

Na wyjściu układu znajdują się dwa wzmacniacze, które można skonfigurować jako: całkujące z wyborem jednej z ośmiu wartości pojemności wewnętrznego kondensatora, filtry dolnoprzepustowe o programowanej częstotliwości odcięcia (jednej z ośmiu) lub jako standardowe komparatory napięciowe. Wymienione bloki można łączyć ze sobą za pomocą dwóch matryc połączeniowych: sumacyjnej i wejściowo-wyjściowej.

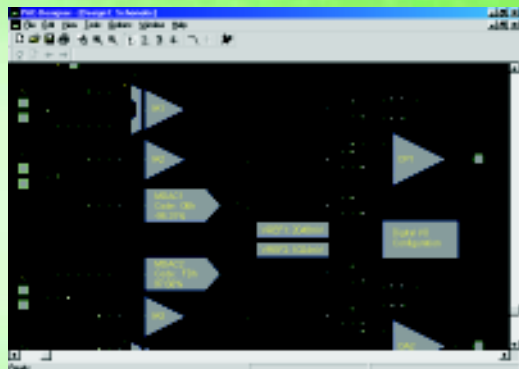
Konfiguracje wszystkich bloków są przechowywane w pamięci SRAM, której zawartość jest buforowana i odtwarzana po włączeniu zasilania z nieulotnej pamięci EEPROM. Modyfikację zawartości tych pamięci umożliwiają dwa wbudowane w układ interfejsy: JTAG (IEEE 1149.1) oraz - zupełna nowość w tej rodzinie układów - SPI! Tak więc układ ispPAC30 można stosować w standardowych systemach mikroprocesorowych, w których dość często sprzętowo interfejs SPI jest dostępny, ewentualnie stosunkowo łatwo można go emulować programowo. Wyboru aktywnego w danej chwili interfejsu można dokonać za pomocą jednego z wyprowadzeń układu. Dzięki zastosowaniu jako pamięci konfiguracji rejestrów SRAM wielokrotna rekonfiguracja

układu nie powoduje nadwyżęnia struktury EEPROM. Takie rozwiązanie umożliwia szybkie, wielokrotne modyfikowanie parametrów układu i jego połączeń wewnętrznych.

Narzędzia projektowe

Wraz z wprowadzeniem do oferty handlowej nowych układów, Lattice udostępnił (bezpłatnie!) nową wersję (1.3) programu ispPAC Designer. Jest to proste w obsłudze narzędzie, pozwalające graficznie zaprojektować konfigurację wybranego układu (przykład ispPAC30 na rys. 5). Oprogramowanie jest dostępne na stronie internetowej firmy Lattice. Do jego uruchomienia niezbędny jest plik licencyjny udostępniany przez producenta bezpłatnie po podaniu numeru seryjnego dysku, na którym instalowany będzie program. Odpowiednie adresy podaliśmy w ramce *Dodatkowe informacje*.

Piotr Zbysiński, AVT
piotr.zbysinski@ep.com.pl



Rys. 5.

Dodatkowe informacje

Informacje o układach ispPAC są dostępne pod adresem: <http://www.latticesemi.com/products/ispPAC/index.cfm>.

Bezpłatne oprogramowanie narzędziowe ispPAC Designer jest dostępne pod adresem: http://www.latticesemi.com/products/devtools/software/pacdesigner/pacdesigner_demo1.cfm.

Plik licencyjny dla ispPAC Designera można otrzymać po zarejestrowaniu się pod adresem: <http://www.latticesemi.com/products/devtools/licensing/index.cfm>.