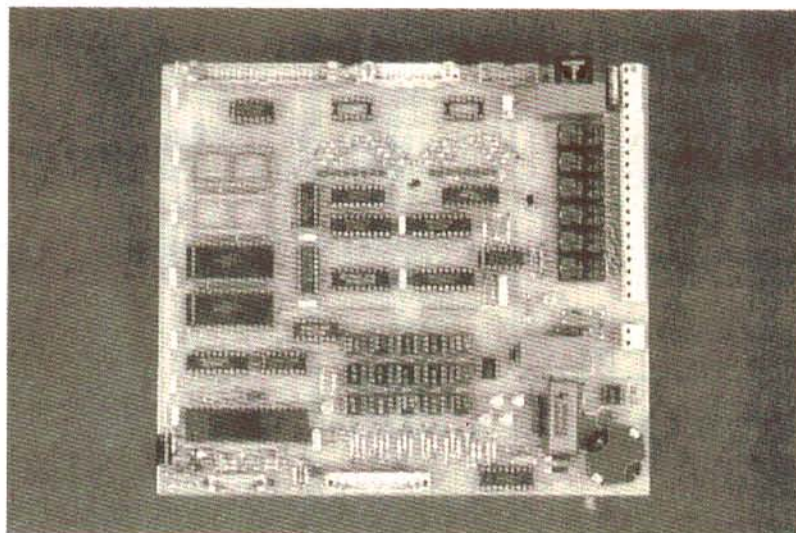


System akwizycji danych i sterowania

Urządzenie jest oparte na mikrokontrolerze 8052AH, układzie powszechnie stosowanym w dziedzinach takich jak zbieranie danych, testowanie, pomiary czy sterowanie procesami. Procesor 8052AH scala w obudowie o 40 wyprowadzeniach jednostkę centralną, 8 kilobajtów pamięci ROM, 256 bajtów pamięci RAM, 32 linie programowalnych wejść/wyjść, asynchroniczny port szeregowy wraz z generatorem zegara transmisji. Pamięć ROM jest zaprogramowana przez producenta i zawiera interpreter języka BASIC o dużych możliwościach, zorientowany na zastosowania w automatyce. Interpreter ten jest wyposażony m.in. w instrukcje sterujące wykonaniem pętli DO-WHILE i DO-UNTIL, pozwalające tworzyć programy o przejrzystej strukturze. Instrukcje PUSH i POP umożliwiają korzystanie ze stosu.



Oto tylko niektóre z możliwości urządzenia: sterowanie ogrzewaniem mieszkania, symulowanie obecności mieszkańców, nadzór linii telefonicznej, obsługa inteligentnego systemu alarmowego, sterowanie automatyki bramy wjazdowej, sterowanie automatyki drzwi i oświetlenia garażu.

Krótką charakterystyka urządzenia

- mikrokontroler 8052H lub 80C32 z dodatkową pamięcią EPROM 27C64 zawierającą interpreter BASIC-u;
- dwie pamięci RAM po 8 kilobajtów (6264);
- pamięć EPROM zawierająca program (27C128);
- 16 wejść z wizualizacją stanu za pomocą diod elektroluminescencyjnych;
- 16 wyjść, w tym 6 z możliwością sterowania przekaźników, również z wizualizacją stanu za pomocą diod elektroluminescencyjnych;
- interfejs telefoniczny z możliwością nadzoru linii, odbioru wywołania i wyboru numeru abonenta;

wością nadzoru linii, odbioru wywołania i wyboru numeru abonenta;

- interfejs dekodera tonu;
- interfejs pageda;
- wyjście obsługujące wyświetlacz ciekłokrystaliczny;
- interfejs do komunikacji szeregowej z komputerem typu PC;
- możliwość rozszerzenia szyny.

Schemat jednostki centralnej (rys. 1)

Zaproponowana konfiguracja jest typową i zarazem jedyną pozwalającą w pełni wykorzystać możliwości zastosowanego mikrokontrolera. Zawiera, oprócz układu 8052AH, niezbędne układy pamięci:

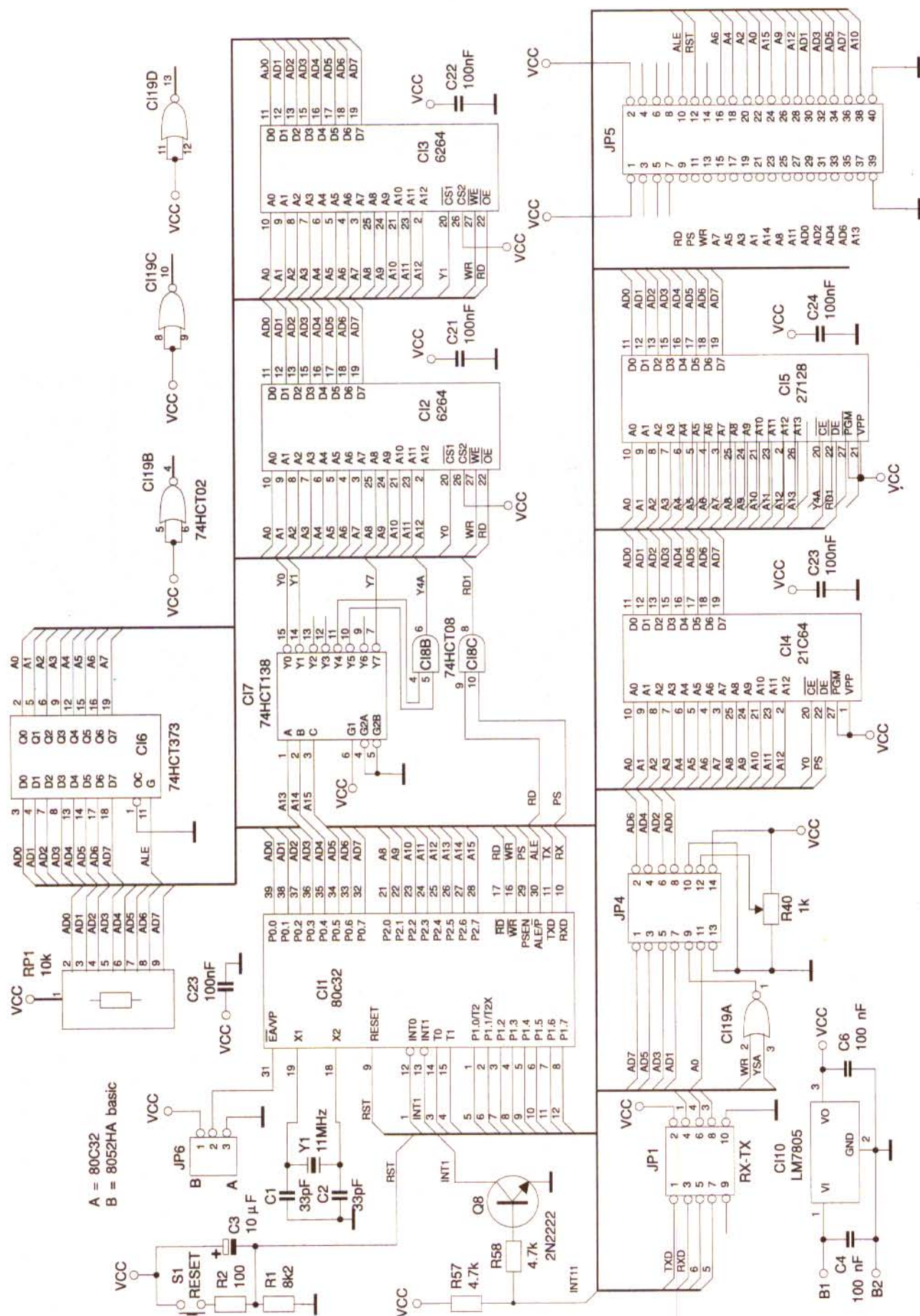
- dwie pamięci RAM 6264 (CI2 i CI3) po 8 kilobajtów każda, o adresach odpowiednio od 0000 do 1FFF i od 2000 do 3FFF. Operacjami odczytu i zapisu sterują sygnały WR i RD;
- opcjonalnie - 8 kilobajtów pamięci EPROM 27C64 (CI4), zawierającej interpreter BASIC-u w przypadku gdy 8052AH jest zastąpiony przez 80C32 (użycie tego układu jest korzystne ze względu na mniejszy pobór energii). W konfiguracji z 80C32 należy przestawić JP6 w pozycję B. Pamięć zajmuje przestrzeń adresową od 0000 do 1FFF, zaś sygnałem odczytu jest PSEN;

- 16 kilobajtów pamięci EPROM 27C128 (CI5), o adresach od 8000 do BFFF, zawierającej programy użytkownika. Sygnały sterujące odczytem z tej pamięci to RD i PSEN.

Odpowiednio zdekodowane trzy najstarsze bity szyny adresowej mikrokontrolera A13 - A14 - A15 pozwalają podzielić przestrzeń adresową pamięci na osiem obszarów, przedstawionych w Tabeli 1.

Wyświetlacz

Wyświetlacz ciekłokrystaliczny o dwóch liniach po 16 znaków każda (np. M162 SEIKO) jest podłączany do złącza JP4 przy pomocy taśmy kablowej i dwóch złączy HE10



Rys. 1 Schemat jednostki centralnej

o 14 końcówkach, których opis zawiera Tablica 2. Wyświetlacz, o adresie F500, może pracować wyłącznie w trybie zapisu. Sygnałem sterującym jest kombinacja WRITE (WR) i Y5 (CI16) na wejściu A układu CI19. Linia A20 szyny adresowej jest wykorzystywana do selekcji jednego z dwóch rejestrów procesora zintegrowanego z wyświetlaczem. Potencjometr R40 umożliwia regulację kontrastu. A oto przykład sekwencji programowej sterującej wyświetlaczem:

```
20 CTL=62800: DA=62801: Rem
adres wyświetlacza
30 XBY(CTL)=56: XBY(CTL)=12:
XBY(CTL)=1: Rem wyzerowanie
wyświetlacza
```

(62800 i 62801 w systemie dziesiętnym to F550 i F551 w systemie heksadecymalnym).

Układy wejściowe (rys. 2)

Maksymalna liczba wejść wynosi 16, a ich dołączenia dokonuje się za pośrednictwem złącza JP3. Uaktywnienie wejścia jest dokonywane przez podłączenie odpowiedniej linii do

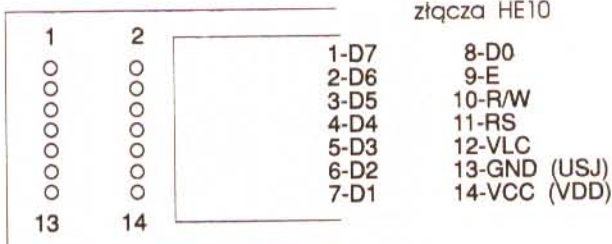
napięcia +5V. Wszystkie wejścia są izolowane galwanicznie dzięki zastosowaniu transoptorów. Dioda elektroluminescencyjna, połączona szeregowo z diodą transoptora, świeci gdy dane wejście znajduje się w stanie wysokim. Wszystkie wejścia są polaryzowane wysokim stanem poprzez rezystory (RP2 i RP3) i zerowane w momencie nasycenia tranzystora odpowiedniego transoptora.

Jako dekodery adresów zastosowano układ 74HCT138 (CI16). Sygnały Y7, A11 i A12 określają wykorzystywaną tu przestrzeń adresową E000 - FFFF. Sygnały A8, A9 i A10 umożliwiają podział przestrzeni adresowej na 8 części po 256 adresów każda. W ten sposób pierwszemu blokowi 8 wejść (układ 74HCT541 CI17 i transoptory ISO3 do ISO10) odpowiada obszar adresowy od F100 do F1FF, zaś drugiemu blokowi wejść (układ 74HCT541 CI18 i transoptory ISO11 do ISO18) obszar od F200 do F2FF. Układy 74HCT541 są sterowane sygnałem odczytu READ (RD)

Tab. 1 Organizacja pamięci

Dekoder adresów			Obszar adresowany		Rodzaj adresowanej pamięci			
Wejście		Wyjście						
A15	A14	A13	Wy.	n.	Od	Do	RAM	EPROM
H	H	H	Q7	7	E000	FFFF		wejścia/ wyjścia wyświetlacza
H	H	L	Q6	9	C000	DFFF		
H	L	H	Q5	10	A000	BFFF		programy użytkownika
H	L	L	Q4	11	8000	9FFF		U5
L	H	H	Q3	12	6000	7FFF		
L	H	L	Q2	13	4000	5FFF		
L	L	H	Q1	14	2000	3FFF	RAM - U3	
L	L	L	Q0	15	0000	1FFF	RAM - U2	EPROM BASIC U4

Tab. 2 Opis końcówek złącza HE10

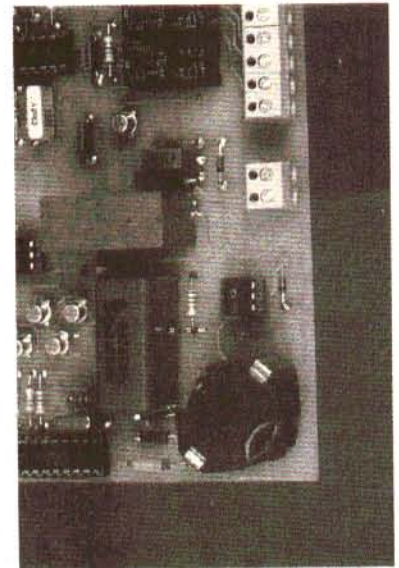


i sygnałem Y1A lub Y2A.

Przykład oprogramowania wejść:

```
10 E1=0F100H :rem zaadresowa-
nie pierwszego bloku 8 wejść
20 E2=0F200H :rem zaadresowa-
nie drugiego bloku 8 wyjść
```

Wejście oznaczone symbolem S1 jest połączone przez tranzystor Q8 bezpośrednio z wejściem przerwania INT1 mikrokontrolera.



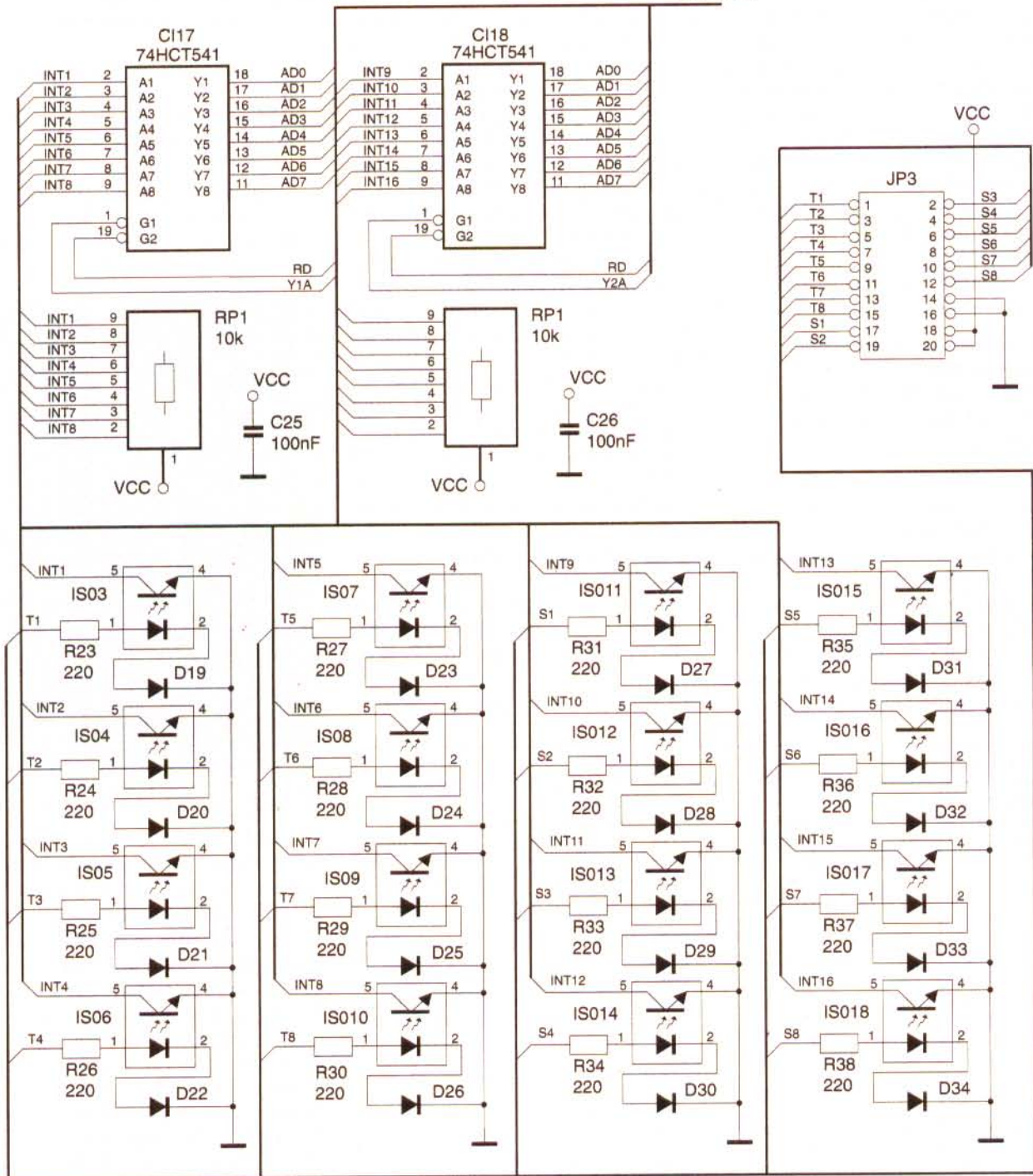
Układy wyjściowe (rys. 3)

Liczba wyjść wynosi 16 i są one podłączone do gniazda JP2. Stan każdego z wyjść jest sygnalizowany przez diodę elektroluminescencyjną.

Jako dekodery adresów jest wykorzystany, podobnie jak w przypadku wejść, układ CI16. Pierwszemu blokowi 8 wyjść odpowiada obszar adresowy od F100 do F1FF, a drugiemu - od F200 do F2FF. Układy 74HCT377 (CI11 i CI13) są sterowane sygnałem zapisu WRITE (WR) oraz sygnałem Y1A lub Y2A. Układ CI15 (74LS122) redukuje czas trwania sygnału WR, co w niniejszym zastosowaniu nie jest niezbędne. Chcąc zrezygnować z tej opcji należy zwrócić wprowadzenia 1 i 6 tego układu.

Sygnały wyjściowe układów CI11 i CI13 są podane na wzmacniacze mocy ULN2803A (CI12 i CI14) o maksymalnym prądzie wyjściowym 350mA, umożliwiającym wysterowanie przekaźników. Pewna liczba przekaźników jest zamontowana na karcie - przekaźnik mocy K1, współpracujący z pierwszym blokiem wyjść, oraz przekaźniki

DO CPU

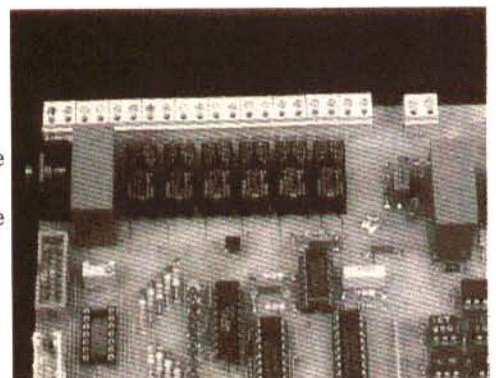


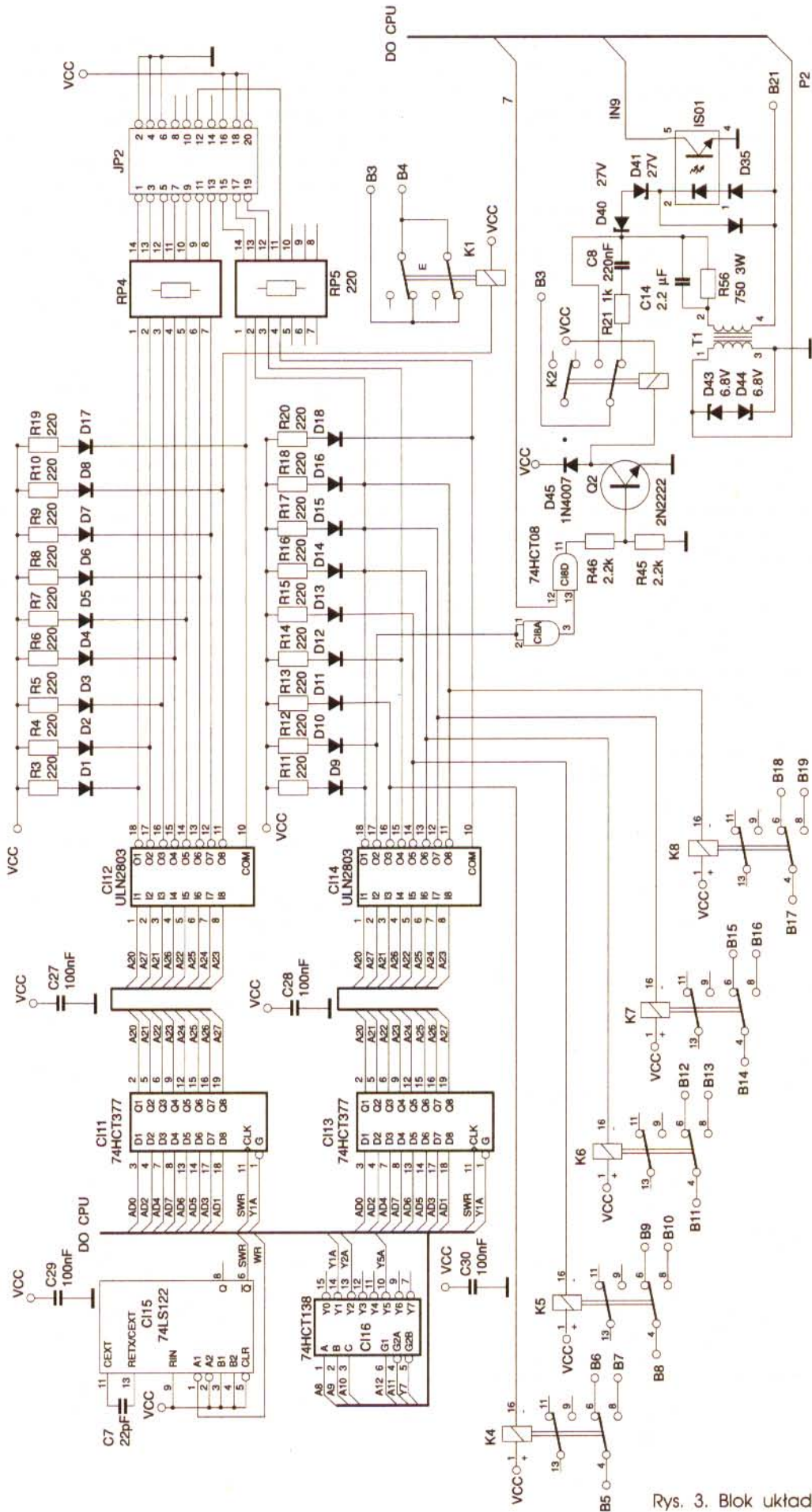
Rys. 2 Blok układów wejściowych

miniaturowe K4 - K8, współpracujące z drugim blokiem wyjść. Jeśli do danego wyjścia jest dołączony przełącznik, w odpowiednich otworach w podstawkach DIL (RP4 lub RP5 na rys. 3) należy umieścić rezystor 220Ω lub po prostu je **ZAWIĘZĆ**.

Przykład oprogramowania wyjść:

- 10 C1=0F100 H :rem zaadresowanie pierwszego bloku 8 wyjść
- 20 C2=0F200 H :rem zaadresowanie drugiego bloku 8 wyjść
- 30 XBY(C1)=00 :rem wyzerowanie pierwszego bloku wyjść
- 40 XBY(C2)=00 :rem wyzerowanie drugiego bloku wyjść





Rys. 3. Blok układów wyjściowych

Interfejs telefoniczny

Interfejs ten realizuje następujące funkcje:

- nadzór linii telefonicznej,
- odbiór wywołania,
- wybór numeru abonenta.

W spoczynku styki przełącznika K2 znajdują się w położeniu jak na rys. 3. Detekcja wywołania jest dokonywana w układzie złożonym z elementów R21, C8, D40, D41 i tranzystora ISO1. Wystąpienie wywołania jest równoważne pojawieniu się między liniami B20 i B21 napięcia zmiennego o wartości skutecznej 80V, nałożonego na napięcie stałe 48V. Składowa zmienna tego sygnału, po przejściu poprzez kondensator C8 wysterowuje diodę elektroluminescencyjną tranzystora, co powoduje podanie niskiego stanu na linię przerwania IN9.

W stanie początkowym na wyjściu 17 układu CI14 występuje niskie napięcie (po inicjalizacji wszystkie wyjścia są wyzerowane, celem uniknięcia przypadkowego odbioru telefonu). Wejście bramki

A układu CI8 znajduje się więc w stanie niskim. Mimo że na wyjściu P1.2 mikrokontrolera panuje stan wysoki, wyjście bramki D układu CI8 jest w stanie niskim, tranzystor Q2 nie przewodzi, a styki przełącznika K2 są w położeniu spoczynkowym.

Po przełączeniu wyjścia 17 układu CI14 następuje zmiana stanu na wyjściach bramek A i D układu CI8, włączenie tranzystora Q8 i zadziałanie przełącznika K2, powodujące zamknięcie obwodu linii telefonicznej. Programowy wybór numeru abonenta wymaga użycia instrukcji PWM, która powoduje odpowiednie zmiany stanu na wyjściu P1.2 mikrokontrolera. Przełącznik powtarza te zmiany i dokonuje wybrania numeru. Podstawowe dane związane z wyborem numeru telefonicznego są następujące:

- czas przerwy 60ms,
- czas zamknięcia 40ms,
- czas przerwy między cyframi 800ms.

Oto przykład oprogramowania:

```

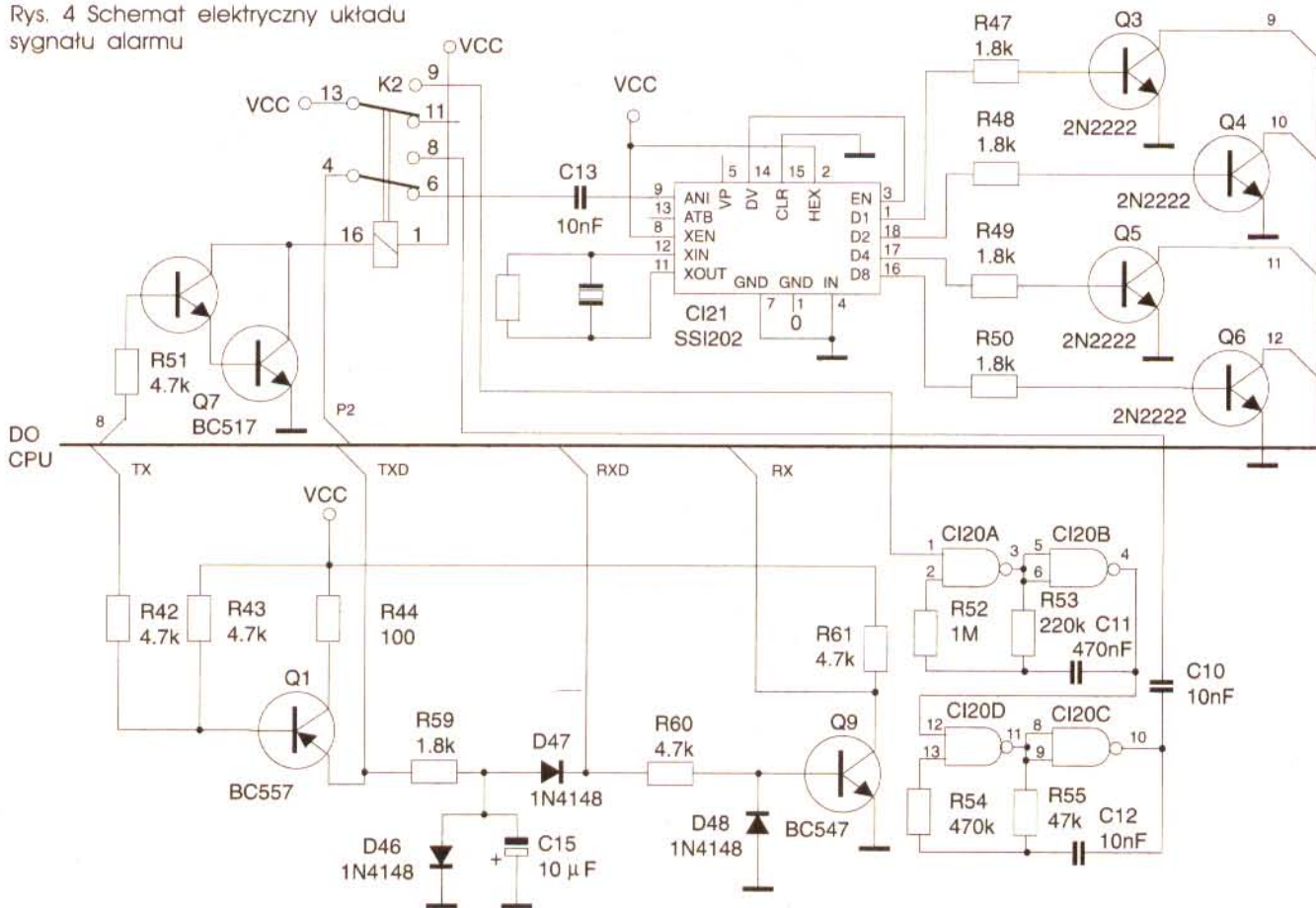
10 E1=0F100 H :rem zaadresowanie
pierwszego bloku wyjść
20 E2=0F200 H :rem zaadresowanie
drugiego bloku wyjść
30 XBY(E1)=00 :rem wyzerowanie
pierwszego bloku
40 XBY(E2)=00 :rem wyzerowanie
drugiego bloku - zamknięcie obwodu
linii
50 For I=1 to 1000: next I :rem
pętla opóźniająca
60 Data 4,2,10,10,3,3,10,5 :rem
numer abonenta
70 For I=1 to 8
80 Read A :rem odczyt cyfr numeru
90 For J=1 to 1000 : rem przerwa
między cyframi
100 PWM 43403,55297,A :rem
wybieranie numeru
110 Next I
120 XBY(E2)=02 :rem nadzór linii
130 END
    
```

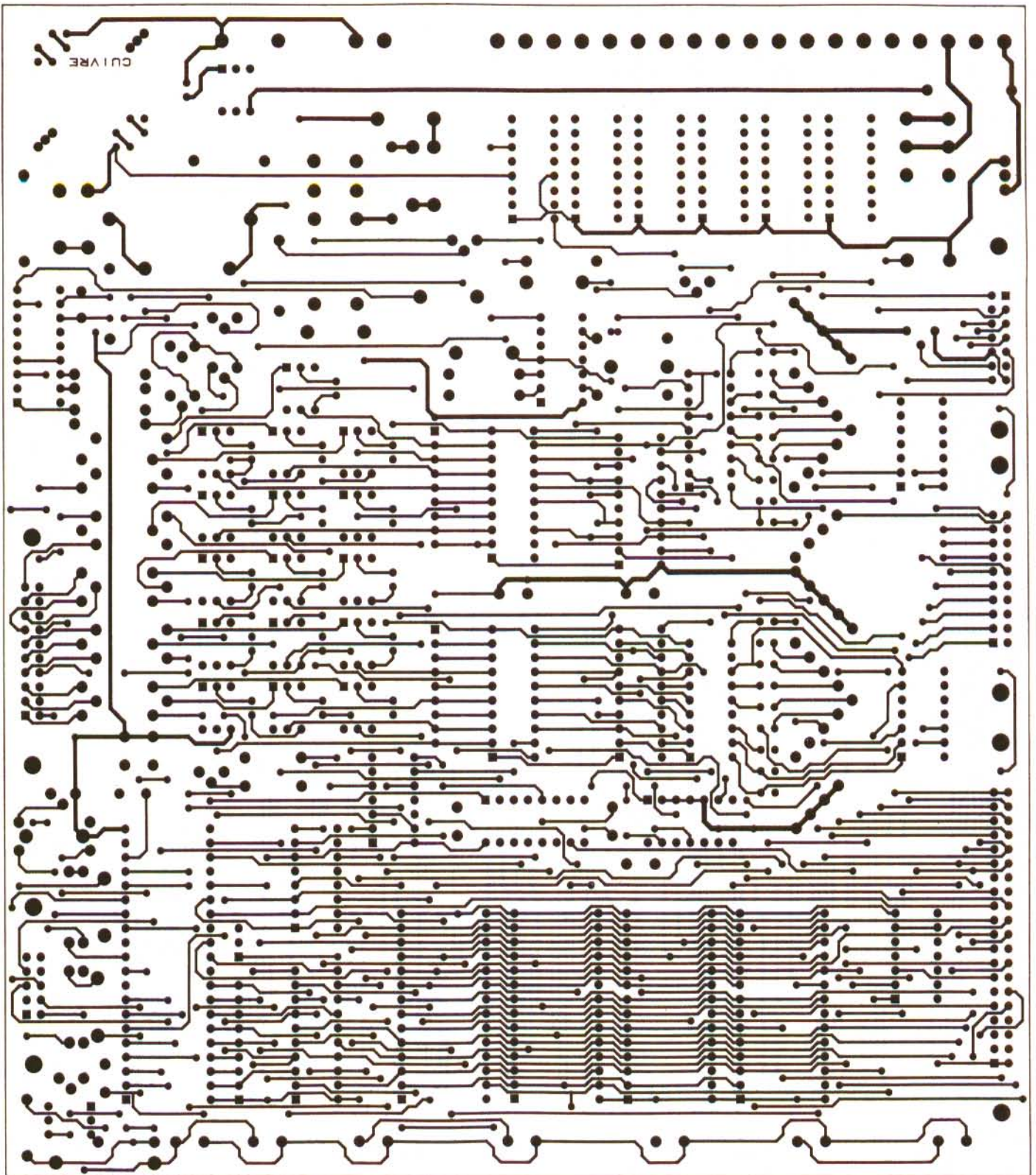
Układy dodatkowe (rys. 4)

Sygnal alarmu

Bramki NAND A i B układu CI20 tworzą sterowany przerzutnik astabilny, generujący - w momen-

Rys. 4 Schemat elektryczny układu sygnału alarmu

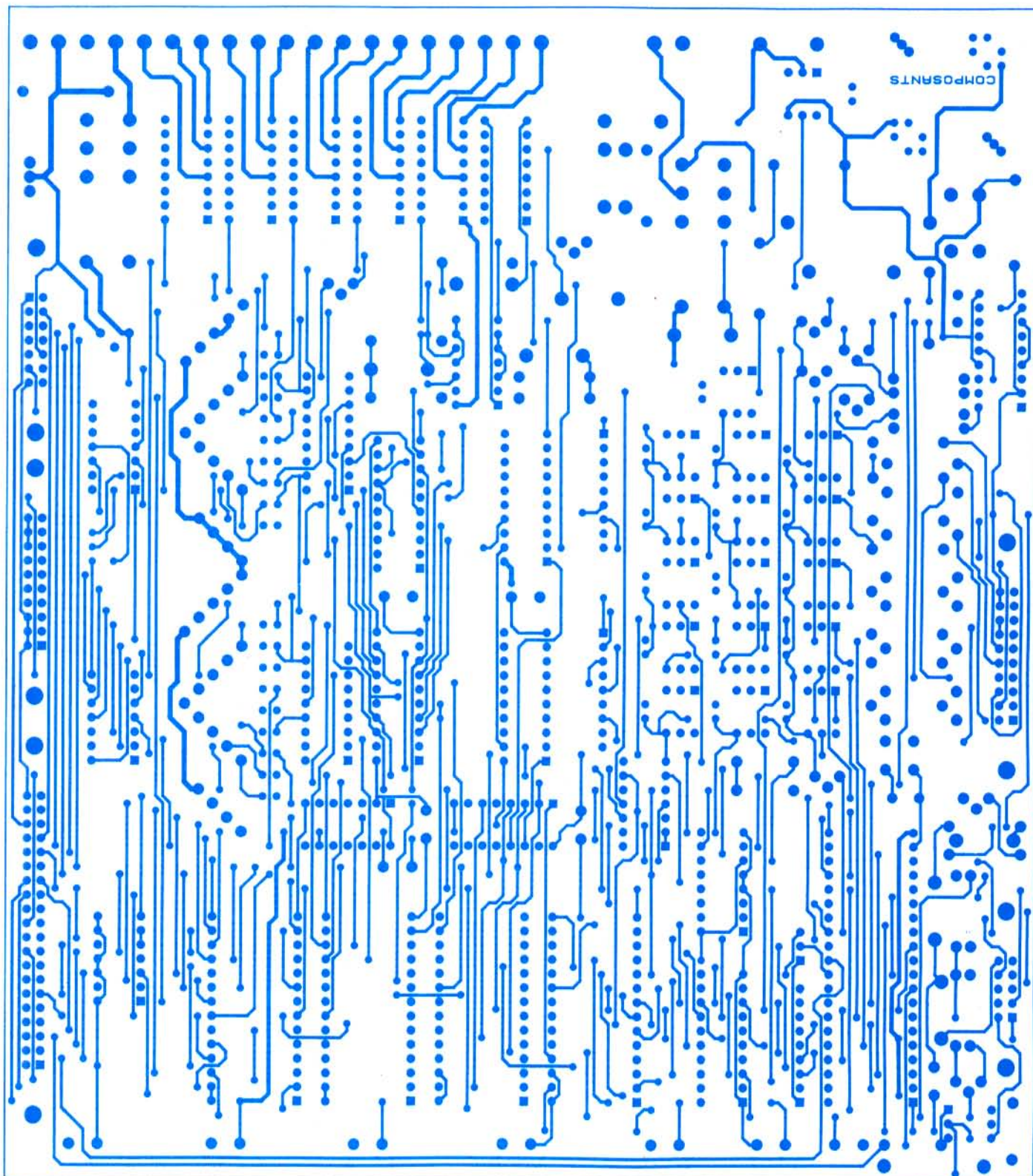




	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
D8	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0
D4	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0
D2	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
D1	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0

Rys. 5 Mozaika ścieżek płytki drukowanej - strona miedzi

Tab. 3 Stany wyjść D1, D2, D4, D8
 cie podania na wejście 1 bramki A stanu wysokiego - przebieg o okresie około 0.4 - 0.5 sekundy. Sygnał ten uruchamia następny przerzutnik astabilny zbudowany na bramkach C i D układu CI20, ge-



Rys. 6 Mozaika ścieżek płytki drukowanej - strona elementów

nerujący sygnał akustyczny o częstotliwości około 1000Hz. W ten sposób powstaje ciąg paczek sygnału o częstotliwości 1000Hz, które są wysyłane w linię telefoniczną poprzez przełącznik K3 i transformator izolacyjny 600/600Ω.

Dekoder tonu DTMF

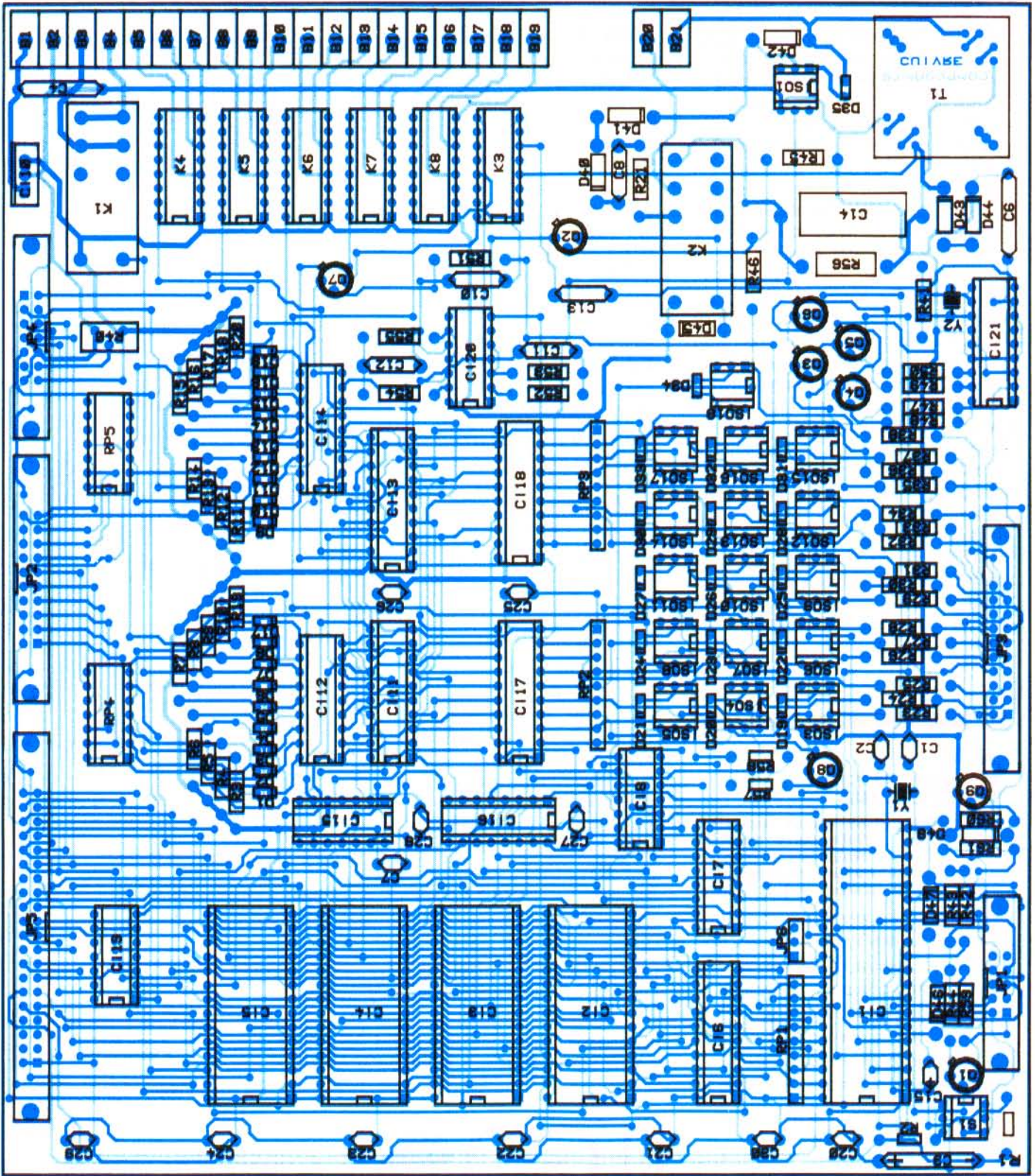
Funkcję tę realizuje układ

SSI202P z rezonatorem kwarcowym 3.58MHz, który może zidentyfikować jedną z szesnastu par częstotliwości. **Tabela 3** przedstawia stany wyjść D1, D2, D4 i D8 tego układu, w zależności od znaków wybranych na klawiaturze. Każde z tych wyjść wysterowuje tranzystor, który z kolei wyzerowuje jedno z wejść P1.4, P1.5,

P1.6 i P1.7, ustawione programowo w stanie wysokim.

Do gniazda JP1 doprowadzone są sygnały INT0, T0, T1, T2 i T2x.

Układ tranzystorów Q1 i Q9 dokonuje konwersji poziomów sygnałów TX i TR ze standardu TTL, w którym pracuje 80C52, na standard interfejsu szeregowego RS232.



Rys. 7 Rozmieszczenie elementów na płytce drukowanej

Złącze to może być wykorzystane do komunikacji z komputerem typu PC.

Na gniazdo JP5 wyprowadzone są sygnały sterujące niezbędne do podłączenia dodatkowego urządzenia.

System jest inicjalizowany automatycznie po włączeniu zasilania (elementy C3 i R1) lub ręcznie, na-

ciskając przycisk S1.

Celem zapewnienia odpowiedniej dokładności pomiaru czasu zaleca się zastosowanie rezonatora kwarcowego o częstotliwości 11.0592MHz.

Wykonanie

Płytką drukowaną

Ze względu na znaczną gęstość

upakowania elementów na płycie, zastosowano dwustronny druk z metalizacją otworów. Mozaiki ścieżek obu stron są przedstawione w skali 1:1 na rys. 5 i 6. Wymiary płyty wynoszą 185x205mm.

Zaleca się montowanie układów scalonych na podstawkach.

Wykaz elementów wymaga nie-

wielkiego komentarza: pamięci zastosowane w układzie muszą charakteryzować się czasem dostępu poniżej 250ns, a wszystkie zastosowane układy logiczne to układy HCT. Do zasilania urządzenia należy użyć zasilacza o napięciu 7.5V i wydajności prądowej 800mA.

Komunikacja z terminalem lub komputerem przez złącze szeregowe może odbywać się z prędkością od 300 do 9600Bd. Wysyłane mogą być wyłącznie znaki ASCII w następującym formacie: 1 bit startu, 8 bitów znaku, brak bitu kontroli parzystości, 1 bit stopu. Autor niniejszego opracowania przygotowuje zmodyfikowaną wersję oprogramowania, przeznaczoną do pracy na mikrokontrolerze 80C32, umożliwiającą pracę w formacie 7 bitów znaku i 1 bit kontroli parzystości (pozostałe jak wyżej), która będzie dostępna w postaci pamięci EPROM 27C64. W końcowej fazie opracowywania znajduje się pełne oprogramowanie systemu jako urządzenia alarmowego. Przewidywane są także inne aplikacje.

ERP

WYKAZ ELEMENTÓW

Uwaga: układ był opracowywany fragmentami, w związku z czym numeracja podzespołów nie jest ciągła.

Rezystory

- R1 : 8.2kΩ
- R2, R44 : 100Ω
- R3 - R4, RP4, RP5, R5 - R20, R23 - R37 : 220Ω
- R21, R40 : 1kΩ
- R41, R52 : 1MΩ
- R42, R43, R51, R57, R58, R60, R61 : 4.7kΩ
- R45, R46 : 2.2kΩ
- R47 - R50, R59 : 1.8kΩ
- R53 : 220kΩ
- R54 : 470kΩ
- R55 : 47kΩ
- R56 : 750Ω/3W
- RP1, RP2, RP3 : 10kΩ

Kondensatory

- C1, C2 : 33pF
- C3 : 10μF
- C4, C6, C20 - C30 : 100nF
- C7 : 22pF
- C8 : 220nF
- C10, C12, C13 : 10nF
- C11 : 470nF
- C14 : 2.2μF/160V
- C15 : 10μF

Elementy półprzewodnikowe dyskretne i transoptory

- D1 - D35 : Dioda elektroluminescencyjna 3mm
- D40, D41 : dioda Zenera 27V
- D42, D46 - D48 : 1N4148
- D43, D44 : dioda Zenera 6.8V
- ISO1, ISO3 - ISO18 : transoptor 4N33, CNY17

- Q1 : BC557
- Q2 - Q6, Q8: 2N2222
- Q7 : BC517
- Q9 : BC547

Układy scalone

- CI1 : 80C32
- CI2, CI3 : 6264
- CI4 : 27C64
- CI5 : 27C128
- CI6 : 74HCT373
- CI7, CI16 : 74HCT138
- CI8 : 74HCT08
- CI10 : LM7805
- CI11, CI13 : 74HCT377
- CI12, CI14 : ULN2803
- CI15 : 74LS122
- CI17, CI18 : 74HCT541
- CI19 : 74HCT02
- CI20 : 4011
- CI21 : SSI202

Różne

- B1 - B21 : zwory 5mm
- JP1 : HE10 2x5
- JP2, JP3 : HE10 2x10
- JP4 : HE10 2x7
- JP5 : HE10 2x20
- JP6 : HE10 3
- K1, K2 : przekaźnik o dwóch zestykach przełącznych i napięciu znamionowym cewki 6V
- K3 - K8 : przekaźnik V 23102 (Siemens) lub G6A-234I (OMRON)
- S1 : przełącznik miniaturowy o działaniu chwilowym
- T1 : transformator 600Ω 1:1 do linii telefonicznej
- Y1 : rezonator kwarcowy 11.0592MHz
- Y2 : rezonator kwarcowy 3.58MHz