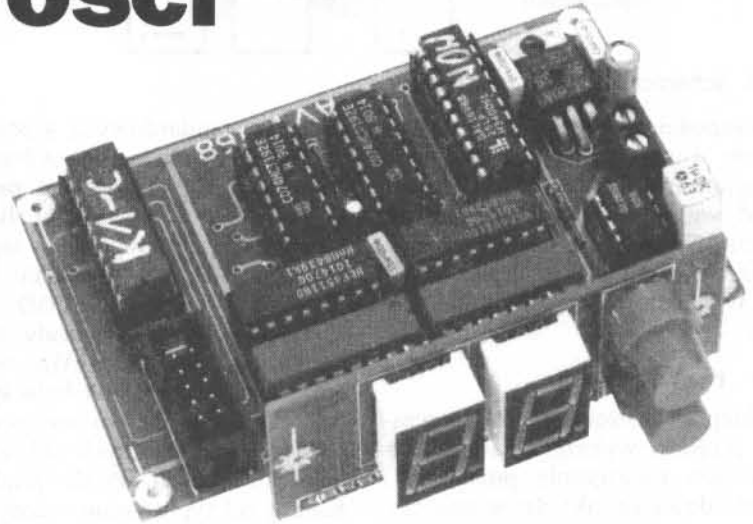


Co potrafią PLD - projekt 3

Nastawnik numeru kanału do syntezy częstotliwości

„Inteligentny” układ kontrolera prostej klawiatury i sterownika liczników góra - dół jest kolejną aplikacją układów programowalnych. Podobnie jak w przypadku poprzednich układów opisywanych w cyklu „Co potrafią PLD?“, zupełnie realne jest zbudowanie identycznie działającego układu przy pomocy mniej wyrafinowanych środków, ale wiąże się to z koniecznością rozwiązania szeregu problemów konstrukcyjnych, które omówimy poniżej. Proponowane urządzenie jest przeznaczone bezpośrednio do cyfrowego zadawania numeru kanału w syntezie częstotliwości AVT-130, ale oczywiście może znaleźć wiele innych zastosowań.



Opis projektu

Warunki wyjściowe do zaprojektowania nastawnika kanałów do cyfrowej syntezy częstotliwości były dość złożone:

- układ powinien być odporny na zakłócenia, jak również sam nie powinien generować żadnych zakłóceń powodujących wadliwą pracę toru radiowego transceivera, w który została wbudowana synteza częstotliwości;

- sterownik powinien być prosty w obsłudze, dlatego założono, że sterowanie będzie się odbywać za pomocą dwóch przycisków (Góra i Dół). Ponieważ w typowych syntezach istnieje możliwość zadania minimum 40 kanałów, sposób zmiany kanału jest możliwy w trybie trzystopniowym: po jednokrotnym przyciśnięciu przycisku następuje zmiana kanału o jeden w górę lub w dół, krótkotrwałe przytrzymanie przycisku powoduje automatyczną, sekwencyjną zmianę stanu licznika, dłuższe przytrzymanie przycisku wywołuje szybką zmianę kanałów;

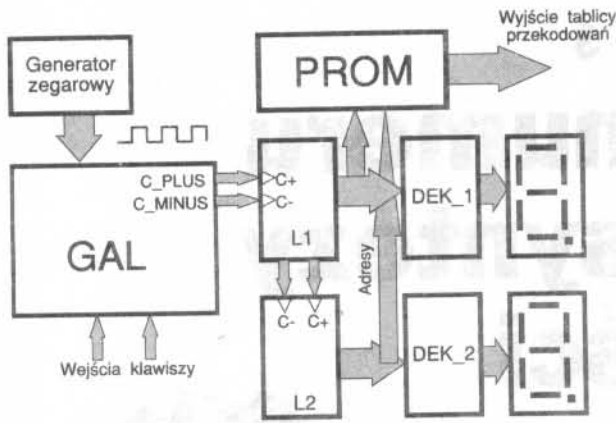
- wskazanie numeru zadanego kanału powinno być widoczne na wskaźnikach LED;

- zmiana ilości dostępnych kanałów powinna być możliwie prosta;

- ze względu na niezawodność pracy należało uniknąć stosowania typowych w takich rozwiązaniach układów czasowych RC, które miałyby wyznaczać czasy przytrzymania klawiszy sterujących;

- należało zapewnić możliwość sterowania dodatkowych preskalerów na wejściu licznika syntezy, co ma bardzo duże znaczenie dla starszych układów syntezy częstotliwości (np. MM55690 NS);

- do układu nastawnika należało wbudować możliwie tani transkoder umożliwiający przeprowadzenie konwersji BCD (z wyjść liczników sterujących wskaźnikami numeru kanału) na dowolną 8-bitową tablicę binarną. Zastosowanie takiego transkodera nie jest konieczne w wielu standardowych układach sterowanych kodem BCD, ma natomiast duże znaczenie praktyczne w przypadku układów sterowanych kodem NKB, kodem Gray'a lub dowolnym innym. Układem pamiętającym tablicę przekodowań jest tu tani układ TBP28L22 - PROM o organizacji 256x8 bitów, dostarczany wraz z zestawem AVT-168 w postaci niezaprogramowanej.



Rys. 1. Schemat blokowy nastawnika

W zależności od indywidualnych potrzeb i wymagań możliwe jest zaprogramowanie w AVT pamięci PROM wg dokumentacji dostarczonej przez Czytelników. Obowiązującym standardem są pliki binarne lub HEX w zapisie Motoroli, Intela lub Jedec.

Opis rozwiązania

Wstępna analiza założeń dotyczących projektu wykazała następujące możliwości rozwiązania problemu:

- zbudowanie układu w oparciu o standardowe układy TTL lub CMOS, co wiąże się ze znaczną rozbudową struktury logicznej układu i jego rozmiarów, ale zapewnia niewielki koszt konstrukcji i stosunkowo mały pobór prądu;

- zastosowanie standardowego mikrokontrolera, np. serii 51, jednak stosunkowo duża szybkość pracy procesora (częstotliwość zegarowa jest zwykle rzędu kilku MHz) mogłaby spowodować błędną pracę syntezy. Ekranowanie takiego układu, zwłaszcza w urządzeniach przenośnych, mogłoby być bardzo kłopotliwe i niezbyt skuteczne. Dodatkowym problemem są stosunkowo duże rozmiary fizyczne układu spowodowane koniecznością stosowania zewnętrznej pamięci EPROM, rejestru typu latch i kilku układów pomocniczych. Cena takiego rozwiązania byłaby stosunkowo wysoka;

- możliwość zastosowania mikrosterownika serii ST62 lub PIC16C5X z wbudowaną pamięcią EPROM, co obniża w stosunku do poprzedniego rozwiązania cenę, rozmiar płytki drukowanej oraz pobór energii, nie likwiduje jednak problemu generowanych zakłóceń;

- możliwość połączenia zalet układu z wbudowanym mikrokontrolerem z zaletami układu wykona-

nego ze standardowych kostek TTL i CMOS. Funkcję kontrolera klawiatury, analizującego stan zestyków i sterującego zewnętrznymi licznikami spełnia odpowiednio zaprogramowany GAL, zaś pozostałe funkcje (liczniki i dekodery BCD/7 segm.) realizują zewnętrzne układy scalone. Dzięki zastosowaniu GALa częstotliwość zegarową można było sprowadzić do kilku Hz, co nie powoduje żadnych odczuwalnych zakłóceń radioelektrycznych. Pobór prądu jest zależny od typu zastosowanego układu. W przypadku serii standardowych jest on na poziomie 75..90mA + ok. 80mA (prąd pobierany przez wyświetlacze), możliwe jest wprowadzenie zastosowanie GALa serii LP lub QP o poborze prądu 35mA, co odbija się jednak na koszcie konstrukcji.

Do realizacji wybrano ostatni wariant.

Na rysunku 1 pokazano schemat blokowy proponowanego rozwiązania, schemat elektryczny przedstawiono na rysunku 2. Generator zegarowy US2 wyznacza okres próbkowania dwustykowej klawiatury, co znajduje odbicie w czasie oczekiwania na reakcję układu po wciśnięciu przycisku oraz w szybkości zmiany kanałów podczas przytrzymania przycisku. Różnice w szybkości generowania impulsów sterujących pracą liczników w funkcji czasu przytrzymania przycisku są więc powodowane przez odpowiedni zapis projektu, a nie stosowanie kilku generatorów zegarowych. Impulsy zwiększające i zmniejszające stan liczników, generowane przez zaprogramowanego GALa (US1), są zliczane w dwukierunkowych dekadach 192 połączonych szeregowo (US3 i US4). W wyniku takiego połączenia otrzymujemy licznik zliczający do

99 impulsów i tyle właśnie kanałów można nastawić za pomocą tego sterownika. Numer kanału w kodzie BCD jest podawany z wyjść liczników na wejścia danych dekodów sterujących wyświetlaczami LED (US5 i US6, zastosowano układy CMOS 4511). Z tych samych wyjść sterowane są wejścia adresowe pamięci PROM (US7), w której jest zaprogramowana tablica przekodowań (jest to opcja). Elementy C4 i R3 po każdorazowym włączeniu zasilania powodują wpisanie z wejść równoległych na wyjścia liczników US3 i US4 stanu 01 (dziesiętne), co odpowiada nastawieniu 1. kanału syntezy.

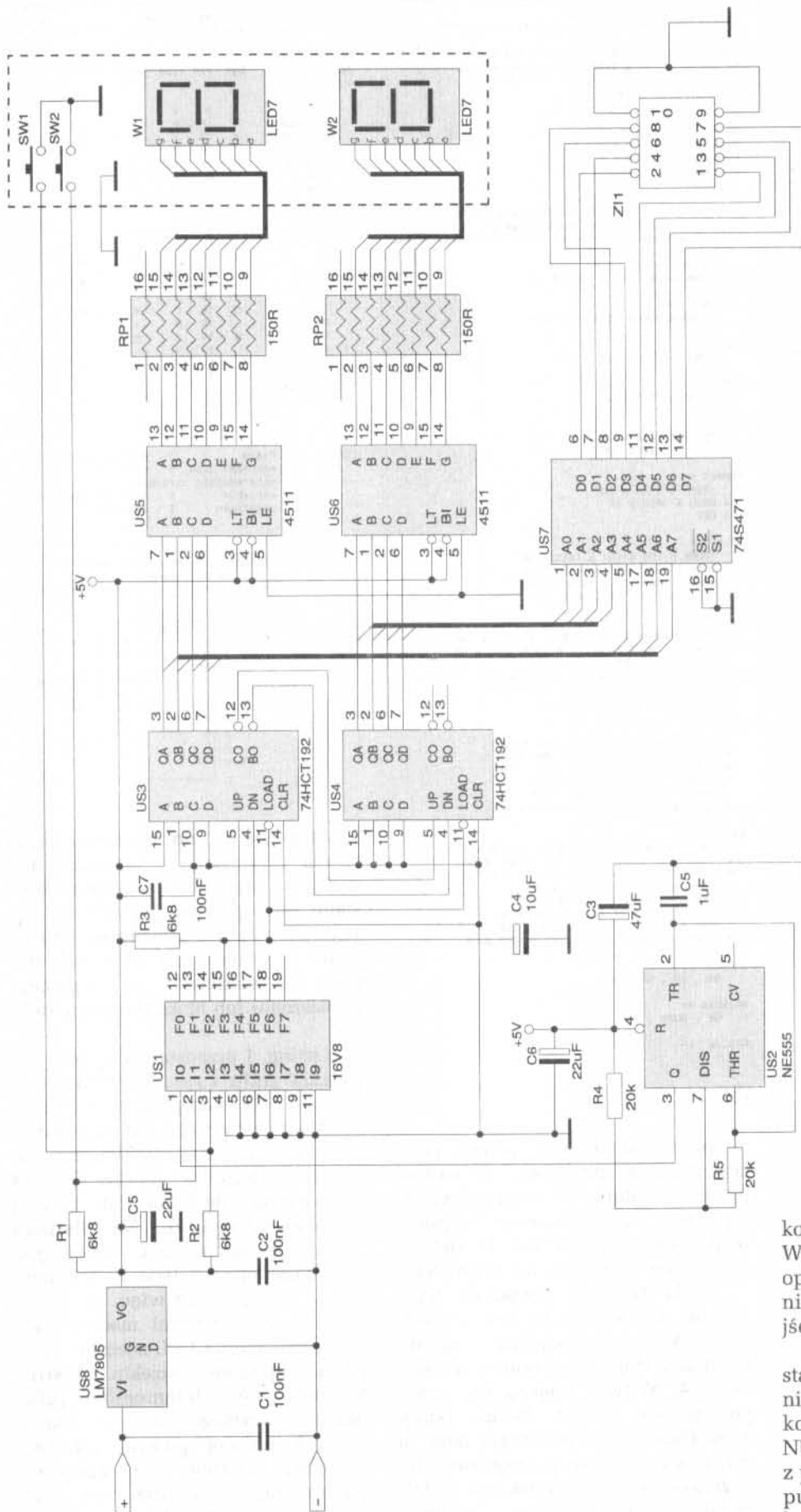
Dla ułatwienia montażu urządzenia w różnych radiostacjach, na płycie zintegrowany został stabilizator napięcia zasilającego US8, gwarantujący poprawną pracę sterownika w dość szerokim zakresie napięć zasilających. Kondensatory C1 i C2 zapobiegają możliwości wzbudzenia się stabilizatora.

Jak więc widać, struktura logiczna sterownika jest bardzo prosta - cała „inteligencja” układu skupiona jest w kontrolerze US1, co pozwoliło zminimalizować ilość niezbędnych układów.

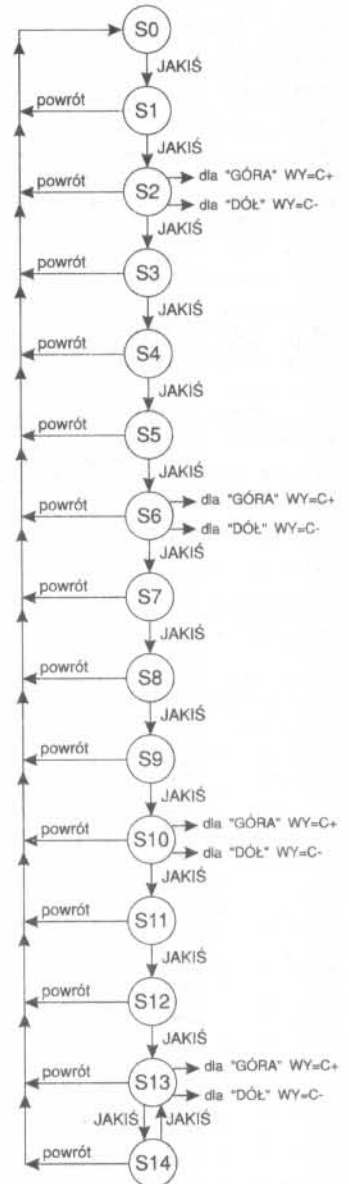
Opis automatu

Na rysunku 3 przedstawiono graf opisujący działanie prezentowanego automatu z układem PLD. Stanem początkowym jest stan S0. Wciśnięcie któregoś z przycisków (kombinacja sygnałów GALa na wejściach jest zdefiniowana pod nazwą JAKIŚ na listingu 1) powoduje przejście automatu do stanu S1, który został wprowadzony po to, aby jednoznacznie określić, czy sygnał wejściowy był zakłóceniem (następuje wtedy powrót do stanu S0), czy też któryś z przycisków został naprawdę wciśnięty (następuje przejście do stanu S2). W tym takcie zegara odbywa się analiza szczegółowa, który z przycisków został wciśnięty. Jeżeli wciśnięto przycisk DOWN, to generowany jest impuls na wyjściu C_MINUS powodujący zmniejszenie o 1 stanu zewnętrznego licznika.

Jeżeli wciśnięty jest przycisk UP, to następuje wygenerowanie impulsu na wyjściu C_PLUS. Jeżeli w tym momencie przycisk zostanie puszczony, to automat wraca do stanu spoczynkowego S0, jeżeli zaś jest nadal wciśnięty, to automat



Rys. 2. Schemat elektryczny nastawnika



Rys. 3. Graf działania automatu z układem nastawnika

kolejno przechodzi stany S3..S6. Wprowadzono je po to, aby uzyskać opóźnienie powtórzenia generowania kolejnych impulsów na wyjściach C_PLUS i C_MINUS.

Jeżeli po dojściu automatu do stanu S6 przycisk jest nadal wciśnięty, to generowane są po raz kolejny impulsy C_PLUS lub C_MINUS (w zależności od tego, który z przycisków został wciśnięty), następuje przejście do stanu S7 i dalej kolejno S8..S10. Stany te spełniają rolę identyczną jak stany S3..S6.

```
Name      Kanal;
Partno    N/A;
Date      02/06/94;
Revision   1.5;
Designer   P.Z.;
Company    B T C;
Assembly   None;
Location   None;
Device     g16v8;
```

```
.....
/** Deklaracja wejśc sterownika **/
.....
pin 1 = CLK; /* Wejście zegarowe */
pin 2 = !DOWN; /* Klawisz "dol" */
pin 3 = IUP; /* Klawisz "gora" */
pin 15 = IRES;

.....
/** Deklaracja wyjśc sterownika **/
.....
pin 16 = IC_PLUS; /* Wyjście dodające do US3 */
pin 17 = IC_MINUS; /* Wyjście odejmujące do US3 */
pin [12,13,18,19] = {00..3};

.....
/** Deklaracja dodatkowych pol zmiennych **/
.....
field WEJSCIA = {UP,DOWN,RES};

.....
/* Deklaracja pola wejśc */
GORA = WEJSCIA:'b'100; /* Wcisnieto Sw1 */
DOL = WEJSCIA:'b'010; /* Wcisnieto Sw2 */
POWROT = WEJSCIA:'b'000
# WEJSCIA:'b'110
# WEJSCIA:'b'XX1;

.....
/* Powrot ze stanu blednego */
JAKIS = GORA # DOL; /* Wcisnieto Sw1 lub Sw2 */

.....
field STAN = {03..0};
$repeat k={0..14}
$define S{k} 'h'(k)
$repend
```

```
.....
/** Opis logiczny (przejsc stanow) automatu **/
.....
sequence STAN (
present S0 if JAKIS next S1;
present S1 if JAKIS next S2;
present S2 if GORA next S3 out C_PLUS;
if DOL next S3 out C_MINUS;
if POWROT next S0;
present S3 if JAKIS next S4;
if POWROT next S0;
present S4 if JAKIS next S5;
if POWROT next S0;
present S5 if JAKIS next S6;
if POWROT next S0;
present S6 if GORA next S7 out C_PLUS;
if DOL next S7 out C_MINUS;
if POWROT next S0;
present S7 if JAKIS next S8;
if POWROT next S0;
present S8 if JAKIS next S9;
if POWROT next S0;
present S9 if JAKIS next S10;
if POWROT next S0;
present S10 if GORA next S11 out C_PLUS;
if DOL next S11 out C_MINUS;
if POWROT next S0;
present S11 if JAKIS next S12;
if POWROT next S0;
present S12 if JAKIS next S13;
if POWROT next S0;
present S13 if JAKIS next S14;
if POWROT next S0;
present S14 if GORA next S13 out C_PLUS;
if DOL next S13 out C_MINUS;
if POWROT next S0;
)
}
List. 1.
```

```
Name      Kanal;
Partno    N/A;
Date      02/06/94;
Revision   1.5;
Designer   P.Z.;
Company    B T C;
Assembly   None;
Location   None;
Device     g16v8;
```

```
.....
/** Ponizej znajduje sie rozwiazcie **/
/** makrodefinicji **/
/** Pozostala czesc pliku *.mx usumieto **/
.....
field STAN = {03..0};
$define S0 'h'0
$define S1 'h'1
$define S2 'h'2
$define S3 'h'3
$define S4 'h'4
$define S5 'h'5
$define S6 'h'6
$define S7 'h'7
$define S8 'h'8
$define S9 'h'9
$define S10 'h'a
$define S11 'h'b
$define S12 'h'c
$define S13 'h'd
$define S14 'h'e
y
List. 2.
```

```
.....
Kanal
.....
CUPL      4.0a Serial# MD-40A-8209
Device    g16v8ms Library DLIB-h-26-11
Created   Thu Sep 01 19:04:38 1994

Name      Kanal
Partno    N/A;
Revision   1.5;
Date      02/06/94;
Designer   P.Z.;
Company    B T C;
Assembly   None;
Location   None
```

```
.....
Expanded Product Terms
.....
C_MINUS.d =>
DOWN & !Q0 & Q1 & IRES & IUP

C_PLUS.d =>
!DOWN & !Q0 & Q1 & IRES & UP

DOL =>
DOWN & IRES & IUP

GORA =>
!DOWN & IRES & UP

JAKIS =>
!DOWN & IRES & UP
# DOWN & IRES & IUP

POWROT =>
!DOWN & IRES & IUP
# DOWN & IRES & UP
# RES

Q0.d =>
!DOWN & !Q0 & !Q1 & IRES & UP
# DOWN & !Q0 & !Q1 & IRES & IUP
# DOWN & !Q0 & Q1 & IRES & IUP
# !DOWN & !Q0 & Q1 & IRES & UP

Q1.d =>
DOWN & !Q0 & Q1 & !Q2 & Q3 & IRES & !UP
# !DOWN & !Q0 & Q1 & !Q2 & Q3 & IRES & UP
# DOWN & Q0 & !Q1 & IRES & IUP
# !DOWN & !Q0 & Q1 & !Q3 & IRES & UP
# DOWN & !Q0 & Q1 & !Q3 & IRES & IUP
# !DOWN & Q0 & !Q1 & IRES & UP

Q2.d =>
DOWN & !Q0 & Q1 & Q2 & IRES & !UP
# !DOWN & Q0 & Q1 & !Q2 & IRES & UP
# DOWN & Q0 & Q1 & !Q2 & IRES & IUP
# !DOWN & !Q1 & Q2 & IRES & UP
# DOWN & !Q1 & Q2 & IRES & IUP
# !DOWN & !Q0 & Q1 & Q2 & IRES & UP

Q3.d =>
DOWN & Q0 & Q1 & !Q2 & Q3 & IRES & UP
# !DOWN & Q0 & Q1 & Q2 & !Q3 & IRES & UP
# DOWN & Q0 & Q1 & Q2 & !Q3 & IRES & IUP
# !DOWN & !Q1 & Q3 & IRES & UP
# !DOWN & !Q0 & Q1 & Q3 & IRES & UP
# DOWN & !Q0 & Q1 & Q3 & IRES & IUP
# !DOWN & Q0 & Q1 & !Q2 & Q3 & !RES & UP

STAN =>
Q3 , Q2 , Q1 , Q0

WEJSCIA =>
UP , DOWN , RES

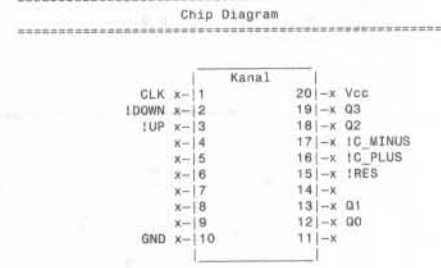
RES.oe =>
0
```

List. 3.

Jeżeli podczas tych przejść przycisk zostanie zwolniony, to nastąpi powrót do stanu S0, w przeciwnym wypadku są generowane impulsy wyjściowe C PLUS lub C_MINUS i następuje przejście do stanu S11. Dzięki kolejnym przejściom przez „puste“ stany S11..13 jest wytworzane kolejne opóźnienie, aż do momentu dojścia automatu do stanu S14. W tym miejscu jest przeprowadzana kolejna analiza (który z przycisków jest wciśnięty) oraz są generowane impulsy zegarowe dla liczników. Jeżeli przycisk jest w dalszym ciągu wciśnięty, automat wchodzi w pętlę S13-S14, w której

Symbol Table						
Pin	Variable	Ext	Pin Type	Pterms	Max Pterms	Min Level
	CLK		1 V	-	-	-
!	C_MINUS		17 V	-	-	-
!	C_MINUS	d	17 X	1	8	1
!	C_PLUS		16 V	-	-	-
!	C_PLUS	d	16 X	1	8	1
!	DOL		0 I	1	-	-
!	DOWN		2 V	-	-	-
!	GORA		0 I	1	-	-
!	JAKIS		0 I	2	-	-
!	POWROT		0 I	3	-	-
	Q0		12 V	-	-	-
	Q0	d	12 X	4	8	1
	Q1		13 V	-	-	-
	Q1	d	13 X	6	8	1
	Q2		18 V	-	-	-
	Q2	d	18 X	8	8	1
	Q3		19 V	-	-	-
	Q3	d	19 X	8	8	1
!	RES		15 V	-	-	-
!	STAN		0 F	-	-	-
!	IUP		3 V	-	-	-
!	WEJSCIA		0 F	-	-	-
	RES	oe	15 D	1	1	0

```
LEGEND F : field      D : default variable
M : extended node  N : node
I : intermediate variable
V : variable      X : extended variable
U : undefined     T : function
```



znajduje się aż do momentu puszczenia przycisku, co powoduje powrót do stanu S0. Wprowadzenie stanu S0 zapewnia prawidłowy powrót automatu z dowolnego innego stanu w sytuacji np. błędnych stanów na wejściach, co zapobiega zawieszaniu lub blokadzie pracy układu.

Listing 1 przedstawia sposób zapisania grafu z rys. 3 w pliku tekstowym dla kompilatora CUPL.

Pewną nowością jest zastosowanie makrodefinicji automatycznie zapisującej definicje stanów S0..S14 (rozpoczyna się ona od \$repeat i kończy \$repend). Na listingu 2 znajduje się wydruk rozwinięcia tej makrodefinicji (jest to fragment pliku *.mx), widać więc, że posługiwanie się pewnymi mechanizmami preprocesora CUPL znacznie upraszcza zapisanie projektu. Listing 3 składa się z fragmentów pliku dokumentacyjnego *.doc tworzonych przez kompilator podczas „obróbki“ projektu. Listing jest zubożony o mapę przepaleń (dla osób mało wprawnych trudną do analizy, a zabierającą dużo miejsca), pozostawio-

```

CUPL          4.0a Serial# MD-40A-8209
Device       g16v8ms Library DLB-h-26-11
Created      Thu Sep 01 19:04:38 1994
Name         Kanał
Partno      N/A
Revision    1.5
Date        02/06/94
Designer    P. Z.
Company     B T C
Assembly    None
Location    None
*QP20
*QF2194
*G0
*F0

```

```

*L00000 10010110111111111011111011101
*L00032 01101001111111111011111011101
*L00064 10100101111111111011111011101
*L00096 01010101111111111011111011101
*L00128 10010111111111111011111011101
*L00160 01010101111111111011111011101
*L00192 10010111111111111011111011101
*L00224 01010101011111111011111011101
*L00256 10110101111111111011111011101
*L00288 01110101011111111011111011101
*L00320 10110101011111111011111011101
*L00352 01110011111111111011111011101
*L00384 10110101111111111011111011101
*L00416 01110011111111111011111011101
*L00448 10110111111111111011111011101
*L00480 01110111111111111011111011101
*L00512 10110111111111111011111011101
*L00544 01110111111111111011111011101
*L00576 10010110111111111011111011101
*L00608 01010101011111111011111011101
*L00640 10110111111111111011111011101
*L00672 01010101111111111011111011101
*L00704 10100111111111111011111011101
*L00736 01110111111111111011111011101
*L00768 10110111111111111011111011101
*L00800 01110111111111111011111011101
*L00832 10110111111111111011111011101
*L00864 01110111111111111011111011101
*L00896 10100111111111111011111011101
*L00928 01110111111111111011111011101
*L00960 10110111111111111011111011101
*L00992 01110111111111111011111011101
*L01024 11111111111111111011111011101
*L01056 11111111111111111011111011101
*L01088 01110111111111111011111011101
*L01120 11000011000001011101000110010
*L01152 00000000000011001111111111111
*L01184 11111111111111111111111111111
*L01216 11111111111111111111111111111
*CF5FC
*3512

```

List. 4.

no natomiast wykaz rozwinięć deklaryowanych pól i funkcji logicznych, tabelę (Symbol Table) zawierającą opis pól i funkcji wraz z wykazaniem stopniem wykorzystania wejść iloczynowych makrokomórek OLMC oraz wyprowadzenia projektowanego przez nas układu. Na listingu 4 znajduje się wydruk zawartości pliku *.jed służącego jako plik wejściowy do programatora.

Montaż i uruchomienie

Na rysunku 4 pokazano mozaikę ścieżek dwustronnych płytek drukowanych nastawnika oraz wyświetlacza. Rozmieszczenie elementów przedstawiono na rysunku 5.

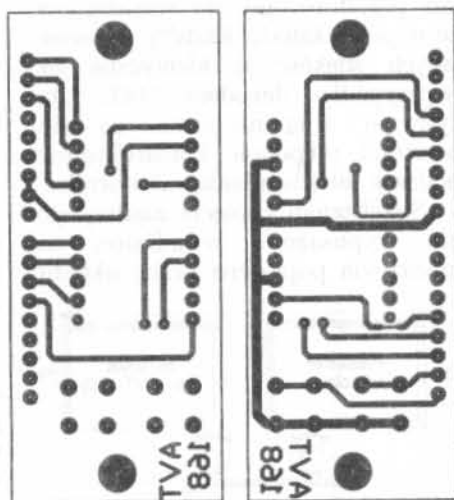
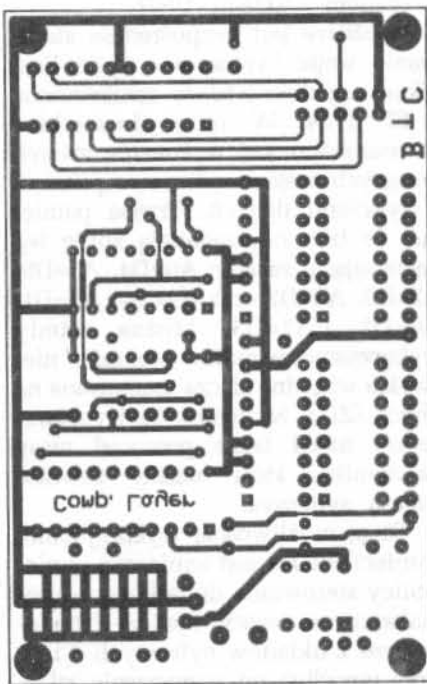
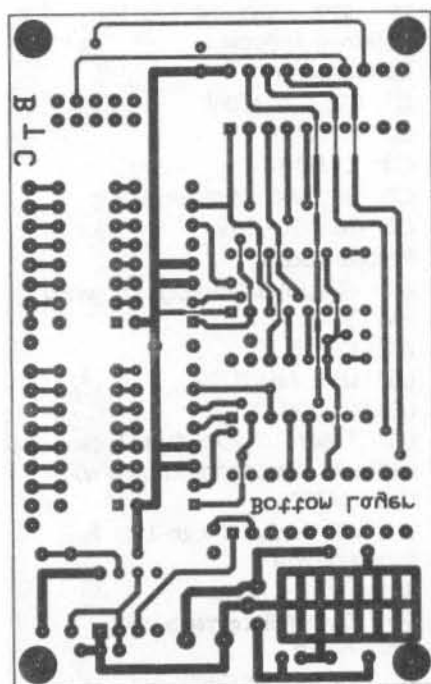
Montaż elementów na płytkach należy przeprowadzić według standardowych reguł dla płytek dwustronnych z metalizacją. Warto zwrócić nieco uwagi, jeszcze przed zamontowaniem podstawek pod układy scalone, na jakość położenia ścieżek, szczególnie uważając, czy nie ma mikrozwarć, które byłyby trudne do usunięcia po zamontowaniu podstawek i pozostałych elementów. Na schemacie elektrycznym z rys. 2 i w wykazie elementów podano wartości elementów R4, R5 i C5 (ustalają one częstotliwość pracy generatora wzorcowego US2) dobrane w oparciu o szereg doświadczefi. Można pokusić się o pewną korekcję wartości tych elementów - zmiany częstotliwości najłatwiej jest osiągnąć poprzez regulację pojemności kondensatora C5. Zwiększenie pojemności powoduje obniżenie częstotliwości, co w konsekwencji prowadzi do wolniejszego analizowania stanu klawiatury i mniejszej częstotliwości zmiany kanałów w trybie przyspieszonym. Zmniejszenie tej pojemności podnosi częstotliwość wzorcową - skraca to czas analizowania klawiatury i zwiększa szybkość zmiany kanałów. Podane wartości elementów zapewniają (wg upodo-

bań autora) optymalne warunki pracy układu.

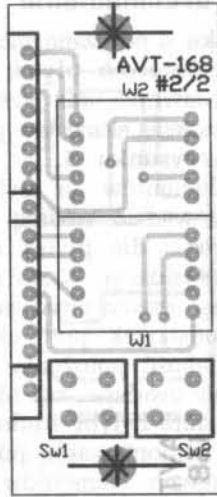
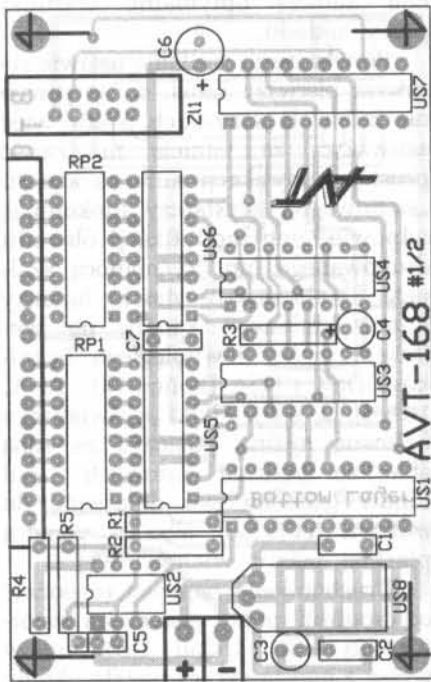
Po włączeniu zasilania ustawia się zawsze pierwszy kanał, co na pewno nie zadowoli wszystkich. Warto więc zauważyć, że istnieje możliwość prostej modyfikacji numeru kanału „startowego”: wystarczy (dokonując odpowiednich modyfikacji obwodu drukowanego, np. za pomocą skalpela i srebrzanki) ustawić binarny numer żadanego kanału na wejściach wpisu równoległego liczników US3 i US4 (końcówki: 15-A, 1-B, 10-C, 9-D). Płytki wyświetlacza i główną można połączyć ze sobą albo za pomocą kątowych Gold Pinów (standardowo dołączane do zestawu AVT-168), albo za pomocą płaskiej taśmy wielożyłowej.

Uruchomienie najlepiej rozpocząć od kontroli pracy generatora wzorcowego US2. Układ US1 należy wyjąć z podstawki, pozostałe układy są zamontowane. Na wyjściu k.3 powinny być generowane impulsy o częstotliwości kilku Hz, łatwe do kontroli dowolnym oscyloskopem lub zwykłą diodą LED z włączonym w szereg rezystorem o wartości np. 680Ω.

Jeżeli generator pracuje poprawnie, można skontrolować pracę liczników i dekoderów. Po włączeniu zasilania na wyświetlacz powinno pojawić się wskazanie 01. Za pomocą izolowanego przewodu łączymy wyjście US2 (k.3) z wejściem zegarowym UP (k.5) lub DOWN



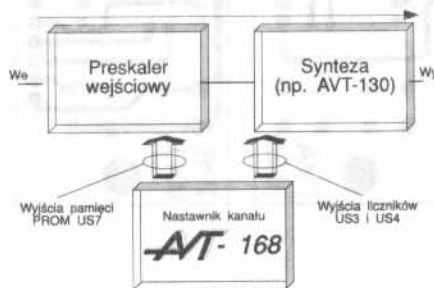
Rys. 4. Mozaika ścieżek płytek drukowanych nastawnika i wyświetlacza



Rys. 5. Rozmieszczenie elementów na płytce drukowanych

(k.4) układu US3, w wyniku czego wskazania na wyświetlaczach powinny się zmieniać w górę lub w dół w zależności od wybranego wejścia zegarowego. W przypadku niektórych serii układów z rodziny TTL-HCT lub TTL-HC może wystąpić konieczność podwieszenia drugiego wejścia zegarowego do „+” zasilania za pomocą rezystora ok. 1..10kΩ. Wynika to z zasady pracy licznika 192, który na nieaktywnym wejściu zegarowym do poprawnej pracy powinien mieć wysoki stan logiczny. Układ 4511, zastosowany w miejscu dekodera, jest przystosowany do wskaźników ze wspólną katodą. Kształty wyświetlanych znaków są identyczne jak w przypadku dekodera 7447, tzn. cyfry 6 i 9 są niepełne, co nie powinno niepokoić konstruktorów podczas uruchamiania nastawnika.

Stabilizatora napięcia zasilającego nie wyposażono w radiator, co umożliwia poprawną pracę układu



Rys. 6. Przykład połączenia nastawnika z układem syntezy i preskalerem

przy napięciach zasilających z zakresu 8..10V. Jeżeli jednak przewidziano stosowanie wyższych napięć zasilających, warto zastosować choćby niewielki radiator w postaci blachy aluminiowej przykręconej do układu US8.

Na płycie drukowanej przewidziano miejsce na pamięć PROM stanowiącą tablicę przekodowującą stany wyjściowe liczników na 8-bitowe kombinacje sterujące pracą syntezy częstotliwości. W przypadku syntezy AVT-130 nie ma potrzeby stosowania tego typu tabeli (w sensie fizycznym - układu US7).

Możliwe jest bezpośrednie sterowanie wejść syntezer z wyjść liczników, zgodnie z tabelą zamieszczoną w EP 1/94. W miarę eleganckim rozwiązaniem jest wykonanie zworek łączących wejścia adresowe pamięci z wyjściami danych. Trzeba pamiętać, że bity odpowiadają sobie wg następującej zasady: A0=D4, A1=D5, A2=D6, A3=D7 oraz A4=D0, A5=D1, A6=D2 i A7=D3. Można wtedy wykorzystać w czasie montażu niezwykle wygodne złącze montowane na płytce (Z1). Na złącze to wprowadzony został także potencjał masy nastawnika, który należy zewrzeć z masą syntezer.

Dugą możliwością wykorzystania pamięci PROM jest zapisanie w niej tablicy sterowania dodatkowym preskalerem na wejściu syntezy (zbudowanym z układów cyfrowych TTL), który umożliwi np. rozszerzenie zakre-

su strojenia syntezy. Maksymalny programowany stopień podziału wynosi 255, oczywiście przy założeniu, że skalowanie powinno się odbywać z dokładnością do 1. Przykład rozwiązania z dodatkowym preskalerem przedstawia rysunek 6.

Wykonany wg tego opisu nastawnik można wykorzystać także w wielu innych aplikacjach, gdzie wymagane jest stosowanie układu potrafiącego zadać 8-bitową liczbę w dowolnym kodzie. Przykładem takiej aplikacji może być np. nastawnik dziesiętny AVT-150. Inną możliwością jest wykorzystanie nastawnika do sterowania przetwornika C/A pełniącego funkcję źródła napięcia odniesienia zasilającego wzmacniacz błędów (wykonany z dowolnym wzmacniaczem operacyjnym). Po dodaniu wzmacniacza prądowego w postaci tranzystora mocy układ ten może spełniać funkcję precyzyjnego zasilacza stabilizowanego o napięciu zadawanym cyfrowo. Na wyświetlaczu można odczytać zadaną wartość napięcia wyjściowego, co w połączeniu z precyzyjnym źródłem odniesienia zasilającym przetwornik C/A daje dość dokładną informację o napięciu wyjściowym.

Piotr Zbysiński, AVT

WYKAZ ELEMENTÓW

Rezystory

R1, R2, R3: 6.8kΩ
R4, R5: 20kΩ
RP1, RP2: 150Ω, 14- lub 16-nóżkowe R-Pack

Kondensatory

C1, C2, C7: 100nF
C3: 47μF/10V
C4: 10μF/10V
C5: 1μF, MKT (dobierany)
C6, C8: 22μF/10V

Półprzewodniki

US1: GAL16V8 (zaprogramowany, AVT168)
US2: NE555
US3, US4: 74HCT192
US5, US6: 4511
US7: 74S471 (TBP28L22 itp.) (w zestawie niezaprogramowany)
US8: LM7805

W1, W2: wyświetlacze LED 7-segmentowe

Różne

Sw1, Sw2: Mikroprzetaczniki z klawiszem
Z1: złącze GOLD-PIN 5x2