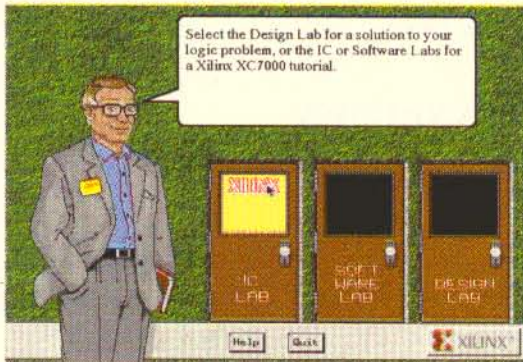


Dzięki uprzejmości firmy Elbatex, która jest oficjalnym przedstawicielem handlowym firmy Xilinx, w naszej ofercie oprogramowania znalazł się „Logic Professor” - doskonale opracowany graficznie przewodnik po układach EPLD (Erasable Programmable Logic Devices) serii XC7000.

Logic Professor

Przewodnik po świecie nowoczesnych układów EPLD firmy Xilinx



Rys. 1.

Są to niezwykle interesujące układy nowej generacji wykonywane w technologii CMOS EPROM 0,8µm, zaprojektowane w taki sposób, aby dotychczasowe projekty przygotowywane dla układów o znacznie mniejszej złożoności np. typu PLS, PLA, PAL czy też GAL, można było niemal wprost do nich „przenieść”. Takie założenie spowodowało narzucenie pewnych wymogów układom XC7000, które dotyczą poboru mocy (jest on znacznie mniejszy niż w typowych PAL lub GAL), czasu propagacji (osiągane są układy z $t_p=7ns$) i maksymalnej częstotliwości zegarowej. Dość duża maksymalna częstotliwość pracy wynika głównie z podziału układu na typy bloków: FFB (z ang. Fast Function Block - szybki blok funkcyjny), które są niezwykle szybkie, ale realizują ograniczoną ilość funkcji logicznych i FB (z ang. Function Block), które są nieco wolniejsze ale potrafią zrealizować niemal dowolną funkcję logiczną. W skład takiej komórki wchodzi m.in. jednobitowa programowana ALU (z ang. Arithmetic Logic Unit - blok arytmetyczno-logiczny), co umożliwia w prosty sposób odwzorowanie struktur typu 22XR10 itp.

Najmniejsze układy z serii XC7000 mają wbudowane 36 makrokomórek i są funkcjonalnym odpowiednikiem

4 układów GAL22V10. Największe oferowane do sprzedaży mogą zintegrować funkcje wykonywane przez 16 sztuk GAL22V10. Być może to porównanie nie wypada bardzo efektywnie ale trzeba pamiętać o tym, że GAL22V10 są jednymi z najbardziej rozbudowanych popularnych układów serii GAL (możliwe asynchroniczne kasowanie i synchroniczne ustawianie przerzutników na wyjściach OLMC). W odniesieniu do układów PAL wskaźnik integracji może być znacznie wyższy.

Menu główne programu (rys. 1) oferuje nam trzy „drogi” dostępu do informacji, każda z nich znajduje się za zamkniętymi drzwiami. Są to:

IC Lab

IC Lab jest przewodnikiem po elektrycznych i logicznych (strukturalnych) możliwościach rodziny XC7000. Każdy z wewnętrznych fragmentów układu jest pokrótce omówiony z uwzględnieniem jego wpływu na szybkość pracy, co ma o tyle duże znaczenie, że układy te projektowane były z myślą o możliwości pracy z częstotliwością zegarową rzędu 100..125MHz. Omówione zostały także cechy charakterystyczne i możliwości konfiguracyjne makrokomórek FFB, FB, lokalnych ALU, portów I/O (z ang. Input/Output), wyjaśniona została zasada pracy UIM (z ang. Universal

Interconnect Matrix - uniwersalna matryca połączeniowa).

Software Lab

Jest to skrótove omówienie oferowanego przez Xilina oprogramowania, umożliwiającego budowanie nawet bardzo złożonych projektów w oparciu o XC7000. Struktura oprogramowania przewiduje dwie metody definiowania projektu (rys. 2):

- za pomocą edytora schematów, co mało wprawnym projektantom stwarza możliwość zastosowania tego typu układów bez sięgania po pomoc innych firm. Dopuszczalne są standardy Mentor, View Logic oraz OrCad PLD;

- za pomocą edytora tekstowego - oprogramowanie Xilinx Abel (równania logiczne, tablice oraz definicje stanów w układach synchronicznych) oraz CUPL, Logic i inne. W tym wypadku sposób projektowania jest identyczny jak dla innych układów PLD, co w pewnym przybliżeniu zostało przedstawione w publikowanej w EP serii artykułów o CUPLu. Jedyną praktyczną różnicą w stosunku do dotychczas opublikowanych projektów jest możliwość korzystania z dodatkowych rozszerzeń nazw zmiennych *AR (dla asynchronicznego kasowania) *SP, *FB, przy czym nie wszystkie z możliwych zostały wymienione.

Omówiony został „rdzeń” oprogramowania (z ang. Base Development System), który odpowiada za poprawną kompilację, przetworzenie plików zawierających opisy kilku układów typu PAL (lub podobnych) na odpowiedniego „rozmiaru” XC7000, minimalizację i optymalizację funkcji oraz przygotowanie danych do symulatora i programatora. Możliwa jest symulacja logiczna oraz dynamiczna z uwzględnieniem ryzyka pojawienia się stanów logicznie niestabilnych powstałych w wyniku hazardu. System ten potrafi wyprodukować plik wyjściowy w wielu standardach (także w najbardziej popularnym Berkeley-PLA), co umożliwia wykorzystywanie różnego rodzaju oprogramowania wspierającego innych firm.

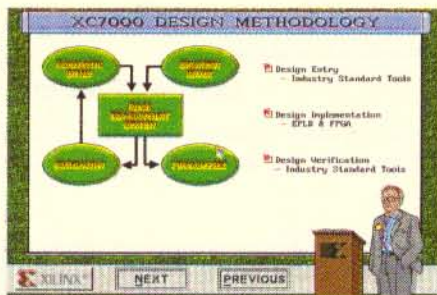
Design Lab

Bardzo pomysłowo rozwiązany program, wspierający wybranie najbardziej odpowiedniego dla naszych potrzeb układu z rodziny XC7000. Żeby poznać wymagania projektanta program pyta o szereg istotnych parametrów stosowanych dotychczas układów - formularz przedstawiony jest na rys. 3. Po wykonaniu przeliczeń wskazywany jest odpowiedni układ wraz z uproszczonym oszacowaniem kosztu, poboru mocy i zajmowanej powierzchni PCB w stosunku do pierwotnej wersji (rys. 4).

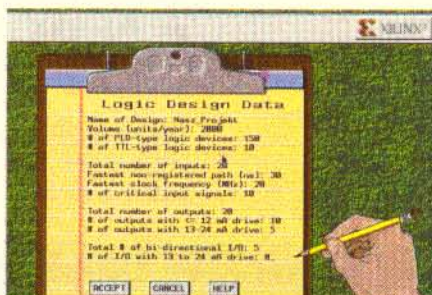
Tak więc przechadzka po wszystkich „pokojach” wyposaża projektanta w podstawową wiedzę umożliwiającą świadomy wybór najbardziej odpowiedniego układu EPLD z doskonałej serii Xilina XC7000.

Program rozprowadzany jest na dyskietce 1.2MB w postaci skompresowanego pliku, a po instalacji zajmuje ok. 2.3MB.

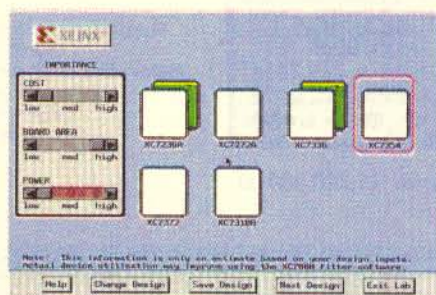
Szczegółowe informacje nt. układów EPLD Xilina oraz oprogramowanie do projektowania systemów z tymi układami można uzyskać w firmie Elbatex - Warszawa, ul. Wilcza 50/52, tel. 623-06-02 do 04, fax 623-06-05.



Rys. 2.



Rys. 3.



Rys. 4.