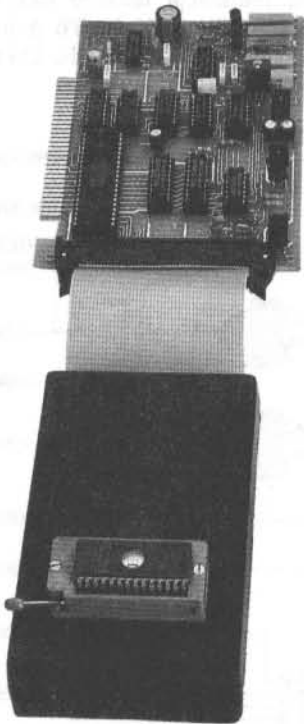


Coraz powszechniejsze zastosowania techniki cyfrowej wymuszają na konstruktorach rozbudowę sprzętowego otoczenia wspomagającego uruchamianie i diagnostykę mikrokomputerów. Niniejszy artykuł, opisujący programator pamięci EPROM w postaci karty do PC, jest pierwszym z serii - wkrótce opublikujemy projekt symulatora pamięci ROM (dla dowolnego 8-bitowego systemu mikrokomputerowego), a także analizator stanów logicznych przeznaczony do systemów mikroprocesorowych.

Programator pamięci EPROM do PC, część 1

kit AVT-76



Pamięci EPROM są jedynym reprogramowalnym „narzędziem“ służącym do uruchamiania i testowania projektów z μP (np. mikrokomputera z procesorem 8051 - EP 9/93) dostępnym dla szerokiego grona amatorów, a często także profesjonalistów. Decyduje o tym przede wszystkim przystępna cena i duża dostępność tych układów. Jedyną wadą przy stosowaniu EPROM'ów jest konieczność posiadania programatora. Rozwiązaliśmy ten problem, przynajmniej dla posiadaczy PC.

Programator jest wykonany jako standardowa karta (1/2 długości) z 50-pinowym złączem szpilkowym, do którego za pomocą kabla taśmowego jest dołączona płytką z podstawką 28-pinową. Podstawka jest wyposażona w zatrzask umożliwiający łatwe instalowanie i demontowanie programowanej pamięci. Zastosowanie takiej podstawki wielokrotnie zwiększa żywotność i niezawodność programatora.

Jako niezbędne uzupełnienie do programatora w ofercie AVT znajduje się kasownik pamięci EPROM (opis w jednym z następujących numerów EP).

Parametry karty programatora:

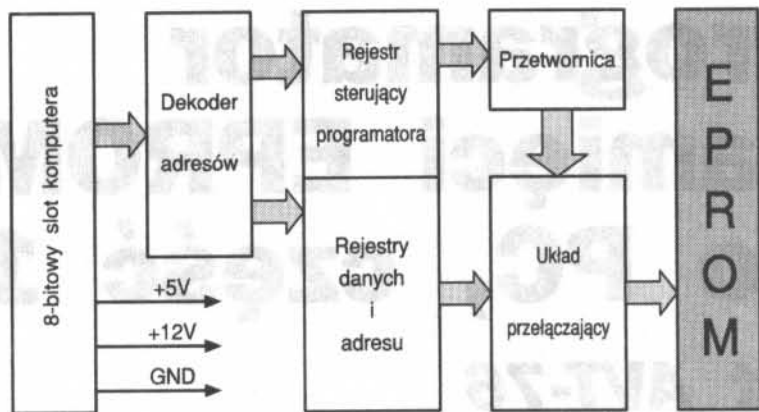
- zasilanie: typowe z szyny ISA PC +5V 180mA, +12V 100mA;
- wybierane napięcia programujące: +12.5V, +21V lub +25V;
- programowane napięcia zasilające pamięć EPROM: +5V lub +6V;
- szybkość pracy szyny ISA: do 10MHz;
- typy programowanych pamięci: 2716, 2732, 2764, także w wersji CMOS. Możliwość programowa-

nia układów 27128 i 27256 będzie dostępna tylko w droższej wersji oprogramowania dołączanego do programatora. Możliwe oczywiście jest napisanie własnego programu obsługującego kartę, w czym powinien pomóc dość szczegółowy opis rejestrów karty;

- możliwość programowania pamięci EPROM-OTP (One Time Programmable).

Wymagania i możliwości programu obsługującego kartę programatora:

- komputer PC XT/AT/386/486;
- wymagane minimum 256kB wolnej pamięci RAM;
- dowolna karta graficzna (także Hercules) - program pracuje w trybie znakowym;
- program może pracować ze stacji dysków elastycznych lub twardego dysku. Zajmuje ok. 250kB - zawarte są w tym wszystkie biblioteki;
- możliwe jest zapisywanie, odczyt, weryfikacja i kopiowanie różnego typu pamięci. Nie przewidziano możliwości odczytu i zapisu komórki ES (Electronic Signature);
- w bibliotekach programu zawarto najbardziej popularne typy pamięci EPROM pochodzących od różnych producentów (m.in. AMD, SGS, Cypress, National Semiconductor). Istnieje także możliwość „ręcznego“ ustalania algorytmu programowania i czasów impulsów sterujących i programujących, dzięki czemu nietypowe dla programu (tzn. nie zawarte w bibliotekach) pamięci będzie można także zaprogramować bez ryzyka ich uszkodzenia;



Rys. 1. Schemat blokowy programatora

Opis układu

Na rys. 1 zamieszczono schemat blokowy programatora. Układ składa się z pięciu podstawowych bloków:

- dekodera adresów karty (wyróżnia on 6 adresów), którego zadaniem

jest zagwarantowanie poprawnego adresowania dla zapisu i odczytu danych;

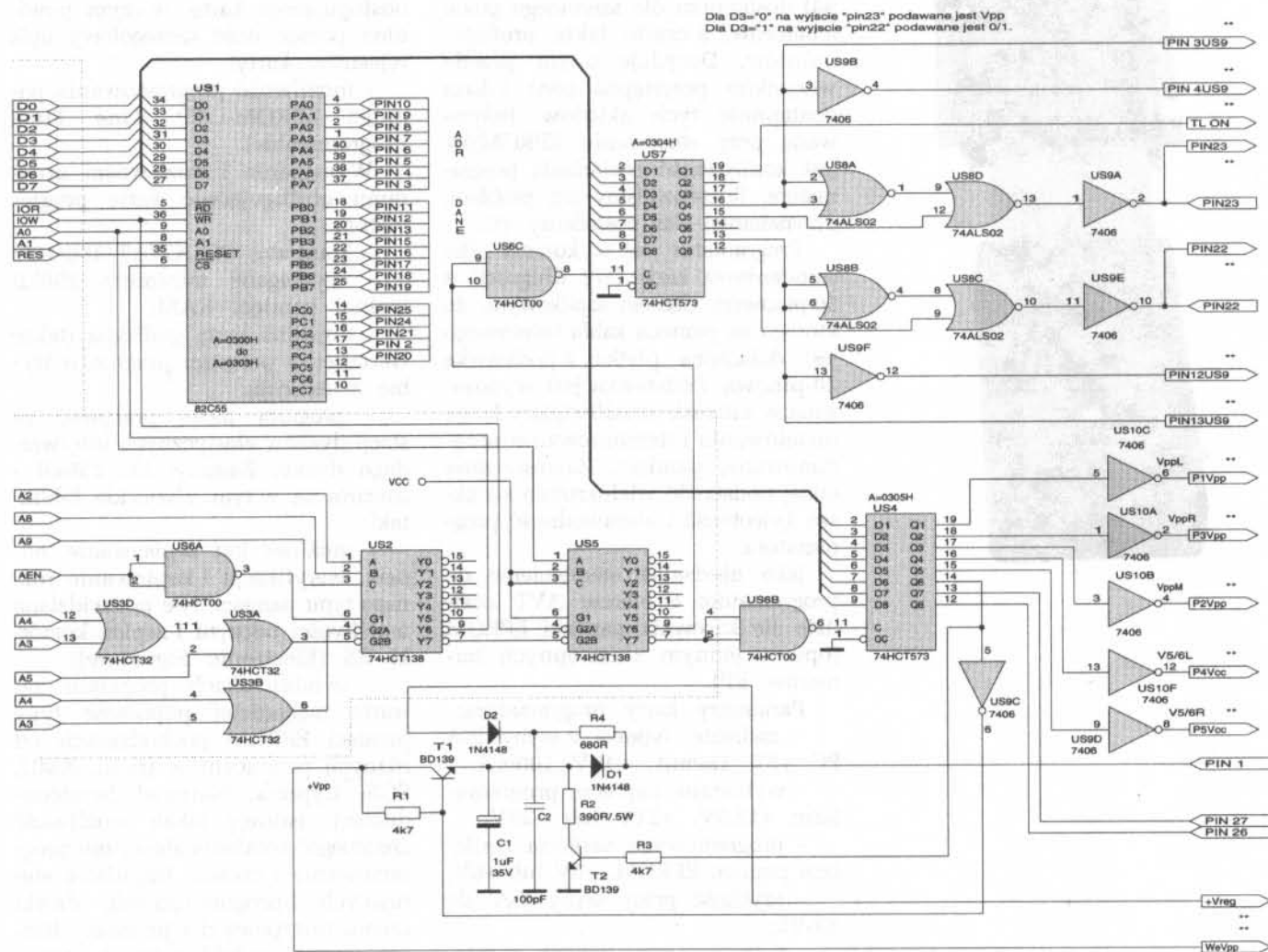
- bloku rejestrów danych, do których wpisywane są wszystkie dane wykorzystywane w procesie programowania i weryfikacji zawartości pamięci;

- bloku logicznego (rejestru sterującego) zapobiegającego uszkodzeniom mogącym wystąpić na skutek błędnego zaprogramowania karty;

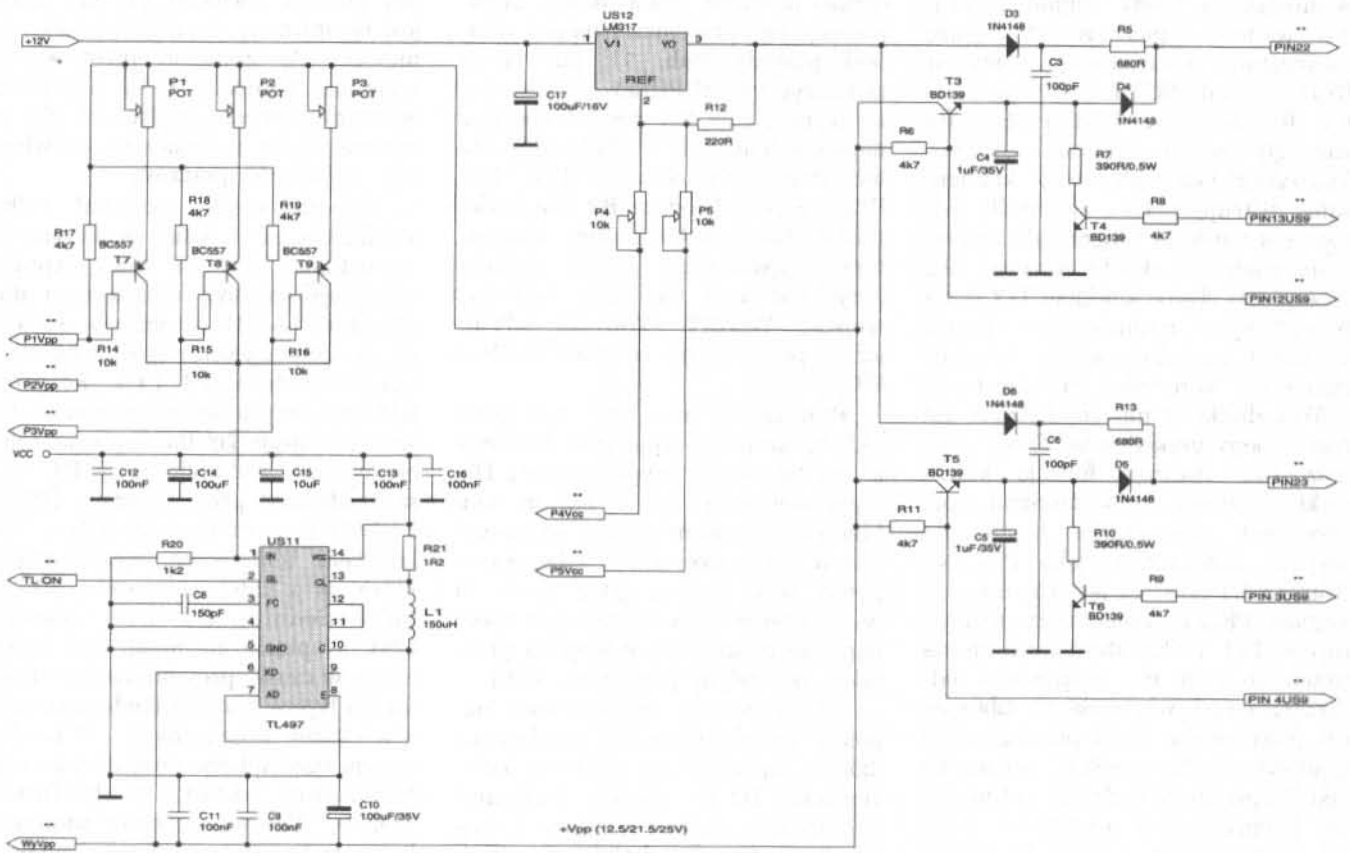
- bloku zasilania z wbudowaną przetwornicą napięcia programującego. W skład tego bloku wchodzi moduł przełączający napięcia programujące i zasilające;

- bloku buforów wyjściowych, które zapewniają poprawne sekwencje napięć na tych wyprowadzeniach programowanej pamięci, do których konieczne jest dostarczenie trzech poziomów napięć: 0V, +5V, +Vpp (jedna z trzech wartości).

Na rys. 2 oraz rys. 3 znajdują się schematy elektryczne opisywanego układu. Dekoder adresu zbudowano w oparciu o standardowe układy TTL-LS lub TTL-HCT (US3A, US3B, US3D, US2 i US5). Jest to typowa realizacja takiego dekodera. Układ US2 na wyjściu Y6 generuje sygnał selekcji dla układu US1 dla



Rys. 2. Schemat elektryczny karty programatora, cz. 1



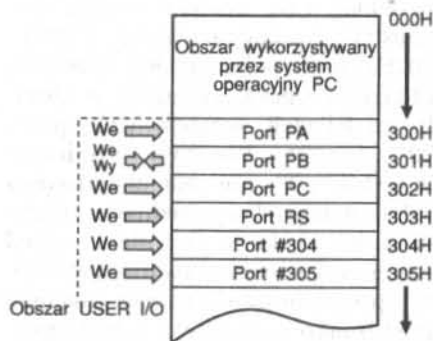
Rys. 3. Schemat elektryczny programatora, cz. 2

zakresu adresów 300H..303H. Selekcja konkretnego adresu z tego obszaru odbywa się dzięki dołączeniu wejść adresowych A0, A1 układu US1 do szyny adresowej komputera. Na wyjściu Y7 pojawia się „0” logiczne dla adresów 304H..305H, które powoduje uaktywnienie drugiego stopnia dekodera - układu US5. W zależności od stanu linii A0 szyny adresowej układ US5 ma aktywne wyjście Y6 (dla adresu 304H) lub Y7 (dla adresu 305H). Tak więc od strony programowej

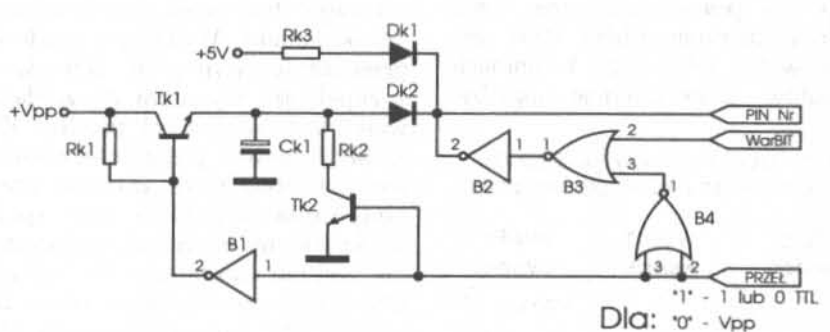
cały programator to pięć 8-bitowych rejestrów, umieszczonych pod „bezpiecznymi” (w obszarze USER I/O) dla komputera adresami (rys. 4).

Sygnaly selekcji wyprowadzone z układu US5 (Y6 i Y7) są negowane w bramkach NAND US6C i US6B i sterują zapisem do rejestrów US7, US4. Do obydwu rejestrów wpisywane są słowa sterujące pracą programatora. Tylko bity D6 i D7 w układzie US4 sterują bezpośrednio wyprowadzeniami programowanej pamięci. Pozostałe wyjścia

rejestrów, poprzez inwertery wchodzące w skład układu US10, sterują przełączaniem napięć zasilających programowaną pamięć oraz wartościami napięć programujących. Ze względu na konieczność sterowania niektórych końcówek pamięci EPROM aż trzema poziomami napięć (są to wyprowadzenia o numerach 22, 23) zastosowane zostały specjalne bufony tranzystorowe - ogólną budowę takiego bufora przedstawia rys. 5. Tranzystor Tk1 jest odpowiedzialny za włączenie napięcia zasilającego



Rys. 4. Mapa przestrzeni I/O z zaznaczonymi rejestrami programu



Rys. 5. Schemat przetwornika trzypoziomowego służącego do komutacji '0' TTL, '1' TTL oraz Vpp.

w momencie kiedy sygnał PRZEL ma wartość logicznego „0” (bazę tranzystora wysterowuje rezystor Rk1). Sygnał PRZEL jest wpisywany do rejestrów US4 i US7 dla każdego wyprowadzenia osobno. Tranzystor Tk2 rozładowuje kondensator filtrujący Ck1 w chwili odłączania napięcia programującego od wyprowadzenia układu. Rezystor Rk2 zabezpiecza obwód kolektora Tk2 przed przepływem nadmiernego prądu w chwili rozładowywania kondensatora. Jest to rezystor większej mocy (0,5W), dzięki czemu zmniejszone jest ryzyko jego uszkodzenia. Diody Dk1 oraz Dk2 realizują funkcję klucza elektronicznego, dzięki któremu możliwe jest przełączanie napięć na wyjściu oznaczonym jako PIN Nr. Bramka B1 (rys. 5) jest inwerterem sygnału PRZEL, zatem bazy tranzystorów Tk1 i Tk2 sterowane są na przemian i nie ma możliwości jednoczesnego ich włączenia, co zabezpiecza przetwornicę przed przeciążeniami prądowymi. Na wejście oznaczone jako +Vpp doprowadzone jest napięcie programujące o wartości ustalonej przez potencjometry P1..3. Napięcie to jest wybierane poprzez odpowiedni wpis do rejestru US4 - ustalaniem wartości Vpp sterują bity D2..0. Wprowadzono jeszcze jedno zabezpieczenie - bramki B3 i B4 są połączone w taki sposób, aby zapobiec jednoczesnemu pojawieniu się stanu logicznego „0” i napięcia Vpp na wyprowadzeniu PIN Nr. Mogłoby to spowodować poważne uszkodzenie zarówno karty programatora jak i komputera. Zabezpieczenie okazało się niezbędne ze względu na to, że niemożliwe jest wymuszenie pożądanego stanu na wyjściach rejestrów w momencie włączenia zasilania komputera. Dodatkowo, w czasie prób z oprogramowaniem mogą pojawić się pewne sekwencje bitów (nie przewidziane przez konstruktora lub programistę), które mogą wywołać zabronione kombinacje sygnałów - konsekwencje mogą być

bardzo poważne. Praca układu zabezpieczającego przedstawiona jest w tabeli prawdy (tab. 1). Jak łatwo zauważyć sygnał PRZEL określa, czy na wyjście PIN NR podane zostanie napięcie Vpp (dla PRZEL=„0”) czy też któryś z poziomów TTL (dla PRZEL=„1”). Bramka B2 jest buforem z otwartym kolektorem tranzystora wyjściowego - jej wyjście przyjmuje stan taki sam jaki ma wejście WarBIT (Wartość BITu), jeżeli pozwala na to stan wejścia PRZEL.

Programator ma trzy tego typu układy kombinacyjne (dla każdego z „trójstanowych” wyprowadzeń). Dla wyprowadzenia 22 i 23 są one identyczne, natomiast dla wyprowadzenia 1 nie ma układu zabezpieczającego (jest zbędne, gdyż przez to wyprowadzenie podawane jest tylko napięcie programujące Vpp na przemian ze stałym poziomem +5V).

Jak wcześniej wspomniano, napięcia programujące są przełączane dzięki wpisowi do rejestru US4. Wyjścia D2..0 sterują buforami US10A..C - są to inwertery z wyjściami o otwartym kolektorze. Wyjścia tych bramek sterują bazami tranzystorów kluczujących T7..9 (pnp), które bezpośrednio powodują przełączanie potencjometrów P1..3. W obwody baz tych tranzystorów włączono rezystory R14..16, które ograniczają prąd sterujący. Potencjometry wraz z rezystorem R20 stanowią dzielnik napięcia wyjściowego przetwornicy (Vpp). Napięcie z dzielnika jest podawane na wejście wzmacniacza różnicowego US11. Jest on impulsowym przetwornikiem napięcia +5V na jedno z wybranych napięć programujących (ustalanych potencjometrami P1..3). Pracuje on w standardowym układzie aplikacyjnym, znanym z EP 8/93. Rezystor R21 ogranicza prąd kolektora wewnętrznego tranzystora przełączającego do ok. 500mA. Wydajność prądowa przetwornicy wynosi ok. 160mA, co w zupełności wystarcza do zasilania wejść Vpp większości pamięci EPROM. Ponieważ praca przetwornicy jest potrzebna tylko w czasie programowania, a pobiera ona sporo prądu z szyny zasilającej, wykorzystano wejście strobowe BL układu US11. Jest ono sterowane bitem D0 rejestru US7 (sygnał oznaczono jako TL ON). Program sterujący kartą włącza przetwornicę tylko na czas programowania pamięci, dzięki cze-

mu poziom zakłóceń i pobór mocy jest ograniczony do niezbędnego minimum. Do zasilania przetwornicy wybrano napięcie +5V, ponieważ w standardowych zasilaczach PC ta właśnie szyna zasilająca ma największą wydajność prądową.

Do omówienia pozostał tylko stabilizator US12, który zasila pamięć zewnętrzną. Jest to dość typowy układ aplikacyjny popularnego stabilizatora LM317 z regulacją wartości napięcia wyjściowego za pomocą potencjometrów P4 i P5. Rezystor R12 jest rezystorem odniesienia dla wewnętrznego źródła napięcia referencyjnego. Potencjometry P4 i P5 są przełączane przez inwertery US10F i US9D (inwertery z otwartym kolektorem tranzystora wyjściowego), które są z kolei sterowane bitami (odpowiednio) D3 i D4 rejestru US4. Napięcie to musi być zmieniane w czasie programowania niektórych typów pamięci (zwłaszcza tych o większej pojemności). W modelowym egzemplarzu programatora zastosowano układ w obudowie TO220, dlatego w czasie montażu karty w komputerze trzeba wybrać slot umożliwiający instalowanie karty o podwójnej „grubości”. Na metalowym radiatorze układu US12 występuje pewien potencjał, co może spowodować przypadkowe zwarcie (ale tylko przy niestarannym montażu).

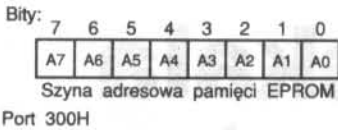
Na karcie przewidziano miejsce dla kilku kondensatorów o pojemności ok. 100nF, których zadaniem jest tłumienie zakłóceń spowodowanych pracą przetwornicy oraz układów cyfrowych programatora. Powinny to być kondensatory wysokiej jakości, przystosowane do pracy impulsowej.

Opis funkcji rejestrów karty

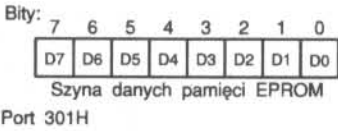
Układ US1 zawiera w sobie trzy rejestry funkcyjne karty (300H..302H) oraz jeden rejestr sterujący (303H). Program sterujący w chwili inicjalizacji ustawia tryb pracy „0” (proste We-Wy). Ponieważ w trybie „0” nie ma możliwości jednoczesnego bezpośredniego odczytu-zapisu żadnego z portów, przed rozpoczęciem wykonywania procedury programującej należy ustawić port B jako wyjściowy. Jeżeli chcemy rozpocząć odczyt (weryfikację) zawartości pamięci należy dokonać kolejnego wpisu do rejestru steru-

Tab. 1. Tabela prawdy opisująca działanie układu zabezpieczającego

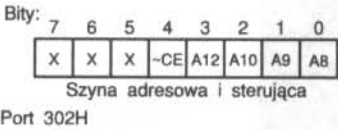
PRZEL wejście	WarBIT wejście	PIN-Nr wyjście
0	0	Vpp lub "1"
0	1	Vpp lub "1"
1	0	"0"
1	1	"1"



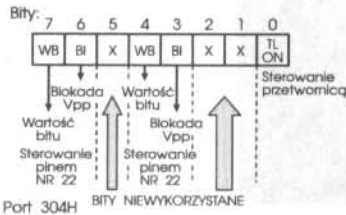
Rys. 6. Znaczenie bitów słowa danych portu 300H



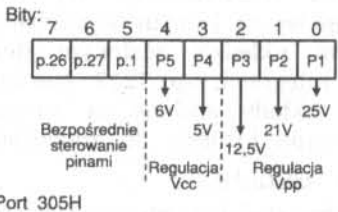
Rys. 7. Znaczenie bitów słowa danych portu 301H



Rys. 8. Znaczenie bitów słowa danych portu 302H



Rys. 9. Znaczenie bitów słowa danych portu 304H



Rys. 10. Znaczenie bitów słowa danych portu 305H

jącego (303H) zmieniającego konfigurację układu US1.

Znacznie bardziej naturalnym sposobem byłoby wykorzystanie trybu „2”, w którym port A może być zapisywany lub odczytywany przez μP poprzez odpowiednie wystrojenie szyny ISA. Zastosowane przez nas utrudnienie przy zmianie trybu pracy minimalizuje jednak ryzyko błędnych odczytów pamięci lub przypadkowego jej zapisu.

Na rys. 6, 7, 8 pokazano przyporządkowanie kolejnych bitów odpowiednio rejestru PA układu US1 (adres 300H), PB (adres 301H)

i PC (adres 302H) ich funkcjom.

Rejestr PB spełnia rolę bufora danych (8-bitowego) dla odczytu i zapisu pamięci EPROM.

Na rys. 9 i rys. 10 zamieszczono skrócony opis funkcji rejestrów US7 (adres 304H) i US4 (adres 305H). Rejestr US7 spełnia głównie rolę sterownika decydującego o załączeniu napięć programujących i ich dystrybucji, natomiast w US4 zapisywane są dane wyznaczające wartość napięcia programowania i zasilania pamięci (pięć najmłodszych bitów). Jeden z bitów (D5) załącza napięcie Vpp na wyprowadzenie 1 programowanej pamięci, bity D6 i D7 wykorzystano do sterowania wyprowadzeniami 26 i 27.

Uwaga 1

Uważny obserwator może wykryć pewną niekonsekwencję w oznaczaniu bitów szyny danych. Na schemacie elektrycznym rejestry US4 i US7 mają wejścia i wyjścia oznaczane indeksami od 1 do 8, natomiast w opisach systemów μP powszechnie stosuje się indeksy od 0 do 7 (dla 8-bitowej szyny danych), co łatwo zauważyć w oznaczeniach układu US1. Należy pamiętać o tej uwadze podczas analizowania schematu.

Uwaga 2

Numery wyprowadzeń odnoszą się do podstawki 28-końcówkowej.

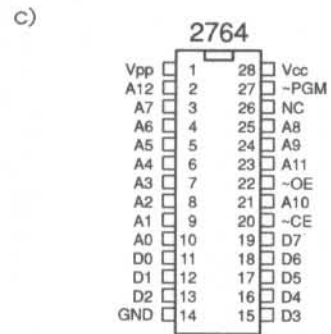
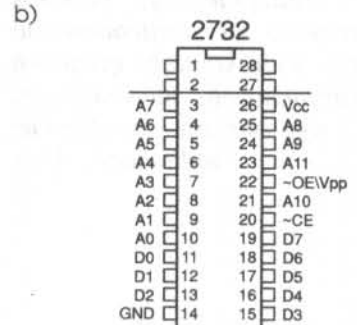
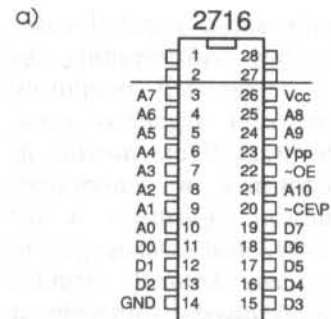
Pamięci EPROM

Na rys. 11a, b i c przedstawiono wyprowadzenia układów pamięci EPROM obsługiwanych przez opisywany programator (dla podstawowej wersji oprogramowania). Na rys. 12 znajduje się widok wyprowadzeń wraz z opisem sygnałów niezbędnych do zapewnienia poprawnej obsługi wszystkich typów pamięci. Rysunek ten powinien bardzo ułatwić analizę pracy programatora, wyjaśnia też powody pozornego skomplikowania układów wyjściowych programatora. W następnej części opisu programatora zamieszczone zostaną przebiegi sygnałów sterujących podczas programowania wraz ze skróconymi opisami algorytmów.

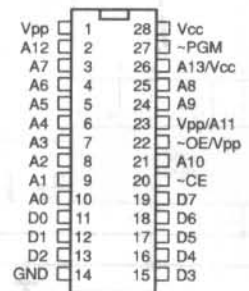
Dokończenie artykułu wraz z rysunkiem płytki drukowanej znajdzie się w kolejnym numerze Elektroniki Praktycznej.

Piotr Zbysiński, AVT

Oprogramowanie: Paweł Zbysiński



Rys. 11. Wyprowadzenia podstawowych typów pamięci EPROM



Rys. 12. Sygnały na końcówkach podstawki

Literatura:

1. Non - Volatile Memories., SGS Thomson Data Book, 1990.
2. Pamięci półprzewodnikowe. E.Stolarski i J.M.Zajac. Semper, 1993.
3. Zasilanie układów elektronicznych - zasilacze impulsowe. Ödön Ferenczi. WNT, Warszawa, 1989.