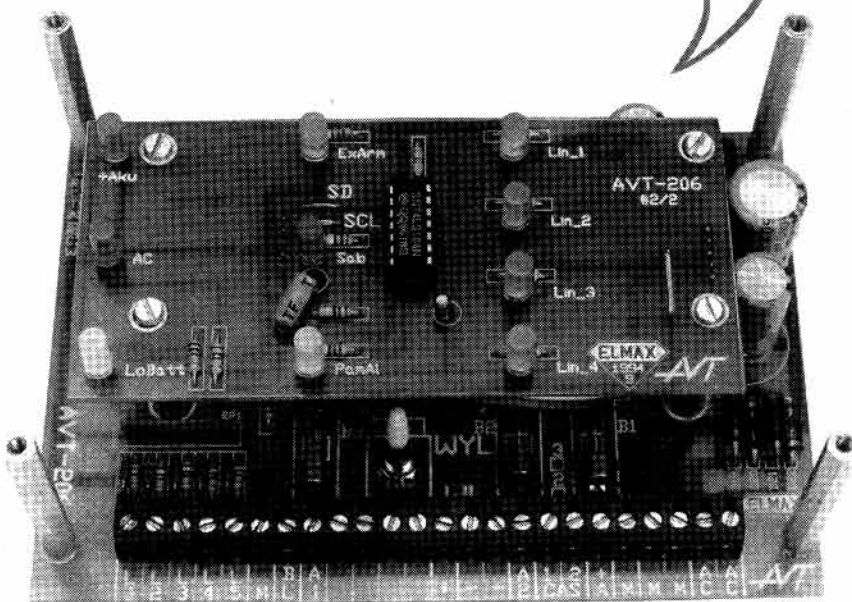


Mikroprocesorowa centrala alarmowa, część 1

kit AVT-206

PROJEKT
Z OKŁADKI

Mikroprocesory znajdują zastosowanie w coraz to nowych dziedzinach życia. Przyzwyczailiśmy się już do inteligentnych pralek, żelazek, odkurzaczy, komputerów pokładowych w samochodach, nie budzi niczyjego zdziwienia sterowane przy pomocy mikrokomputera radio. Nic nie stoi na przeszkodzie żeby zatrudnić mikrokomputer do pracy w systemie ochrony mienia - zastosowanie procesora w centrali alarmowej podnosi walory układu, otrzymujemy urządzenie o dobrych i łatwo przewidywalnych parametrach, prostej i przejrzystej konstrukcji, a przede wszystkim niskiej cenie.



Rozwój systemów alarmowych ciągle podąża za rozwojem elektroniki. Coraz więcej producentów zaprzestaje produkcji prostych central analogowych i cyfrowych, opartych na typowych układach CMOS lub TTL. Standardem stają się centrale zawierające całą „inteligencję” w specjalizowanym układzie ASIC lub semiASIC (np. procesor Motoroli 68HC711A6BF stosowany w centralach firmy Aptus). Znacznie tańszym rozwiązaniem jest zastosowanie mikroprocesora z odpowiednio zaprojektowanym otoczeniem (interfejsami). Zastosowanie takiego rozwiązania podnosi niezawodność i elastyczność systemu nadzorującego pracę alarmu. Znacznie łatwiejsza jest diagnostyka pracy systemu, a konfiguracja centrali oparta głównie na oprogramowaniu zapewnia możliwość łatwego dobrania parametrów wejść alarmowych do typu stosowanych czujek. Artykuł przedstawiający konstrukcję centrali mikroprocesorowej jest po-

czątkiem publikacji opisujących różnego typu urządzenia służące do budowy systemów alarmowych.

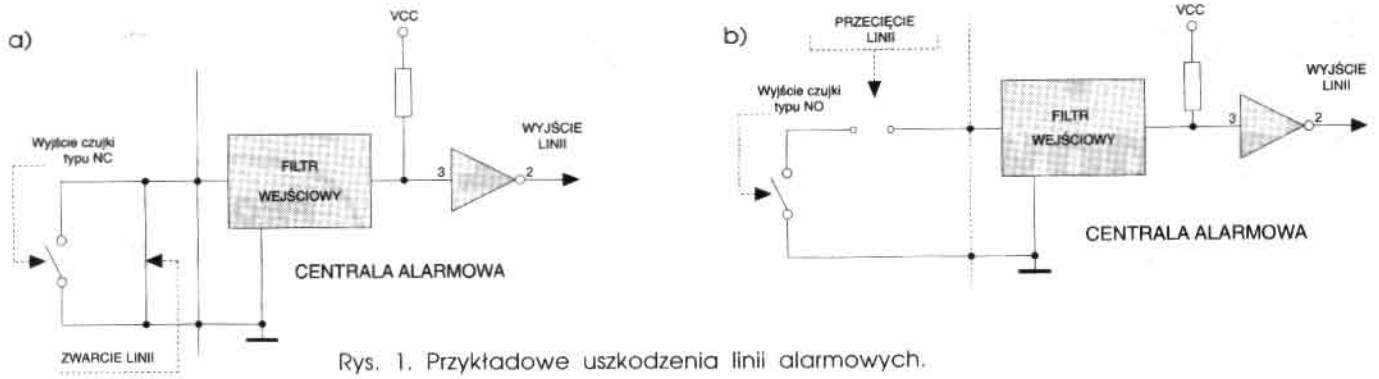
Proponowane przez nas rozwiązanie, daleko bardziej zaawansowane w stosunku do dobrze znanej naszym Czytelnikom centrali AVT-57, oparte jest na mało w Polsce znanym procesorze firmy SGS Thomson ST62T10. Dlaczego wybraliśmy tak nietypowy układ? Otóż....

Co powinna potrafić centrala alarmowa

Na rynku systemów alarmowych istnieją już uznane i powszechnie przestrzegane standardy. Dotyczą one ilości i standardu wejść, odporności na zakłócenia, ilości, sposobu sterowania i obciążalności wyjść a także wielu innych parametrów istotnych dla pewnego działania centrali. Chcąc się im podporządkować podstawowe parametry centrali dobrano tak, aby nie odbiegały od najczęściej spotykanych na rynku. Zasto-

sowano jednakże kilka rozwiązań unikalnych w centralach tej klasy. Jednym z nich jest zastosowanie tranzystorów mocy MOSFET typu BUZ10 zamiast typowych przekaźników sterujących sygnalizatorami alarmowymi. Bezstykowe załączanie obciążenia zmniejsza m.in. poziom zakłóceń radioelektrycznych, co wyraźnie zwiększa odporność centrali na zakłócenia. Możliwe jest ponadto płynne regulowanie czułości każdego z wejść alarmowych, co pozwala na zminimalizowanie wpływu zakłóceń otoczenia na działanie centrali. Jak widać, położono dość duży nacisk na uodpornienie procesora na zakłócenia zewnętrzne, co jest wynikiem dość intensywnych badań rozwiązań oferowanych przez innych producentów tego typu urządzeń.

Wyjaśnimy teraz powód zastosowania procesora ST62. Nowoczesna centrala alarmowa powinna być wyposażona w wejście parametryzowane, stanowiące roz-



Rys. 1. Przykładowe uszkodzenia linii alarmowych.

wojową wersję najczęściej stosowanych do tej pory stykowych wejść typu NO (ang. Normal Open) lub NC (ang. Normal Connect). Praca tego typu wejść oparta jest na detekcji zmiany poziomu napięcia pomiędzy biegunami zasilania centrali. Najczęściej próg napięciowy wywołujący alarm pokrywał się z poziomem „0” lub „1” logicznej układów CMOS i był zależny od stosowanego w centrali zasilacza. Wynika to z faktu częstego stosowania tego typu układów jako buforów-detektorów wejściowych centrali. Przykładem takiego rozwiązania jest wspomniana już centrala AVT-57. Takie rozwiązanie ma niestety kilka wad - najbardziej istotną jest mała odporność urządzenia na zakłócenia pojawiające się w otoczeniu. Pomimo wysokiej odporności na zakłócenia cyfrowych układów CMOS pojawiające się w tle zasilania lub na wejściu linii, zakłócenia impulsowe, powstałe w wyniku np. włączania lamp fluorescencyjnych lub typowych świetlówek, mogły stać się przyczyną powstawania fałszywych alarmów. Stosowanie rozbudowanych filtrów RLC na wejściach centrali nie zawsze dawało dobre

efekty a dość istotnie wpływało na koszt układu. Kolejną wadą tego rozwiązania jest brak możliwości precyzyjnego diagnozowania stanu linii. Możliwa jest sytuacja (rysunek 1a), że zwarcie linii (spowodowane np. przez złodzieja) odebrane zostanie przez centralę jako spoczynkowy stan linii NC. Podobna sytuacja może mieć miejsce w przypadku zastosowania czujki NO (rysunek 1b) - wystarczy przeciąć połączenie czujki z centralą i alarm zostanie unieruchomiony. W systemach alarmowych „z prawdziwego zdarzenia” tego typu sytuacje nie są dopuszczalne. Okazało się, że najlepszą metodą uniknięcia tego typu problemów jest zastosowanie wejść parametryzowanych za pomocą źródła napięciowego (prądowego) lub rezystora. Najczęściej spotykane są rozwiązania z elementem parametryzującym w postaci rezystora - na rysunku 2 przedstawiono przykładowe rozwiązanie z wykorzystaniem komparatorów lub wzmacniaczy operacyjnych. Zastosowanie dwóch komparatorów umożliwia wykrycie trzech charakterystycznych stanów linii:

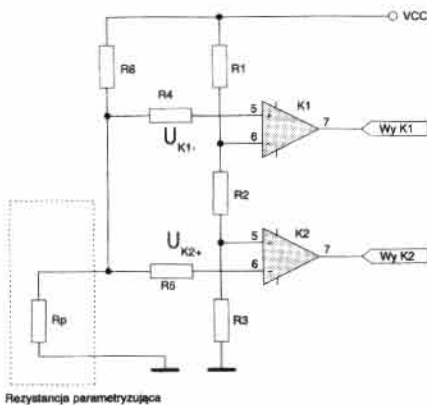
- rozwarcia, charakteryzującego się spolaryzowaniem połączonych ze sobą wejść komparatorów napięciem bliskim U_{ref} (poprzez rezystor $R6 \ll R_p$). Stan wysoki na wyjściu komparatora K1 sygnalizuje centrali rozwarcie linii;

- stanu normalnej pracy, charakteryzującego się utrzymywaniem na połączonych ze sobą wejściach komparatorów potencjału ok. połowy U_{ref} (w zakresie $U_{K2} < U_{we} < U_{K1}$). Dla tego przypadku $R6 \sim R_p$, a na wyjściach obydwu komparatorów panuje stan niski;

- stanu zwarcia linii, charakteryzującego się utrzymywaniem na połączonych ze sobą wejściach komparatorów napięcia niższego niż dolny próg porównania (U_{K2}). Sytuacja taka występuje w przypadku gdy $R6 \gg R_p$. W idealnym przypadku napięcie wejściowe jest równe 0V i wymusza pojawienie się stanu logicznego „1” na wyjściu komparatora K2.

Progi detekcji można łatwo regulować poprzez zmianę wartości napięć odniesienia dla komparatorów.

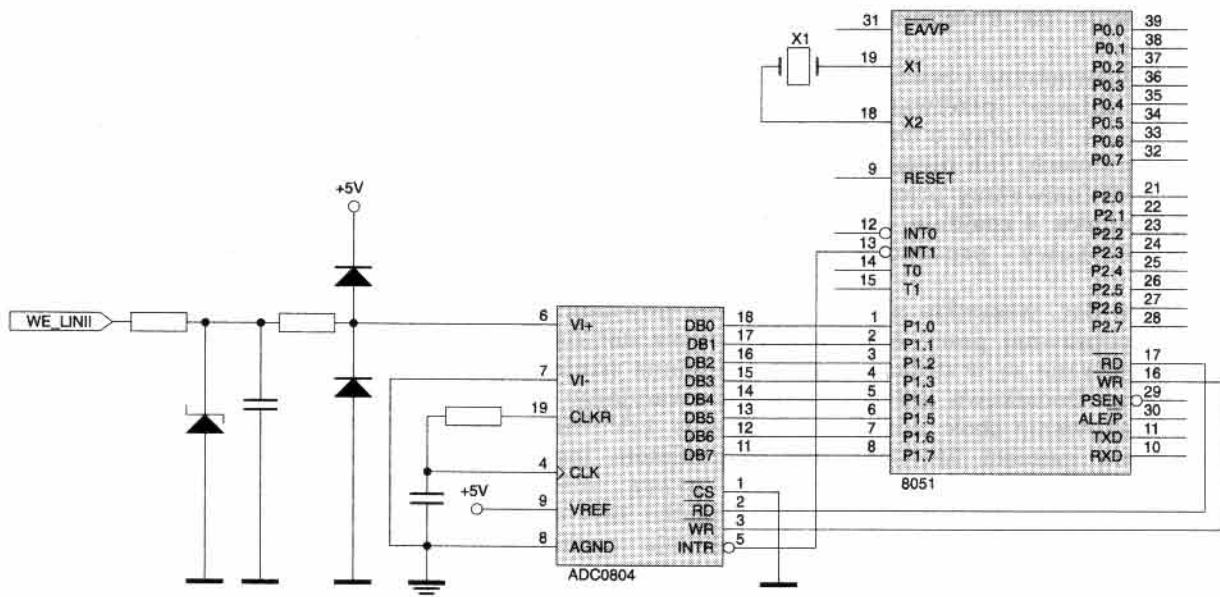
Tak więc, wyposażając centralę alarmową w tego typu wejście, mamy możliwość pełnego diagnozowania stanu linii. Opis zależności logicznych pomiędzy poziomem napięcia na wejściu układu i stanem wyjść zawiera **tab.1**. Przedstawione rozwiązanie ma - jak widać - wiele zalet, ale także jedną, dość istotną wadę: wymaga znacznej liczby układów scalonych do bezpośredniej obsługi linii. Niezbędne są ponadto układy do analizy stanu wejść i obsługi alarmów, co znacznie komplikuje konstrukcję urządzenia. Inym możliwym i często stosowa-



Rys. 2. Prosty układ wejścia parametryzowanego.

Tab.1. Zależności pomiędzy wartością rezystora parametryzującego i stanem wyjść komparatorów (wg rys.2).

Zależność pomiędzy $R6$ i Rp	Stan wyjścia K1	Stan wyjścia K2	Komentarz
$R6 \sim Rp$	0	0	Sytuacja poprawna
$R6 \gg Rp$	0	1	Zwarcie linii
$R6 \ll Rp$	1	0	Rozwarcie linii
-	1	1	Sytuacja niemożliwa



Rys. 3. Przykład wejścia analogowego dla mikroprocesora wykorzystującego przetwornik A/C.

nym rozwiązaniem jest zastosowanie mikroprocesora z dodatkowym 4..8-bitowym przetwornikiem A/C. Przykładowy schemat takiego rozwiązania przedstawia **rysunek 3**. W przypadku nadzorowania przez centralę kilku linii przetwornik musi być wyposażony w multiplexer analogowy, który przełączany sekwencyjnie przez procesor umożliwi zmierzenie napięcia kolejno na wszystkich liniach. Przewaga tego rozwiązania nad przedstawionym poprzednio polega na programowym definiowaniu progów komparacji i pewnym uproszczeniu konstrukcji urządzenia. Niestety, zastosowanie przetwornika A/C (nawet niższej klasy) podnosi dość znacznie koszt centrali. Należałoby zastosować w takiej sytuacji mikrokomputer jednocukładowy zintegrowany z przetwornikiem A/C. Tak wyposażone układy z rodziny '51 są niestety dość drogie, co spowodowało nas do sięgnięcia po mało znane ST62T10.

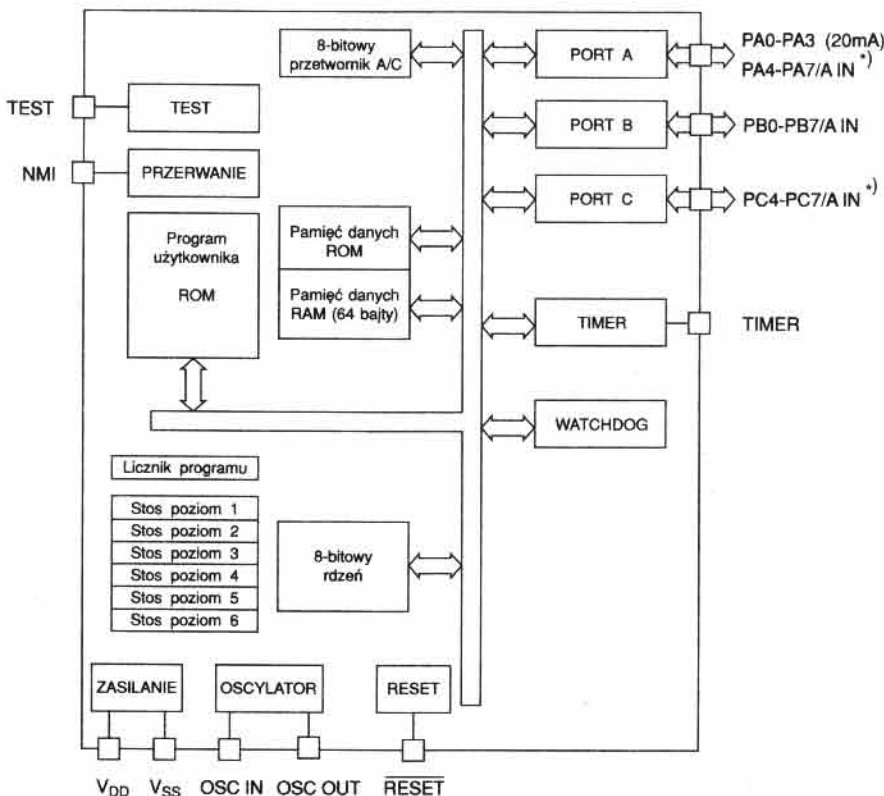
ST62T10

Rodzina procesorów ST62, produkowana przez SGS-Thomson, składa się z kilku układów różniących się między sobą wewnętrznym wyposażeniem i rozmiarem dostępnej pamięci programu EP-ROM. Wybrany przez nas procesor ST62T10 charakteryzuje się następującymi cechami:

- posiada 12 programowalnych linii I/O;
- w strukturę układu wbudowano

- 8-bitowy licznik (bardzo uniwersalny) z 7-bitowym preskalerem;
- wykorzystana przez nas w projekcie wersja procesora ST62, oznaczona jako „HWD“ ma wbudowany wewnątrz układ watchdog automatycznie zerujący jednostkę centralną w sytuacjach nieprzewidzianego przez konstruktora zawieszenia systemu. Watchdog inicjowany jest od razu po włączeniu zasilania.

- W przypadku zastosowania wersji procesora oznaczonej „SWD“ inicjacja timera watchdog odbywa się na drodze programowej;
- pamięć danych RAM ma pojemność 64 bajty, pamięć programu 2kB;
- ma wbudowany 8-bitowy konwerter A/C o czasie konwersji ok. 70µs. Dzięki zastosowaniu wewnętrznego multiplexera analogowego istnieje możliwość po-



Rys. 4. Schemat blokowy procesora ST62

miaru napięcia na 8 wejściach procesora;
 - urządzenia wewnętrzne i zewnętrzne mogą zgłaszać przerwania maskowalne (4 poziomy o ustalonych priorytetach) lub niemaszkowalne NMI (najwyższy priorytet). Na **rysunku 4** znajduje się schemat blokowy procesora ST62.

Jak więc widać, wszystkie niezbędne dla poprawnej pracy elementy zintegrowane są w strukturze procesora. Dodatkową zaletą ST62 jest upakowanie obok „rdzenia” procesora pamięci EPROM. Widać więc, że jest to procesor bardzo funkcjonalny, posiadający wiele możliwości, dzięki czemu udało się „wbudować” w jego strukturę praktycznie całą centralę. Duże znaczenie dla naszej aplikacji ma względnie mały koszt układu.

Założenia konstrukcyjne

Centrala powinna być wyposażona w 4 niezależne wejścia z możliwością ich blokowania przy pomocy zewnętrznego, dwustanowego zamka szyfrowego. Wszystkie wejścia alarmowe są parametryzowane;

W celu zapewnienia ciągłego nadzoru bezpieczeństwa systemu w centralę wbudowano wejście służące do podłączenia czujników antysabotażowych zainstalowanych we wszystkich urządzeniach wchodzących w skład systemu. Wejście antysabotażowe jest parametryzowane i nie ma możliwości blokowania go przez zamek zewnętrzny. W przypadku naruszenia strefy antysabotażowej po zablokowaniu centrali czas trwania alarmu jest niezależny od położenia suwaka potencjometru ustalającego czas trwania alarmu i wynosi 55s.

Centrala powinna posiadać dwa wyjścia alarmowe, w tym jedno z pamięcią, służące do zasilania sygnalizatora świetlnego;

Czas trwania alarmu oraz czas trwania impulsu wejściowego z czujnika (czułość linii) powinny być regulowane za pomocą potencjometrów zamontowanych na płytce drukowanej. Zakres regulacji czasu alarmu przewidziano w przedziale 3..100s, czas trwania impulsu wejściowego z czujnika, który nie jest ignorowany (trak-

towany jak zakłócenie) może być ustalony w zakresie 1.625..290µs. Czas opóźnienia zadziałania centrali po jej włączeniu jest stały i wynosi ok. 55s. Ta sama uwaga dotyczy generowania sygnału alarmowego w stanie wyłączenia (Standby) centrali w przypadku naruszenia strefy zabezpieczanej czujnikami antysabotażowymi.

Centrala powinna mieć wbudowany zasilacz stabilizowany, a ponadto powinna istnieć możliwość zasilania awaryjnego z akumulatora żelowego 12V. Stan naładowania akumulatora jest ciągle śledzony przez mikroprocesor i w przypadku zbyt małego napięcia następuje sygnalizacja tego faktu przy pomocy diody LED (ozn. LOBATT).

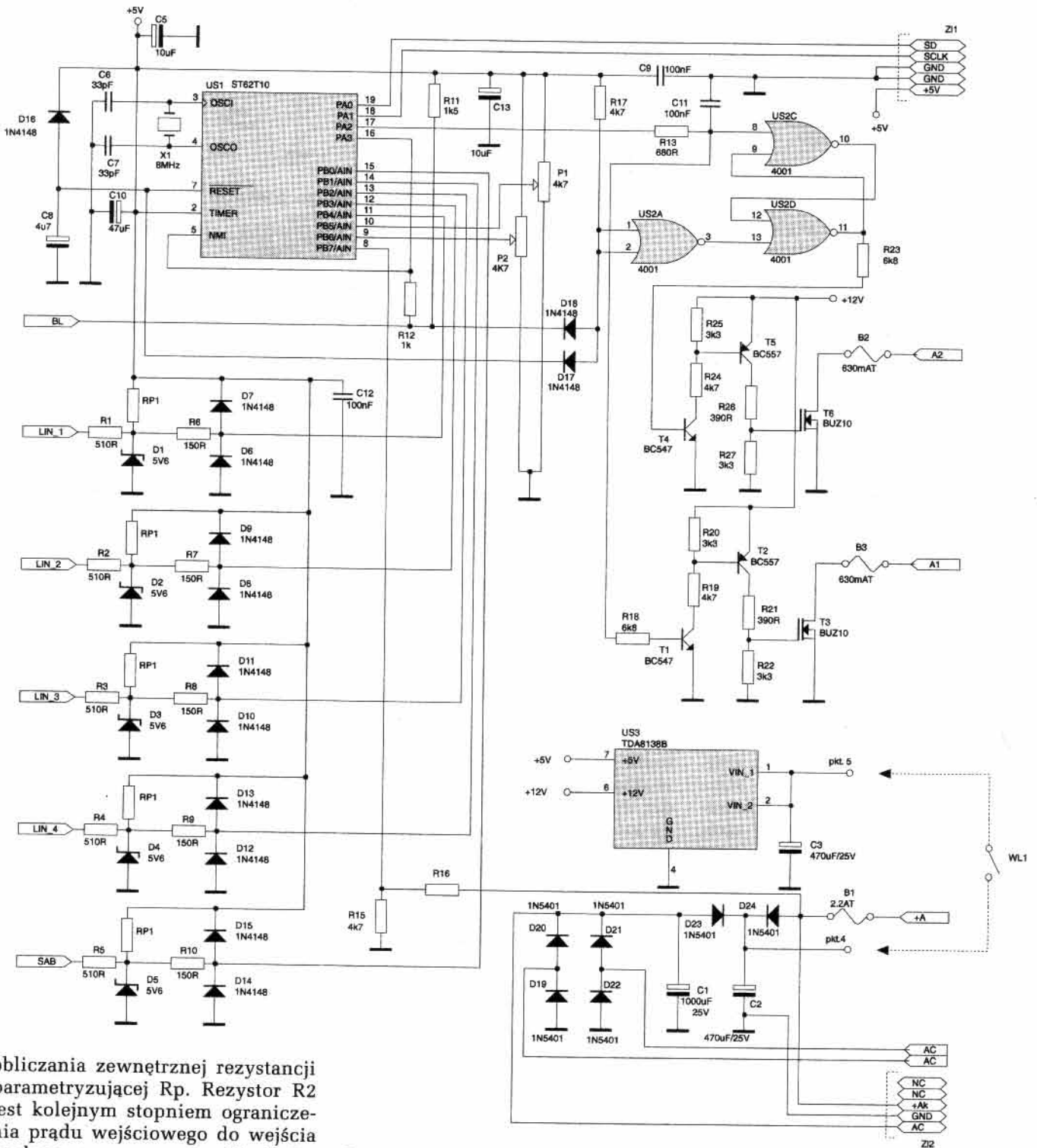
Centrala powinna być wyposażona w panel wskaźnikowy z diodami LED wskazującymi stan centrali. Zdecydowanie bardziej efektywne byłoby zastosowanie wyświetlacza alfanumerycznego LCD, co jednakże podnosi bardzo koszt wykonania urządzenia.

Opis układu

Na **rysunku 5** przedstawiono schemat centrali mikroprocesorowej. Głównym elementem sterującym centrali jest procesor US1. Posiada on wbudowaną pamięć programu EPROM o pojemności 2kB. W celu obniżenia kosztów urządzenia w wersji handlowej stosowane są procesory jednokrotnie programowane (ang. OTP). Wzorcem czasu dla procesora jest oscylator kwarcowy X1, dołączony bezpośrednio do pinów oscylatora. Kondensatory C6 oraz C7 zapewniają poprawne wzbudzenie się oscylatora po włączeniu zasilania. Dobór jakości tych elementów jest dość istotny dla poprawnej pracy centrali ponieważ wszystkie stałe czasowe centrali generowane są programowo przez procesor. Kondensator C8 oraz dioda D16 stanowią układ generujący sygnał RESET po załączeniu zasilania procesora. Wejście RESET jest wewnętrznie „podwieszane” do plusa zasilania przez rezystor ok. 300kΩ. Ze względu na ograniczoną ilość pinów wejściowo-wyjściowych w procesorze ST62T10 (jest ich tylko 12), pamięć alarmu wykonano na dodatkowym układzie CMOS 4001

(US2). Bramki US2C i US2D połączone są w układ standardowego przerzutnika RS, przy czym sygnał kasujący (RESET) odwracany jest w inwerterze US2A. Do wejścia tego inwertera dołączone są dwie diody (D17, D18), tworzące iloczyn logiczny oraz rezystor podciągający R17. Dzięki tym elementom przerzutnik podtrzymywania pamięci alarmu kasowany jest w chwili dołączenia zasilania do centrali oraz w chwili zwarcia do masy wejścia blokady centrali (BL). Pamięć alarmu zostaje załączona w chwili włączenia przez procesor alarmu, co przejawia się pojawieniem stanu logicznej „1” na wyprowadzeniu PA2 US1. Wejście załączające pamięć alarmu (pin 8 US2C) zasilane jest z wyjścia procesora poprzez bardzo prosty filtr FDP R13, C11, zapobiegający przypadkowemu uruchomieniu pamięci alarmu. W środowisku, w którym występują silne zakłócenia elektromagnetyczne, może wystąpić konieczność zwiększenia pojemności kondensatora C11 nawet do ok. 680nF. W większości wypadków zalecana na schemacie wartość tej pojemności jest zupełnie wystarczająca.

Porty PB0..PB7 procesora US1 pracują jako wejścia analogowe. Port PB7 wykorzystywany jest do pomiaru napięcia akumulatora. Wejście pomiarowe zasilane jest przez dzielnik napięcia R16, R15. Wejścia PB6 oraz PB5 służą do pomiaru napięcia na suwakach potencjometrów P2 oraz P1, przy pomocy których ustala się czas trwania alarmu oraz czułość linii wejściowych. Pozostałe wejścia portu PB służą do bezpośredniej obsługi linii wejściowych. Wszystkie wejścia linii wyposażone są w dość rozbudowane układy zabezpieczające przed możliwością uszkodzenia wywołaną np. zakłóceniami lub przepięciami w linii wejściowej. Na **rysunku 6** znajduje się schemat ideowy jednego układu zabezpieczającego. Dioda Zenera DZ1 zapobiega przypadkowemu zwiększeniu się napięcia wejściowego ponad 5.6V. Prąd płynący przez nią w przypadku przepięcia jest ograniczony rezystorem Rp1. Rezystor Rp1 stanowi także fragment rezystancji parametryzującej. Wartość tego rezystora należy uwzględnić podczas

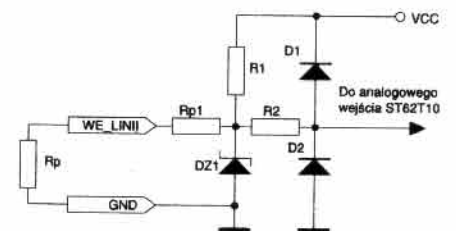


Rys. 5. Schemat elektryczny centralli.

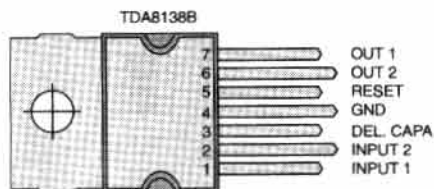
obliczania zewnętrznej rezystancji parametryzującej R_p . Rezystor R2 jest kolejnym stopniem ograniczenia prądu wejściowego do wejścia analogowego procesora. Diody D1 i D2 zapobiegają przekroczeniu poziomu napięcia wejściowego poza zakres $-0.7V...+5.7V$, co stanowi bezpieczny zakres dla wejścia przetwornika. Rezystor R1 stanowi odniesienie dla rezystancji parametryzującej.

Centrala posiada dwa wyjścia do sterowania sygnalizatorami alarmów. Wykonane są w taki sam sposób, a elementem wykonawczym mocy są unipolarne

tranzystory T3 oraz T6. Proste inwertery z tranzystorami T1, T2 oraz T4, T5 mają za zadanie zwiększenie napięcia polaryzującego bramki tranzystorów mocy co zmniejsza rezystancję otwartego kanału podczas włączenia alarmu. W obwodach drenów obydwu tranzystorów zastosowano (nieco na wyrost) bezpieczniki zwłoczne montowane bezpośrednio na płyt-



Rys. 6. Układ zabezpieczający na wejściu każdego kanału.



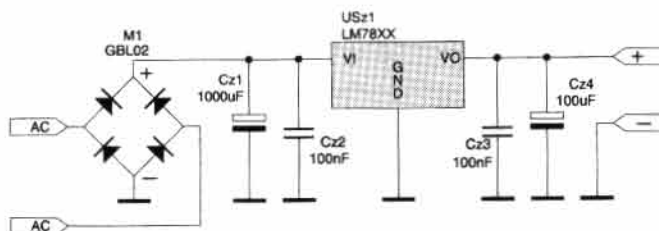
Rys. 7. Rozkład wyprowadzeń stabilizatora TDA8138A.

ce drukowanej. Załączenie tranzystorów T3 i T6 powoduje zwarcie przez niewielką rezystancję wyjść A1 i A2 do masy. Tak więc obydwa sygnalizatory załączane są potencjałem masy zasilania. Jak wspomniano wcześniej, głównym założeniem dotyczącym wyjść alarmowych było niezależne sterowanie sygnalizatora optycznego (wyjście A2 z pamięcią) oraz akustycznego (bez pamięci A1). Należy więc rozróżnić te wejścia podczas instalowania centrali w obiekcie.

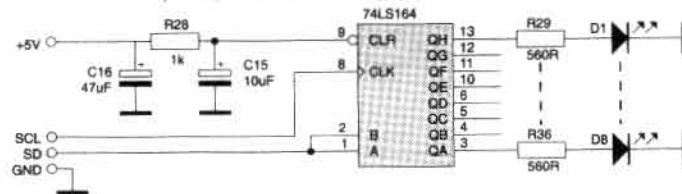
Zasilacz centrali wykonano w oparciu o nowoczesny układ stabilizatora TDA8138, produkowany przez SGS-Thomson. Jest to układ o dwóch wyjściach - na jednym wyjściu otrzymujemy napięcie +5V przeznaczone do zasilania mikroprocesora, na drugim +12V, które zasilają czujniki, zamek szyfrowy oraz sygnalizatory. Dość duża wydajność prądowa (do 1A) stabilizatorów gwarantuje poprawne zasilanie dla standardowych systemów alarmowych wyposażonych w nowoczesne czujniki PID lub ultradźwiękowe oraz sygnalizatory z przetwornikami piezoelektrycznymi. Na **rysunku 7** przedstawiono wyprowadzenia zastosowanego stabilizatora. Dostępne są także nieco inne wersje układu TDA8138 oznaczone literami A oraz B. Różnią się one między sobą następującymi cechami:

- wersja podstawowa TDA8138 wyposażona jest w układ generujący sygnał RESET oraz możliwość blokowania napięcia +12V przez sygnał TTL;
- wersja oznaczona TDA8138A posiada możliwość blokowania napięcia wyjściowego +12V, ale nie jest wyposażona w układ generowania sygnału RESET;
- wersja oznaczona TDA8138B jest komplementarna w stosunku do układu TDA8138A wersją TDA8138.

Każda z opisanych wersji układu może być stosowana w centrali, przy czym najbardziej optymalne byłoby zastosowanie ukła-



Rys. 8. Schemat elektryczny dodatkowego zasilacza.



Rys. 9. Schemat elektryczny układu wskaźnika.

du TDA8138B, ponieważ supervisor napięcia +5V wraz z układem generowania impulsu RESET są wykorzystane do zerowania procesora. Na schemacie ideowym centrali (**rysunek 5**) pokazany został zasilacz z układem w wersji B. Wynika to tylko z trudności ze zdobyciem na naszym rynku innych wersji i dużej popularności układu TDA8138B, który jest stosowany dość powszechnie w telewizorach.

Ponieważ w pewnych zastosowaniach wydajność prądowa zasilacza wbudowanego w centralę może okazać się niewystarczająca w skład zestawu AVT-206 wchodzi dodatkowa płyta drukowana, na której przewidziano miejsce na mostek prostowniczy, kondensatory filtrujące i stabilizator rodziny 78XX. Przy pomocy dodatkowego zasilacza można zasilac pobierające dużo prądu pneumatyczne syreny alarmowe, sygnalizatory z przetwornikiem magnetoelektrycznym lub inne urządzenia po-

dobnie energochłonne. Schemat ideowy dodatkowego zasilacza przedstawia **rysunek 8**.

Ostatnim fragmentem centrali jest płyta wskaźnikowa z diodami LED. Schemat elektryczny płytki drukowanej wskaźnika przedstawia **rysunek 9**. Układ US4 spełnia dwie funkcje - zmienia postać informacji sterującej diodami LED (LED1..LED8) znajdującymi się na panelu kontrolnym z szeregową na równoległą oraz stanowi driver zasilający te diody. Dzięki zastosowaniu transmisji szeregową pomiędzy panelem wskaźnikowym a procesorem wystarczyły dwa bity portu PA (PA.0 - Serial Data, PA.1 - Serial ClocK) do obsługi ośmiu diod świecących. Układ R28, C15 zapewnia wyzerowanie rejestru US4 po włączeniu zasilania. W trakcie uruchamiania centrali należy pamiętać, że jest to sygnał niezależny od sygnału kasującego mikrokontroler.

Piotr Zbysiński, AVT