

W ramach działu "TEST" będziemy przedstawiać Czytelnikom narzędzia, programy i oprzyrządowanie pomocnicze, które są wykorzystywane w pracowniach konstrukcyjnych i laboratoriach elektronicznych. Opisy, które prezentujemy, są wynikiem badań prowadzonych w laboratorium AVT. Zadaniem "TESTu" jest dostarczanie pełnej i kompetentnej informacji o aktualnej ofercie krajowego rynku.

Publikowane w przeglądzie ceny podajemy zgodnie z cennikami dystrybutorów i producentów opisywanych urządzeń i programów. Nie zawierają one podatku VAT (22%).

Oprogramowanie projektowe dla układów PLD

Bariera cenowa 2000 zł.

Artykułem tym inicjujemy nowy dział w *Elektronice Praktycznej*, który nazwalimy „Test”. Naszym zamierzeniem jest prezentacja kompetentnych przeglądów krajowego rynku elektroniki z uwzględnieniem wszelkich jego aspektów. Dzięki „Testowi” nasi Czytelnicy będą mogli się zapoznać zarówno z oprogramowaniem wykorzystywanym do realizacji projektów elektronicznych, jak i szeregiem urządzeń stosowanych w nowoczesnych laboratoriach elektronicznych. Wszystkie przyrządy oraz oprogramowanie poddamy testom w redakcyjnym laboratorium, co umożliwi szczegółowej prezentacji na podstawie rzeczywistych osiągnięć i możliwości.

Rozpoczynamy od przedstawienia przeglądu nowoczesnego oprogramowania CAD umożliwiającego realizację projektów w strukturach PLD. Nie jest to wybór przypadkowy - propagujemy tę dziedzinę elektroniki niemal od początku istnienia pisma; w EP pojawiło się już wiele projektów wykorzystujących nowoczesne układy PLD. Układy programowalne cieszą się wśród naszych Czytelników coraz większym zainteresowaniem, lecz okazuje się, że istnieje kilka przeszkód na drodze ich szybkiego rozpowszechnienia.

Największą trudnością z jaką spotykają się nasi Czytelnicy, było słabe rozeznanie w możliwościach zakupu odpowiednich do potrzeb narzędzi projektowych i głębokie przekonanie, że „to musi być drogie”. Prawda jest, że dobre narzędzie musi kosztować. Prawda jest także, że producenci układów i wytwórcy oprogramowania projektowego silnie ze sobą konkurują, co spowodowało niezwykle korzystne dla potencjalnych

użytkowników ruchy cen (prezentujemy także wysokie jakości oprogramowanie free-ware!).

Przygotowując przegląd przyjęliśmy następujące, dość istotne dla potencjalnych użytkowników, założenia:

- przedstawione oprogramowanie musi stanowić czołówkę rozwiązań dostępnych i popularnych w świecie. Prezentacja standardów ułatwia poznanie możliwości współczesnego oprogramowania, zapewnia też potencjalnemu nabywcy długą żywotność nabytku, co w realiach krajowego rynku ma duże znaczenie praktyczne,
- oprogramowanie powinno umożliwiać realizację projektów w układach łatwo dostępnych w naszym kraju,
- firmy dostarczające oprogramowanie powinny zapewniać swoim odbiorcom odpowiednio wsparcie techniczne,
- wreszcie jeden z najistotniejszych parametrów - cena. Założyliśmy, że nie po-

winna ona przekroczyć 2000 zł, co wydaje się kwotą do zaakceptowania przez średniej wielkości firmy elektroniczne i biura konstrukcyjne, bo właśnie do nich adresowane jest tego typu oprogramowanie.

W przeglądzie udział biorą:

- **CUPL Palexpert v. 4.2** (Logical Devices),
- **CUPL Total Designer v. 4.2** (Logical Devices)
- **ispStarter Kit - ispPDS** (DATA I/O&Lattice),
- **ispSynario System** (DATA I/O&Lattice),
- **MACH XL 3.0** (AMD),
- **MACH XL 2.0** (AMD),
- **Max+PlusII 6.1** (Altera),
- **PALASM 1.5** (AMD).

Ponieważ przedstawione w przeglądzie programy prezentują kilka odmiennych trendów nie pokusimy się o zbiorcze podsumowanie przeglądu. Mamy jednak nadzieję, że wszyscy zainteresowani znajdą tutaj szereg cennych wskazówek, które ułatwią dokonanie właściwego wyboru.

CUPL Palexpert 4.2

CUPL jest jedynym spośród prezentowanych przez nas systemów pracującym „pod opieką” DOS’a w trybie tekstowym. Ma on w związku z tym niewielkie wymagania sprzętowe (w zupełności wystarczy 386DX z 4MB pamięci RAM i ok. 1.5MB wolnego miejsca na dysku twardym). Jak się jednak okazało, do kompilacji złożonych projektów potrzebne są znacznie większe ilości pamięci.

CUPL składa się z kilku niezależnych programów, odpowiedzialnych za obróbkę pliku źródłowego. Prace z ni-

mi ułatwia prosty shell, automatycznie ustalający parametry wywołania wszystkich programów, w zależności od opcji wybranych z menu przez użytkownika.

Projekty w CUPL’u opisywane mogą być tylko tekstowo. Składnia języka dopuszcza stosowanie tabeli prawdy, równań Booleana, prostych pętli, poleceń warunkowych, deklaracji grup i zakresów. Istnieją także przyjazne mechanizmy opisu automatów z wyjściami synchronicznymi i asynchronicznymi. Bardziej zaawansowani projektanci

mogą budować projekty ze strukturą hierarchiczną, dzięki możliwości stosowania zagnieżdżania plików.

Doskonałym uzupełnieniem możliwości systemu jest wbudowany symulator programowy, umożliwiający sprawdzenie poprawności działania projektu przed zaprogramowaniem układu. Przeprowadzenie symulacji wymaga przygotowania pliku tekstowego z opisem sygnałów wzbudzeń, a wyniki można obserwować w postaci przebiegów w funkcji cza-

Cena: 1093,-

su (wykorzystano semigrafikę wyświetlaną w trybie tekstowym) lub zapisu stanów logicznych wyjść opisanych tekstowo. Składnia języka opisu symulacji jest bardzo przejrzysta i łatwo jest go opanować.

Wada symulatora wbudowanego w CUPL’a jest nieco ograniczona symulacja, podczas której nie są uwzględnione specyficzne cechy ar-

chitektur układów. W pewnym uproszczeniu można stwierdzić, że w pewnych wypadkach symulacja dotyczy całej struktury testowanego układu, bez uwzględnienia buforów wejściowych i wyjściowych. Pomimo tej niedoskonałości symulator spełnia w praktyce swoje zadanie.

W skład pakietu wchodzi doskonale opracowana dokumentacja oraz szereg programów przykładowych. Programy dobrano w taki sposób, aby maksymalnie ułatwić poznanie możliwości kompilatora. Ogromnie pomocna w czasie pracy z CUPL'em jest ściągawka zawierająca skrót podręcznika, której stosowanie pozwala uniknąć ciągłego wertowania dość grubego podręcznika.

CUPL jest niezwykle uniwersalny, jego biblioteki

uwzględniają szereg układów programowalnych. Są wśród nich zarówno popularne architektury PAL (P10..20V/R/L/II), GAL (16/20/22) oraz PROM (do 8x8k). W tej wer-

sji CUPL ma szansę zaspokoić większość potrzeb niewielkiego biura konstrukcyjnego.

Dystrybutor: ELMARK



ZALETY

- ✓ zoptymalizowana zawartość bibliotek kompilatora,
- ✓ niewielkie wymagania w stosunku do komputera,
- ✓ przejrzysty i bardzo "logiczny" język opisu projektu,
- ✓ doskonała dokumentacja toku realizacji projektu,
- ✓ wbudowany symulator,
- ✓ prosta obsługa programu.

WADY

- ✗ niepełna symulacja projektu,
- ✗ niezbyt dobre komunikaty o błędach,
- ✗ brak możliwości podziału projektu na kilka mniejszych układów,
- ✗ brak mechanizmów ułatwiających dobór układu do wymagań projektu.

CUPL Total Designer v. 4.2

Jest to kompilator bardzo zbliżony do CUPL Palexpert'a, który przedstawiliśmy powyżej. Główna różnica pomiędzy systemami polega na znacznym rozbudowaniu bibliotek dostępnych podzespołów, przy jednoczesnym ograniczeniu ilości dokumentacji dołączonej do pakietu. W zestawie tym całość dokumentacji zawarta została na jednej dyskietce 5.25", niezbędne jest więc jej samodzielne

wydrukowanie przed rozpoczęciem pracy z systemem.

Oprogramowanie wchodzące w skład zestawu ma wbudowane bardzo sprawne algorytmy obsługi pamięci RAM komputera (poprzez okno 640kB możliwy jest dostęp do 4GB RAM), dzięki

nieco myląca dla konstruktorów znających nomenklaturę firmy Logical Devices - standardowo CUPL Total Desig-

Cena: 1599,-

gram automatycznie dzieli projekt na kilka układów w przypadku, gdy nie mieści się w pierwotnie wybranej strukturze. Wersja, którą przedstawiamy nie posiada tych udogodnień, ale umożliwiło to osiągnięcie niezwykle niskiej ceny pakietu, unika się także konieczności stosowania klucza sprzętowego, który zabezpiecza program przed swobodnym kopiowaniem. Łatwym i stosunkowo niedrogim sposobem unowocześnienia tej wersji CUPL'a jest zakup upgrade'u do Windows'owej wersji CUPL'a 4.7, który oferuje Logical Devices posiadaczom opisywanego przez nas pakietu (cena upgrade'u ok. 2600 zł). Co ciekawe sumaryczny koszt zakupu CUPL'a T.D. 4.2 + upgrade do CUPL f. Win 4.7 jest znacznie niższy, niż bezpośredni zakup nowszej wersji. Jest to wynik stosowania przez Logical Devices dość oryginalnej polityki cenowej.

Wymagania jakie stawia to oprogramowanie komputerowi nie są wysokie - do prawidłowej pracy wystarcza już 386DX z 4MB RAM i ok. 6MB wolnego miejsca na dysku twardym.

Dystrybutor: ELMARK



czemu możliwa jest kompilacja projektów dla układów FPGA i pojemnych logicznie struktur innego typu.

Nazwa pakietu może być

ner jest wyposażony m.in. w narzędzia umożliwiające przygotowywanie projektu w edytorze graficznym (przy pomocy schematu) oraz pro-

ZALETY

(PATRZ TAKŻE CUPL PALEXPERT)

- ✓ biblioteki obejmujące niemal wszystkie architektury układów programowalnych,
- ✓ możliwość pracy bez konieczności stosowania klucza sprzętowego,
- ✓ stosunkowo niska cena upgrade'u do wersji 4.7 pod Windows,
- ✓ niska cena zestawu.

WADY

- ✗ brak dokumentacji książkowej,
- ✗ ograniczenie możliwości systemu w stosunku do standardowej wersji Total Designera.

Max+Plus II ver. 6.1

Max+Plus II jest bardzo atrakcyjnym narzędziem dla konstruktorów zdecydowanych na stosowanie układów PLD firmy Altera. System ten jest stosunkowo mało uniwersalny, ponieważ jego biblioteki obejmują tylko układy produkowane przez Alterę. Jest to jednocześnie narzędzie o wysokim stopniu zaawansowania. Max+Plus umożliwia budowanie projektów hierarchicznych, w których dopuszczalne jest stosowanie (w poszczególnych modułach) zarówno opisu tekstowego jak i graficznego. Projekt można budować także z gotowych modułów bibliotecznych opracowanych przez inżynierów Altery. W bibliotekach zawarto odpowiedniki funkcjonalne niemal wszystkich układów rodziny TTL, szereg makrofunkcji i elementów podstawowych, tzw. prymitywów (bramki logiczne, przerzutniki, wejścia i wyjścia układów).

Kompilator ma wbudowane procedury optymalizacyjne, pozwalające na automatyczne wybranie optymalnego dla projektu typu układu PLD, umożliwia także automatyczny podział projektu na

kilka układów o mniejszej pojemności.

Biblioteki dostępnych układów są nieco ograniczone, jak się jednak okazało w praktyce, obejmują one wszystkie architektury układów Altery (MAX5K, MAX7K, FLEX8K, FLEX10K,



FLASHlogic). Ograniczenie polega na zmniejszeniu ilości dostępnych układów w każdej z rodzin.

System jest wyposażony w symulator graficzny umożliwiający operowanie bezpośrednio na przebiegach czasowych sygnałów wejścio-

wych i wyjściowych, co ogromnie ułatwia analizę pracy testowanego projektu. Możliwa jest także symulacja dynamiczna (czasowa) projektu, o nieco mniejszych niż w pełnej wersji systemu możliwościach.

Max+Plus II wymaga do

pracy środowiska Windows 3.1, min. 16MB RAM, ok. 65MB wolnego miejsca na dysku twardym, do kompilacji poważniejszych projektów niezbędne jest zastosowanie koprocatora i znacznie większej ilości pamięci.

Dystrybutor: JAWI ASIC

CENA: 1099,-

ZALETY

- ✓ bogate biblioteki gotowych elementów i makrofunkcji,
- ✓ doskonała dokumentacja,
- ✓ przejrzysty i wiarygodny system pomocy kontekstowej,
- ✓ możliwość łączenia w jednym projekcie modułów definiowanych przy pomocy schematu i tekstu,
- ✓ możliwość automatycznego dzielenia projektu na kilka układów,
- ✓ łatwy w obsłudze i dokładny symulator funkcjonalny,
- ✓ łatwy w opanowaniu, "intuicyjny" interfejs użytkownika.

WADY

- ✗ wysokie wymagania sprzętowe,
- ✗ konieczność stosowania klucza zabezpieczającego.

pDS (ispStarter Kit)

Jest to najprostsze i jednocześnie najtańsze narzędzie dla projektantów chcących korzystać z układów serii ispLSI oraz pLSI firmy Lattice.

Kompilator pDS umożliwia przygotowywanie projektów dla dwóch typów układów - ispLSI2032 oraz ispLSI1016. Oprogramowanie pracuje w środowisku Win-

dows, po instalacji zajmuje na dysku twardym ok. 6MB. Twórcy tego systemu zastosowali dość oryginalne podejście projektowania - należy bowiem operować bezpośrednio na elementach architektury (GLB, komórkach I/O) układu docelowego. Wymaga to od projektanta dobrej znajomości architektury układów isp, ponieważ program nie gwarantuje żadnego wsparcia podczas rozkładania (fittingu) elementów projektu we wnętrzu układu. Definiowanie elementów projektu odbywa się na drodze opisu tekstowego, możliwe jest także korzystanie z bogatych bibliotek gotowych modułów.

Podsumowując należy stwierdzić, że pDS jest dobrym narzędziem dla początkujących projektantów. Wymaga co prawda od użytkownika nieco zaangażowania, ale zarówno diagnostyka błę-

CENA: 455,-



dów, jak i doskonała dokumentacja dołączona do zestawu czynią proces poznawania systemu mało bolesnym.

Oprócz programu pDS w skład zestawu wchodzi dodatkowo:

- ispGDS Compiler. Jest to prosty kompilator programów dla układów ispGDS (programowanych w systemie elektronicznych przełączników). Pracuje on w środowisku DOS.
- isp Daisy Chain Software. Program ładujący pliki *.JED do układów isp. Możliwa jest instalacja tego programu dla DOS'a i dla Windows.
- ispCODE. Procedury obsłu-

gi układów isp, które są napisane w języku C. Można je wykorzystać w samodzielnie przygotowywanych programach.

Kolejna atrakcja, która kryje Starter Kit są próbki układów isp (ispLSI2032, ispGAL22V10, ispGDS14) oraz programator i kabel łączący programator z płytka drukowaną, na której zamontowa-

ne są programowane układy isp.

Całość w sumie robi bardzo dobre wrażenie; zawartość zestawu nie jest dobrana przypadkowo, pozwala niemal „od ręki” rozpocząć samodzielne projektowanie układu.

Dystrybutor: WG Electronics

isp Synario System

Twórcami tego systemu są dwie znane w „światku” PLD firmy - DATA I/O oraz Lattice. Jest to oprogramowanie przygotowane dla Windows 3.1, co wydaje się być uzasadnione, ponieważ interfejs graficzny jest wykorzystywany zarówno na etapie projektowania (do rysowania sche-

metycznego) widać, że producent oprogramowania podszedł do klienta bardzo poważnie - zestaw zawiera obok typowej dokumentacji i dyskietek instalacyjnych, także próbki układów isp firmy Lattice (ispLSI2032, ispGAL22V10 oraz ispGDS14), programator z kablem połą-

niemal natychmiastowe wykonanie projektu.

Pomimo ograniczonych bibliotek oprogramowanie zapewnia kompilację projektów dla bardzo atrakcyjnych układów Lattice'a - są to wszystkie układy rodziny GAL, ispGDS, ispGAL22V10 oraz ispLSI1016/24, ispLS2032..96.

System projektowy wyposażono w szereg bibliotek, zawierających wszystkie podstawowe symbole elementów (przerzutniki, bramki), a także całe bloki funkcjonalne (rejestry, liczniki, multiplexery, itp.). Najprostszym sposobem utworzenia projektu jest narysowanie jego schematu, istnieje jednak możliwość stosowania opisu tekstowego (w języku wysokiego poziomu ABEL) i hierarchicznego łączenia tak tworzonych bloków.

System zawiera dobrze opracowany system pomocy hipertekstowej, brakuje jednak pełnej diagnostyki błędów z możliwością bezpośredniego wskazania miejsc w których powstały.

Programy wchodzące w skład systemu zajmują po zainstalowaniu ok. 12MB na dysku twardym.

Dystrybutor: WG Electronics

ZALETY

- ✔ niska cena,
- ✔ bogate wyposażenie dodatkowe (próbki układów isp, programator, kabel),
- ✔ precyzyjna, dobrze opracowana dokumentacja,
- ✔ natychmiastowa diagnostyka błędów rozkładu projektu,
- ✔ bogate biblioteki gotowych elementów funkcjonalnych,
- ✔ prostota obsługi.

WADY

- ✘ brak symulatora czasowego i funkcjonalnego,
- ✘ ograniczona ilość układów dla których można przygotować projekt.

Cena: 1590,-

ZALETY

- ✔ bardzo bogate wyposażenie dodatkowe zestawu (programator isp, próbki układów, kabel do programowania),
- ✔ bogate biblioteki gotowych elementów,
- ✔ możliwość tworzenia projektów hierarchicznych,
- ✔ możliwość łączenia w jednym projekcie modułów definiowanych przy pomocy schematów i tekstu,
- ✔ wykorzystanie popularnego języka opisu projektu - ABEL,
- ✔ brak konieczności stosowania klucza sprzętowego.

WADY

- ✘ mało intuicyjna obsługa,
- ✘ konieczność stosowania opisu tekstowego wektorów kontrolnych w symulatorze funkcjonalnym,
- ✘ szczegółowa dokumentacja dostarczana jest tylko na płycie CD-ROM.

Cena: 1990,-



matów), jak i testowania funkcjonalnego (analiza przebiegów kreślonych przez program symulacyjny). Już po rozpakowaniu pudełka (jak widać na zdjęciu bardzo es-

zerceniowym i CD-ROM z rozszerzoną wersją dokumentacji w postaci plików *.pdf. Kupując ten zestaw oprogramowania otrzymujemy kompletny system umożliwiający

MACH XL ver. 3.0

Jest to najnowsza wersja systemu MACH XL, przygotowana przez AMD specjalnie dla konstruktorów stosujących układy rodzin PALCE oraz MACH.

Oprogramowanie jest dostarczone na pięciu dyskietkach 3.5", dodatkowo dołączona jest także dyskietka instalująca bibliotekę WIN32S do Windows. W skład pakie-

tu wchodzi także bardzo dobrze opracowany podręcznik, zawierający wiele programów przykładowych oraz katalog układów MACH1..4.

Program pracuje w środowisku Windows 3.1, co powoduje, że minimalne wymagania sprzętowe programu są stosunkowo duże. Nie do końca jasne są powody dla jakich projektanci systemu

zdecydowali się na korzystanie ze środowiska graficznego, ponieważ cały cykl projektowania opiera się na plikach tekstowych.

Składnia języka stosowanego w systemie MACH XL jest rozszerzona wersja popularnego niegdyś PALASM'a. Rozszerzenia polegają na dodaniu opisu automatów przy pomocy tabeli przejść/wyjść.

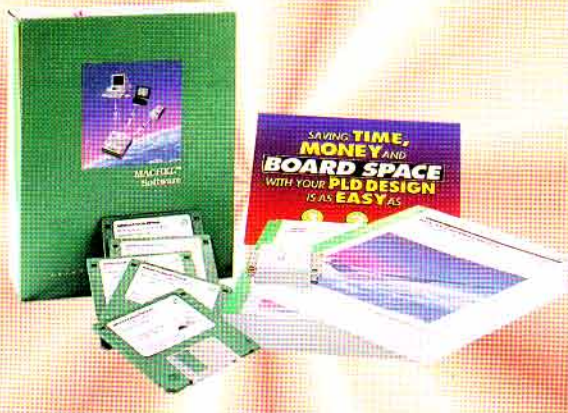
zastosowaniu polecenia selekcji warunkowej CASE, potli warunkowych i wielu in-

ZALETY

- ✓ doskonałe opracowana i bogata dokumentacja,
- ✓ duża uniwersalność, ze względu na bogate biblioteki,
- ✓ łatwość adaptacji programów opracowanych w języku PALASM,
- ✓ możliwość automatycznego optymalizowania parametrów projektu w zależności od wymagań użytkownika,
- ✓ bogata biblioteka programów przykładowych.

WADY

- ✗ konieczność stosowania klucza zabezpieczającego,
- ✗ słabe wykorzystanie możliwości interfejsu graficznego Windows,
- ✗ brak interfejsu graficznego symulatora,
- ✗ ograniczone możliwości sposobu definiowania projektu.



nych bardzo przydatnych narzędzi. Możliwe jest także deklarowanie funkcji i procedur wywoływanych przez opracowywany program.

System wyposażono w niezwykle użyteczne narzędzia, które umożliwiają optymalizację kompilacji w zależności od oczekiwań projektanta. Wbudowane w program bazy danych pozwalają na wybranie najlepszej dla danego projektu architektury, selekcję pod kątem minimalizacji ilości użytych układów scalonych lub obniżeniu kosztu produkcji wyrobu finalnego. Dzięki zastosowaniu elastycznego fittera projekt może zostać podzielony na max. 20 układów PLD.

Dystrybutor: Macropol

Prezentacja oprogramowania projektowego dla układów PLD byłaby niepełna, gdyby nie wspomnieć o możliwości gratisowego zdobycia starszych wersji programów opracowanych przez firmę AMD:

MACH XL ver. 2.0a

Jest to starsza wersja prezentowanego przez nas systemu MACH XL 3.0. MACH XL 2.0 może pracować zarówno „pod opieką” DOSi’a, jak i Windows (program instalacyjny tworzy pliki *.pil oraz *.ico, także dla Windows NT).

System umożliwia symulację funkcjonalną projektowanego układu, przy czym wektory testowe należy przygotować w pliku tekstowym (podobnie jak w CUPLi’u).

W bibliotekach dostępnych układów tego oprogramowania znajduje się szereg układów rodzin MACH1, MACH2, MACH3 i MACH4. Są wśród nich układy programowane w systemie, co zostało uwzględnione w menu sterującym pracą programu. Pliki *.JED można ładować bezpośrednio do pamięci układu poprzez interfejs JTAG.



ZALETY

- ✓ oprogramowanie można otrzymać bezpłatnie,
- ✓ łatwy w opanowaniu język programowania,
- ✓ możliwość przeprowadzenia symulacji funkcjonalnej projektu.

WADY

- ✗ ze względu na posiadane zalety (chodzi głównie o cenę), MACH XL 2.0 nie ma wad.

PALASM ver. 1.5

Znany w naszym kraju kompilator tekstowy, opracowany przez AMD. Ta wersja PALASMi’a potrafi kompilować projekty dla wszystkich układów typu PAL (PALCE) oraz kilku wybranych układów MACH.

Jest to proste, jednakże doskonale się spisujące narzędzie. Pracuje na dowolnym komputerze, począwszy od AT286, nie ma dużych wymagań w stosunku do karty graficznej (pracuje w trybie tekstowym), do efektyw-

nej pracy wystarcza 4MB RAM.

PALASM jest programem o dość długiej historii, lecz wersja oferowana przez AMD w chwili obecnej jest znacznie poprawiona w stosunku do poprzednich. Wzbogacono m.in. składnię języka - wprowadzono np. instrukcje wyboru warunku CASE, znacznie lepsze są także mechanizmy implementacji automatów.

Programy MACH XL 2.0 oraz PALASM 1.5 można zdo-



być poprzez sieć Internet pod adresami:

- [ftp://www.amd.com](http://www.amd.com),
- <http://www.macropol.com.pl>

Niedługo ruszy strona WWW Wydawnictwa AVT - obydwa pakiety udostępniemy na niej Czytelnikom EP!

Piotr Zbysiński, AVT

ZALETY

- ✓ oprogramowanie można otrzymać bezpłatnie,
- ✓ łatwy w opanowaniu język programowania,
- ✓ możliwość przeprowadzenia symulacji funkcjonalnej projektu.
- ✓ niewielkie wymagania sprzętowe.

WADY

- ✗ ze względu na posiadane zalety (zwłaszcza cenę!) PALASM 1.5 nie ma wad.

Adresy dystrybutorów oprogramowania prezentowanego w przeglądzie

JAWI ASIC Design Ltd.	Warszawa, ul. Białostocka 9/37	tel. (0-22) 18-19-41
MACROPOL	Warszawa, ul. Bitwy Warszawskiej 1920r. nr 11	tel. (0-22) 22-43-37
ELMARK	Warszawa, ul. Radna 12	tel. (0-22) 693-45-83
WG ELECTRONICS	Warszawa, ul. Nowogrodzka 42/3	tel. (0-22) 621-77-04