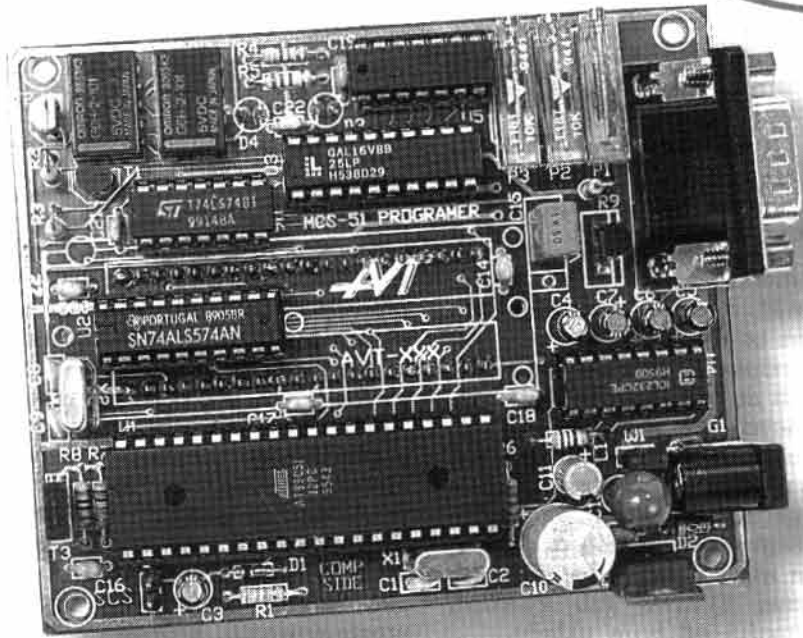


# Programator procesorów serii MCS-51 z pamięcią "Flash", EPROM/OTP

## kit AVT-320

Utrzymująca się ciągle popularność mikroprocesorów serii MCS-51 i powstanie jej wielu różnorodnych mutacji, skłoniła nas do opracowania taniego i jednocześnie uniwersalnego programatora, który swoimi parametrami i możliwościami dorównuje profesjonalnym rozwiązaniom średniej klasy.

Urządzenie programuje stosowane od dawna procesory z pamięcią EPROM, a także najnowsze mikroprocesory z pamięcią reprogramowalną "Flash" firmy Atmel.



Obecnie na rynku narzędzi dla projektantów systemów mikroprocesorowych dostępnych jest wiele urządzeń, dzięki którym możliwe jest konstruowanie nowoczesnych układów mikroprocesorowych.

O ile do zaprogramowania zwykłych pamięci EPROM wystarczy najprostszy programator, o tyle sprawa się komplikuje jeżeli chcemy zapisać program w mikroprocesorze. Do tego celu potrzebny jest odpowiedni programator często z właściwym dla danego typu układu - adapterem.

Każdorazowe pojawienie się na rynku nowych układów z pamięcią reprogramowalną zmusza producentów do oferowania dodatkowych przystawek (adapterów), których koszt jest bardzo często zbliżony do ceny samego programatora. Rozwiązaniem tego problemu jest

takie zaprojektowanie programatora, aby mógł on obsługiwać procesory w różnych typach obudów.

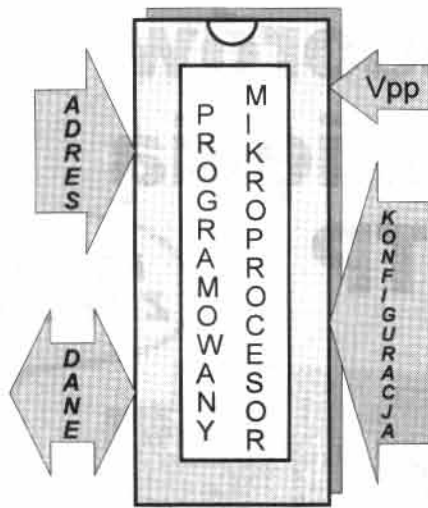
Przedstawiony w artykule programator wyposażony jest w uniwersalną podstawkę programującą typu ZIF (ang. Zero Insertion Force). Dzięki temu możliwe jest programowanie układów w obudowach dwurzędowych o szerokim rozstawie 600 mils i wąskim 300 mils (ilość wyprowadzeń: 40, 28, 24 i 20 piny). Jedynie układy umieszczone w obudowach 68-nóżkowych wymagają zastosowania adaptera, który oferowany jest oddzielnie. Wyjątkiem są układy 87C550 i 87C576, które pomimo tego, że są umieszczone w standardowej obudowie DIL-40, wymagają dodatkowego adaptera, ze względu na nietypowy układ wyprowadzeń.

### Założenia ogólne

Osobom mniej wtajemniczonych w programowanie mikrokomputerów jednocukłowych przypominać, że programowanie układu polega na podaniu na jego końcówki sygnały niosące informację o adre-

### Dane techniczne

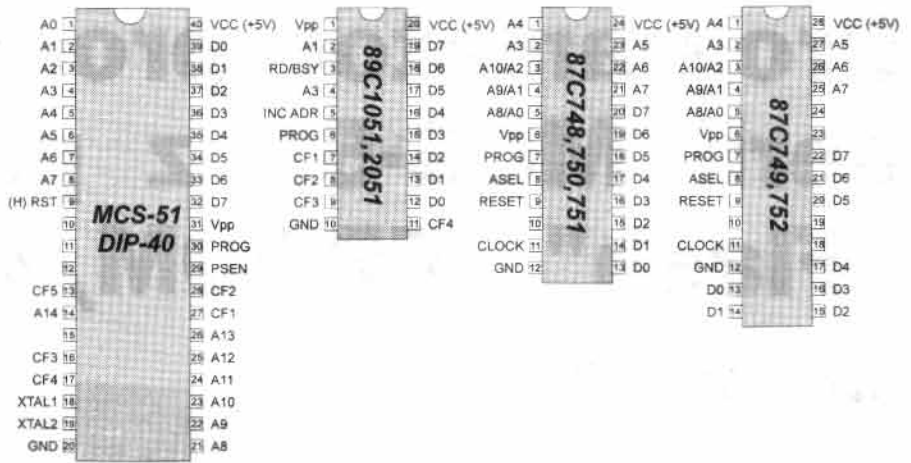
- ✓ programowanie układów z pamięcią Flash: 89C51, 89C52, 89LV51, 89LV52, 89S8252, 89C55 oraz w obudowach 20-pinowych: 89C1051 i 89C2051,
- ✓ programowanie układów z pamięcią EPROM: 87C51, 87C51FA, 87C51FB, 87C51FC, 87L51FA, 87L51FB, 87C52, 87C54, 87C58, 87C504, 87C508, 87C524, 87C528, 87C575, 87C652, 87C654 oraz w obudowach 24-pinowych 87C748, 87C750, 87C751 i 28-pinowych 87C749, 87C752,
- ✓ programowanie w/w procesorów w wersji OTP
- ✓ z dodatkowym adapterem ADP-44 programowanie wszystkich w/w procesorów w obudowach PLCC-44,
- ✓ z dodatkowymi adapterami programowanie: 87C451, 87C453, 87C550, 87C552, 87C576, 87C592,
- ✓ programowanie procesorów "Flash" z napięciem zasilania 5 lub 12V; funkcja automatycznego wyboru właściwego napięcia (lub ręcznie),
- ✓ napięcia programujące: 5V; 12V; 12,75V,
- ✓ nie ma konieczności stosowania dodatkowych adapterów dla obudów DIL-20, DIL-24 i DIL-28 pin,
- ✓ współpraca z komputerem PC poprzez łącze szeregowe RS-232C,
- ✓ komunikacja z programatorem za pośrednictwem programu z systemem menu (oprogramowanie dla DOS),
- ✓ kontrola włączenia urządzenia oraz kontrola stanu pracy przy pomocy diod LED,
- ✓ możliwość automatycznej kontroli typu oraz producenta programowanego układu,
- ✓ funkcja "repeat" - czyli powtarzania operacji (np. programowania kolejnych układów) przez naciśnięcie tylko jednego klawisza,
- ✓ specjalne funkcje kontrolne poprawnej pracy programatora oraz funkcje kalibracji napięć programujących,
- ✓ programowanie wszystkich rodzajów zabezpieczeń: bitów zabezpieczających, tablicy kodującej program (ang. encryption table), kasowanie pamięci w układach typu "Flash",
- ✓ zasilanie: 15VDC/200mA max., (zewnętrzny zasilacz sieciowy),
- ✓ wymiary w obudowie: 90 x 35 x 110 mm (szerokość, wysokość, głębokość).



Rys. 1. Sygnały wykorzystywane do programowania wewnętrznej pamięci procesora.

się komórki którą chcemy zaprogramować, daną do zaprogramowania oraz co nie mniej ważne, ustawienia odpowiednich poziomów logicznych na tzw. końcówkach konfigurujących. Po tej czynności należy podać na odpowiedni pin napięcie programujące ( $V_{pp}$ ), zwykle znacznie wyższego od standardowego napięcia zasilającego, co spowoduje zapis danej w pamięci wewnętrznej EPROM lub PEROM, w zależności od typu układu.

Podczas projektowania układu oraz analizy algorytmów programowania, posłużono się najnowszymi katalogami firm ATMEL i PHILIPS. Na podstawie zawartych w katalogach informacji z 35 wybranych typów mikroprocesorów wyodrębniono cztery zasadnicze grupy układów, różniące się rozkładem wyprowadzeń. Pozwoliło to na zaprojektowanie układu programatora tak, aby można było obsługiwać jak największą liczbę procesorów bez stosowania dodatkowych przystawek - adapterów.



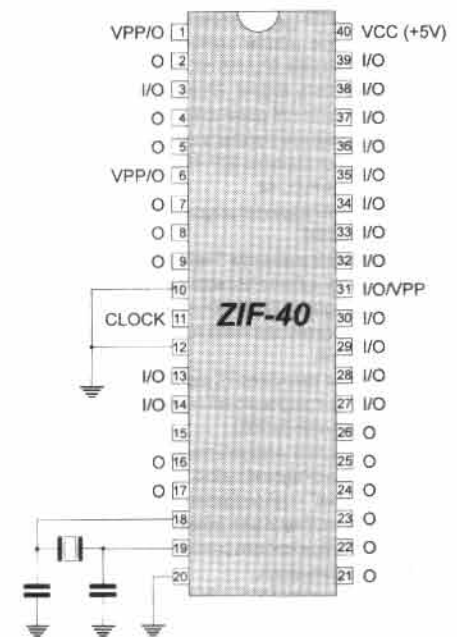
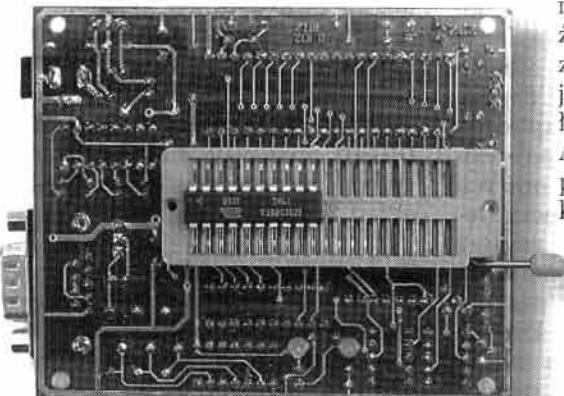
Rys. 2. Układ wyprowadzeń 4 grup mikroprocesorów, różniących się wielkością obudowy.

Podczas analizy okazało się, że wszystkie układy umieszczone w obudowach dwurzędowych 40-pinowych (lub 28, 24 i 20 pin) można umieścić w jednej podstawie, bez konfliktu z końcówką masy (GND), która najczęściej wyprowadzona jest na ostatnim pinie w pierwszym rzędzie obudowy układu, podobnie zresztą jak w większości układów cyfrowych.

Rysunek 2 przedstawia wspomniane cztery grupy układów z zaznaczonymi, aktywnymi podczas programowania, końcówkami, które powinny zostać wysterowane. I tak, A0..A14 to linie adresujące, D0..D7 linie danych, CF1..CF5 to linie konfigurujące,  $V_{pp}$  - wejście napięcia programującego, pozostałe oznaczenia są indywidualne dla każdego typu mikroprocesorów, ich znaczenie omówimy później. Uważny czytelnik spostrzeże że przy takim układzie wyprowadzeń jeżeli włożymy każdy z przedstawionych na rysunku układów do podstawki 40-końcówkowej, tak że zawsze pin 1 będzie wspólny dla każdego typu mikroprocesora, to końcówka

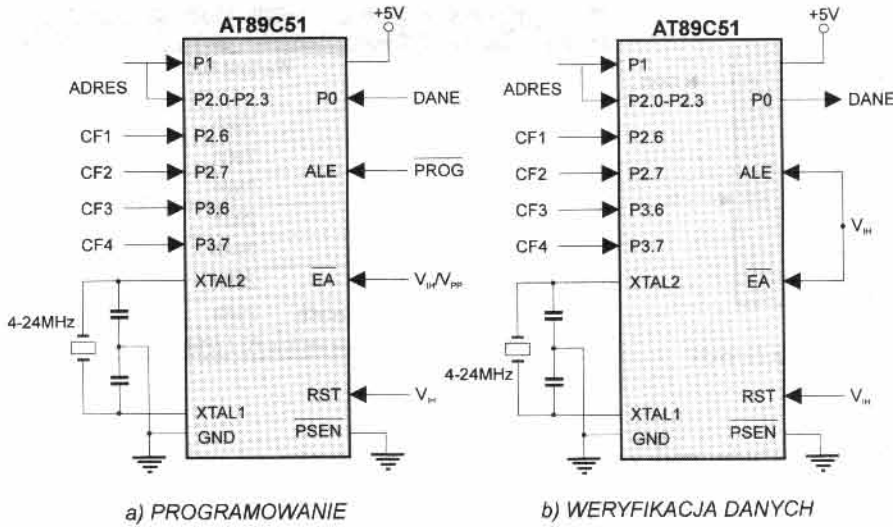
ra (przełącznika) masy. Zasilanie wszystkich układów także nie wymaga przełączania, bowiem za każdym razem niezależnie od obudowy pobierane jest z końcówki 40 podstawki programującej ( $V_{CC}, +5V$ ). Jedynie napięcie programujące  $V_{pp}$  może pojawić się na jednej z trzech końcówek. Dla podstawki 40-pinowej są to wyprowadzenia nr: 1, 6 i 31.

Oprócz możliwości przełączania napięcia  $V_{pp}$  pomiędzy wspomnianymi końcówkami podstawki programującej, należało przewidzieć, które z jej wyprowadzeń mogą być zdefiniowane podczas operacji programowania i weryfikacji, jako wejściowe, wyjściowe bądź dwukierunkowe, co występuje w przypadku linii danych D0..D7.



Rys. 3. Przyporządkowanie sygnałów do wyprowadzeń podstawki ZIF-40.

masy znajdzie się w położeniu nie kolidującym z którąkolwiek z linii sterujących układów pozostałych. I tak, dla układów ATMEL'a 89C1051/2051 pin masy znajdzie się na końcówce 10 podstawki programującej, dla układów serii 87C7xx masa to końcówka 12, toteż patrząc na układy z serii MCS-51 DIP40 widać że piny 10 i 12 są wolne i nie wymagają dołączenia układu komutato-



Rys. 4. Programowanie i weryfikacja procesora 89C51.

Na podstawie rozważań powstał model podstawki programującej, która może obsłużyć wszystkie z ponad 30 typów układów wymienionych wcześniej. **Rysunek 3** przedstawia przyporządkowanie odpowiednim pinom podstawki, właściwych jedno- (ozn. O - output) lub dwukierunkowych (ozn. I/O - input/output) portów. Symbol VPP/O (lub I/O/VPP) oznacza, że na tej końcówce musi istnieć możliwość przyłączenia napięcia programującego lub portu wejścia - wyjścia w celu zapisania bądź odczytu danej końcówki.

Zgodnie z wcześniejszym założeniem piny 10, 12 i 20 zostały zwar-

te do masy, co ułatwia problem zasilania programowanego układu. Dodatkowo dla układów 87C748..752 do prawidłowej pracy wymagany jest zewnętrzny sygnał zegarowy o częstotliwości co najmniej 1.2MHz, który zostaje doprowadzony do końcówki 11 (CLOCK).

Procesory 40-końcówkowe wymagają do zaprogramowania dołączenia zewnętrznego oscylatora kwarcowego. Dlatego do końcówek 18 i 19 podstawki przyłączono ten element z dodatkowymi zalecanymi przez producenta kondensatorami.

### Sposoby programowania

Zanim przejdziemy do omówienia budowy i działania układu naszego programatora, warto zapoznać się z algorytmami, które obowiązują podczas operacji programowania i weryfikacji danych w mikroprocesorze. Pozwoli to na łatwiejsze zrozumienie zasady działania samego programatora i współpracującego z nim oprogramowania.

Podobnie jak w przy-

padku podziału procesorów pod względem funkcji poszczególnych wyprowadzeń, układy mikroprocesorowe można podzielić generalnie na kategorie, według których odbywa się programowanie.

Generalnie mamy do czynienia z trzema grupami układowymi.

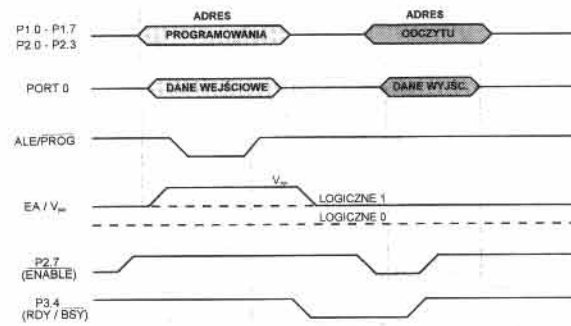
### Grupa 1.

Układy w obudowach 40-końcówkowych z pamięcią EPROM lub PEROM np. 87C51, C52, 89C51, C52, itp. Adres bajtu do zapisu (odczytu) podawany jest bezpośrednio na wejścia adresowe, których liczba zależy od pojemności wewnętrznej programowalnej pamięci (od 4kB do 32kB). I tak, np. dla układów 89C51, których wewnętrzna pamięć programu ma pojemność 4kB, ważne linie adresowe to A0..A11, a dla układu typu 87C528, który posiada pamięć aż 32kB liczba linii wzrasta do 15-tu (A0..A14). Dane podawane są bezpośrednio w postaci 8 bitów poprzez osiem wyprowadzeń, najczęściej portu P0 mikroprocesora. Jako piny konfiguracyjne CF1..CF5 wykorzystuje się linie portów P2 i P3. W zależności od podanych na nie poziomów logicznych uaktywnia się żądana operacja programowania lub odczytu danych z pamięci wewnętrznej mikroprocesora. Przykładem niech będzie **rysunek 4** który wraz z **tabelą 1** przedstawia sposób programowania układu 89C51.

Na **rysunku 5** przedstawiono przebiegi charakterystyczne podczas operacji programowania jednego bajtu danych.

Procedura programowania układu rozpoczyna się od podania napięcia zasilającego układ Vcc (+5V). Następnie należy ustawić na liniach adresowych odpowiedni adres przeznaczenia danej do zapisania. Do portu P0 powinna zostać wpisana dana do zaprogramowania. W dalszej kolejności na linie konfiguracyjne podane muszą być odpowiednie stany logiczne zgodne z tabelą 1. Po tej czynności napięcie programujące powinno wzrosnąć od wartości V<sub>IH</sub> do V<sub>PP</sub>.

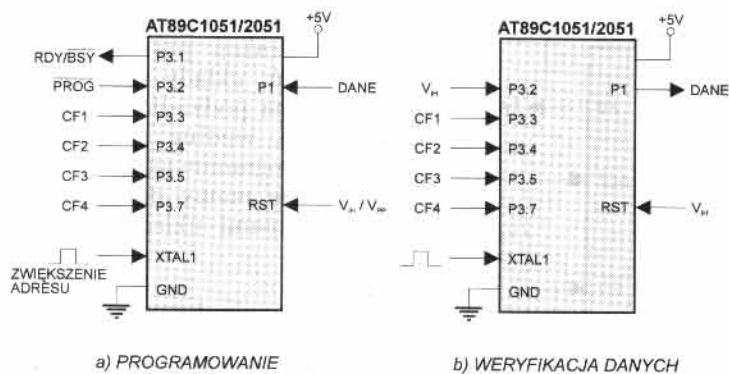
Teraz można podać na wyprowadzenie ALE/PROG impuls programujący o czasie trwania zależnym od rodzaju układu. W mikroprocesorach 40-pinowych z pamięcią EPROM zamiast jednego impulsu podaje się 25 impulsów ujemnych do zaprogramowania każdego



Rys. 5. Przebiegi czasowe podczas programowania i weryfikacji.

**Tab. 1.** Tryby programowania układu AT89C51. Kasowanie układu wymaga podania impulsu PROG na czas 10ms.

Tryb	RST	PSEN	ALE PROG	EA/V <sub>pp</sub>	CF1 P2.6	CF2 P2.7	CF3 P3.6	CF4 P3.7
Zapis danych	H	L	H-L-H	H/12V	L	H	H	H
Odczyt danych	H	L	H	H	L	L	H	H
<b>Bity zabezpieczające</b>								
Bit 1	H	L	H-L-H	H/12V	H	H	H	H
Bit 2	H	L	H-L-H	H/12V	H	H	L	L
Bit 3	H	L	H-L-H	H/12V	H	L	H	L
Kasowanie układu	H	L	H-L-H	H/12V	H	L	L	L
Odczyt sygnatury układu	H	L	H	H	L	L	L	L



Rys. 6. Tak programuje się 20-pinowe procesory 89C1051/2051.

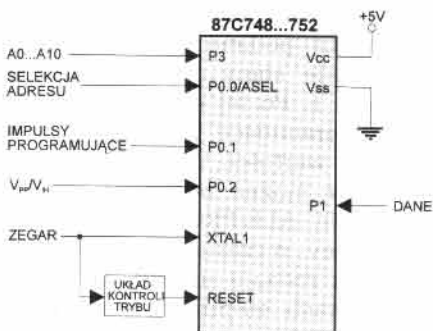
bajtu danej w pamięci programu. Po tej operacji obniżenie napięcia programującego do wartości  $V_{IH}$  kończy proces zapisu bajtu, a odblokowanie pinu ENABLE umożliwia jego weryfikację. Tak dzieje się do zaprogramowania całej wymaganej pamięci. Po zakończeniu programowania należy odłączyć napięcie programujące od podstawki ZIF (nie od programatora) i wyjąć zaprogramowany mikroprocesor.

**Grupa 2.**

To układy w obudowach 20-końcówkowych z reprogramowalną elektrycznie pamięcią PEROM typu „Flash“ a więc AT89C1051 i AT89C2051.

Mała liczba końcówek układów uniemożliwia bezpośrednie podanie adresu podczas programowania. Problem ten rozwiązano poprzez inkrementację adresu, podczas każdego jednorazowego podania impulsu dodatniego na wejście XTAL1 układu. Dane są przesyłane równoległe liniami portu P1 podobnie jak w grupie 1 układów. Piny konfiguracyjne mają podobne znaczenie, jak w przypadku układów omawianych wcześniej.

Napięcie programujące  $V_{pp}$  podawane jest na pin 1 (RST) mikroprocesora. Rys. 6 wyjaśnia sposób



Rys. 8. Znaczenie końcówek procesorów grupy 3.

**Tab.2** Wartości 10-bitowego słowa konfiguracyjnego.

Operacja	Wartość kodu	P0.1 (PGM)	P0.2 (Vpp)
Programowanie pamięci	296h	-*	$V_{pp}$
Weryfikacja pamięci	296h	$V_{IH}$	$V_{IH}$
Programowanie klucza	292h	-*	$V_{pp}$
Weryfikacja klucza	292h	$V_{IH}$	$V_{IH}$
Prog. bitu zabezpieczenia nr 1	29Ah	-*	$V_{pp}$
Prog. bitu zabezpieczenia nr 2	298h	-*	$V_{pp}$
Weryfikacja bitów zabezpieczających	29Ah	$V_{IH}$	$V_{IH}$

Znak - \* oznacza ujemny impuls na wejściu P0.1 (PGM).

obsługi układu podczas programowania jego struktury

Konfiguracja pinów w różnych trybach pracy podczas programowania układu jest podobna do poprzedniej, natomiast przebiegi charakterystyczne różnią się tym że po każdym cyklu zapisu bajtu danych podanie dodatniego impulsu na wejście XTAL1 mikroprocesora.

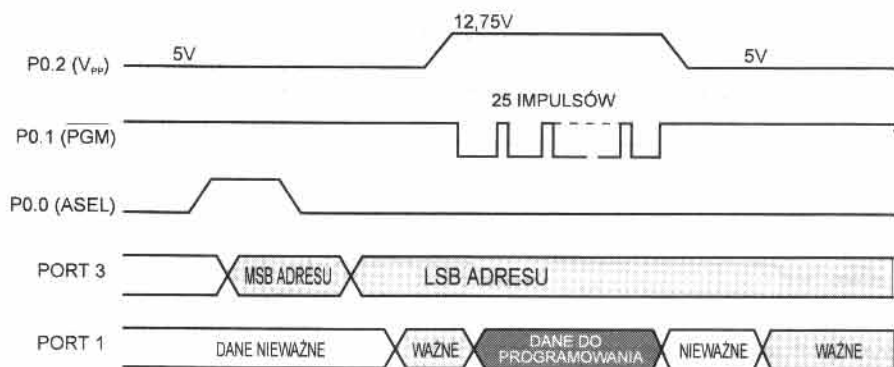
**Grupa 3 układów to procesory serii 87C748..752.**

Dane podczas programowania przesyłane są równoległe poprzez port P1 mikroprocesora. Podanie adresu wymaga podwójnego zaadresowania. Z powodu mniejszej liczby końcówek niektóre z linii adresowych są multipleksowane.

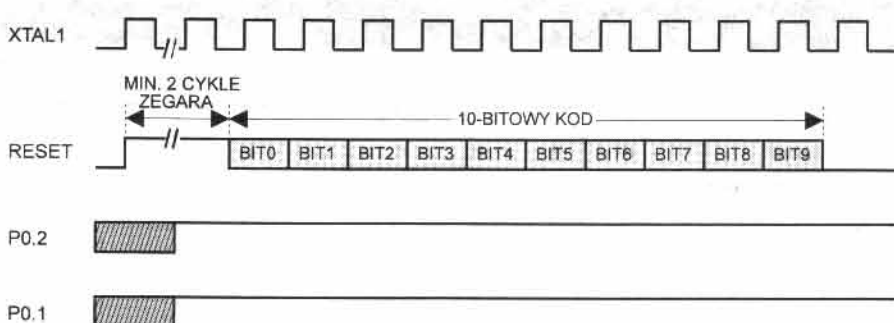
W zależności od pojemności pamięci są to A10/A2, A9/A1 i A8/A0. Najpierw podawana jest starsza część adresu na linii A8, A9 oraz A10 (dla 87C749/752), który zostaje zatrzaśnięty wewnątrz układu poprzez podanie stanu wysokiego na wejście sterujące ASEL (ang. Address Select) potem na linii A7..A0 podana jest jego młodsza część.

Rys.7 przedstawia przebiegi podczas programowania, a na rys. 8 pokazano znaczenie poszczególnych końcówek mikroprocesora podczas tej operacji.

Mikroprocesory z grupy 3, w odróżnieniu od poprzednich układów, nie posiadają wyszczególnionych pinów konfiguracyjnych pracę mikroprocesora podczas operacji programowania. Przekazanie informacji do układu o tym, co aktualnie



Rys. 7. Przebiegi podczas programowania procesorów 87C748 i 752.



Rys. 9. Sposób transmisji danych słowa konfiguracyjnego.

chcemy z nim robić (odczytywać, zapisywać program itp.) odbywa się w szczególny sposób poprzez szeregową transmisję 10-bitowego słowa konfigurującego, które przesyłane jest poprzez wyprowadzenie RESET układu. Transmisja tego słowa odbywa się synchronicznie z sygnałem zegarowym, który jest podany przez cały czas operacji programowania na wejście XTAL1 (jak na rys.7). Aby zrealizować tę operację potrzebny jest dodatkowy układ logiczny oznaczony na rysunku 7 jako „Układ kontroli trybu”. Sposób w jaki układ ma pełnić tę funkcję przedstawia **rys.9**.

W **tabeli 2** podano typowe wartości 10-bitowego kodu trybu pracy mikroprocesora wspólne dla wszystkich producentów tych układów.

Jak widać każda z wartości 10-

bitowego kodu jest liczbą parzystą, co ma szczególne znaczenie, pozwala bowiem na prawidłowe rozpoczęcie (opadającym zboczem) transmisji słowa do mikroprocesora. Dokładnie to widać na rysunku 9. Mikroprocesor dokonuje detekcji przesyłania rozkazu poprzez tzw. „bit startu“ (równy 0), który jest jednocześnie najmłodszym bitem 10-bitowego słowa konfigurującego.

Przedstawione sposoby programowania układów mikroprocesorowych serii MCS-51 mają swoje ściśle odzwierciedlenie w budowie i sposobie pracy naszego programatora.

W drugiej części artykułu zajmujemy się omówieniem układu elektrycznego prezentowanego urządzenia.

**Sławomir Surowiński, AVT**