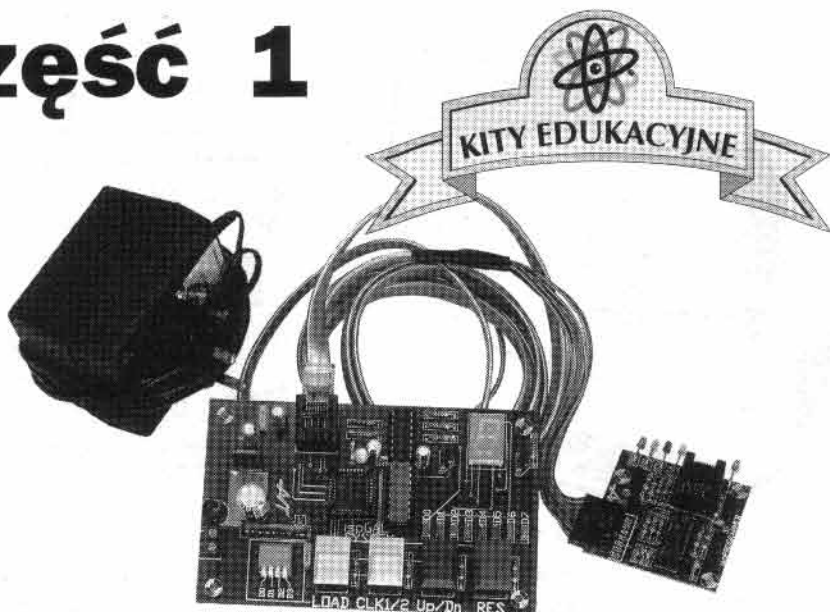


Starter Kit dla układów ispGAL, część 1

kit AVT-300

O układach PLD programowanych w systemie (ang. ISP - In System Programmability) wspominaliśmy w EP wielokrotnie. Ponieważ cieszą się one dużym zainteresowaniem wśród naszych Czytelników postanowiliśmy opracować zestaw typu Starter Kit, który umożliwi poznanie możliwości tych układów, sposób programowania, a także sposoby projektowania.



Prezentowany w artykule zestaw rozpoczyna nową serię kitów AVT, przeznaczonych głównie dla laboratoriów i pracowni szkolnych, która została nazwana przez nas serią Zestawów Edukacyjnych.

Ze względu na chęć utrzymania niskiej ceny zestawu i stosunkowo łatwy dostęp do prostego oprogramowania projektowego (typu CUPL, PALASM, ABEL) ograniczyliśmy się do wykorzystania układu ispGAL22V10, od którego opisu budowy rozpoczniemy artykuł.

Największym w chwili obecnej producentem układów ISP jest amerykańska firma Lattice, która

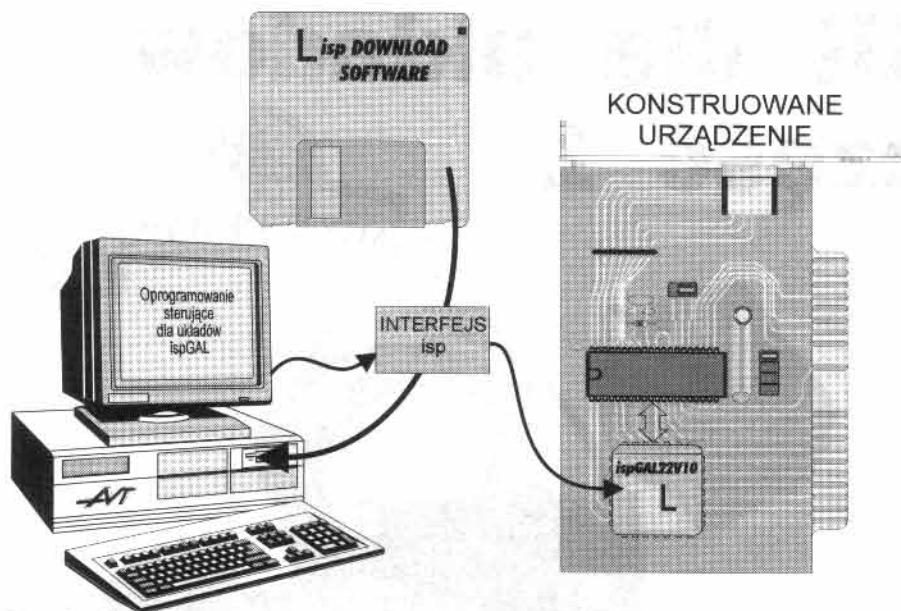
opracowała trzy rodziny układów ISP dużej skali integracji (ispLSI1000, ispLSI2000 oraz ispLSI3000). Jednocześnie wprowadzone zostały na rynek programowalne w systemie przełączniki (układy ispGDS) i niezwykle interesujący układ o stosunkowo małej pojemności logicznej ispGAL22V10. Układ ten jest pełnym odpowiednikiem funkcjonalnym i programowym standardowego układu GAL22V10, dzięki czemu wszystkie programy przygotowane dla układu zapisywane go tradycyjnie (przy pomocy specjalnego programatora) mogą być wykorzystane bez konieczności wprowadzania żadnych przeróbek. Jedynym ograniczeniem jakie trzeba brać pod uwagę podczas przenoszenia projektu, jest typ zastosowanej przez producenta obudowy dla układu i związany z nią rozkład wyprowadzeń. W przypadku układu ispGAL22V10 jest to obudowa PLCC28, stosowana także dla kilku wersji standardowego GAL22V10.

Do zaprogramowania układu ISP nie jest wymagany żaden specjalistyczny sprzęt, wystarczą następujące, łatwe do zdobycia lub samodzielnego wykonania elementy (**rys.1**):

- dowolny komputer wyposażony w równoległy interfejs drukarkowy,

Możliwości i parametry zestawu AVT-300

- ✓ uniwersalna konstrukcja pozwala wykorzystywać zarówno programy opracowane w laboratorium AVT, jak i projekty przygotowane przez użytkowników w dowolnym systemie projektowym dla układów GAL22V10,
- ✓ w ramach zestawu AVT-300 oferujemy oprogramowanie umożliwiające wpisanie plików w formacie JEDEC do struktury układu ispGAL22V10, a także szereg programów przykładowych skompilowanych przy pomocy CUPL'a do postaci JEDEC,
- ✓ zestaw umożliwia prezentację szeregu możliwości układów PLD w oparciu o architekturę GAL22V10. Ułatwiają to przygotowane przez nas programy konfigurujące układ ispGAL22V10 do pracy jako różnego typu liczniki, dekodery, rejestry, itp.
- ✓ dzięki zastosowaniu szeregu programowanych wejść możliwy jest wpływ użytkownika na działanie układu,
- ✓ napięcie zasilania: 9..15VDC lub 8..12VAC,
- ✓ pobór prądu: 250mA,
- ✓ stosunkowo niewielki koszt układu, przy jego dużych możliwościach, predestynują ten układ do zastosowań w laboratoriach i pracowniach szkolnych.



Rys. 1. Idea obrazująca stosowanie układów ISP.

- prosty interfejs pośredniczący pomiędzy układem (układami) ISP, a interfejsem Centronics,
- program dokonujący konwersji pliku zapisanego w standardzie JEDEC na ispSTREAM, stanowiący wzorcowy format dla wszystkich układów ISP. Program ten zapewnia ponadto obsługę pozostałych funkcji interfejsu ISP, tzn. odczyt zawartości programowanej matrycy, jej weryfikację, kasowanie i programowanie bitu zabezpieczającego.

Wszystkie wymienione elementy wchodzi w skład opisywanego zestawu edukacyjnego. Oprogramowanie sterujące pracą interfejsu ISP zostało opracowane w laboratorium AVT w oparciu o kody źródłowe dostarczone przez firmę Lattice. Interfejs spełniający rolę programatora opiszemy w przyszłym miesiącu.

Opis układu ispGAL22V10

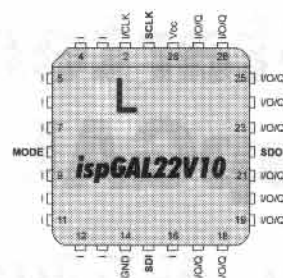
Jak wspomniano na początku artykułu układ ispGAL22V10 jest ściślim odpowiednikiem standardowego układu GAL22V10 montowanego do obudowy PLCC28. Standardowa wersja tego układu w obudowie PLCC ma cztery piny nie wykorzystane (są to wyprowadzenia 1, 8, 15 i 22) i właśnie one zostały wykorzystane do podłączenia interfejsu ISP. Pozostałe wyprowadzenia zachowują swoje atrybuty (rys.2).

Wnętrze układu GAL22V10 (pozostaniemy przy tym oznaczeniu, mając cały czas na

myśli także wersję ISP) składa się z 10 jednakowych, bardzo uniwersalnych makrokomórek OLMC (ang. Output Logic MacroCell). Schemat ideowy OLMC przedstawiono na rys.3. Każda z makrocel przypisana jest do określonego pinu wyjściowego. W zależności od położenia OLMC w układzie, do wejścia makroceli dochodzi od 8..12 termów iloczynowych, co w przypadku bardziej złożonych projektów może wymusić na projektancie konieczność dokładnego przemyślenia rozkładu fragmentów budowanego układu logicznego we wnętrzu GALa. Każdą z OLMC można skonfigurować na jeden z czterech sposobów:

- z wyjściem prostym w trybie kombinacyjnym (rys.4),
- z wyjściem zanegowanym w trybie kombinacyjnym (rys.5),
- z wyjściem rejestrowym (przerzutnik D) z wyjściem prostym (rys.6),
- z wyjściem rejestrowym (przerzutnik D) z wyjściem zanegowanym (rys.7).

Wejścia zegarowe wszystkich przerzutników w mak-



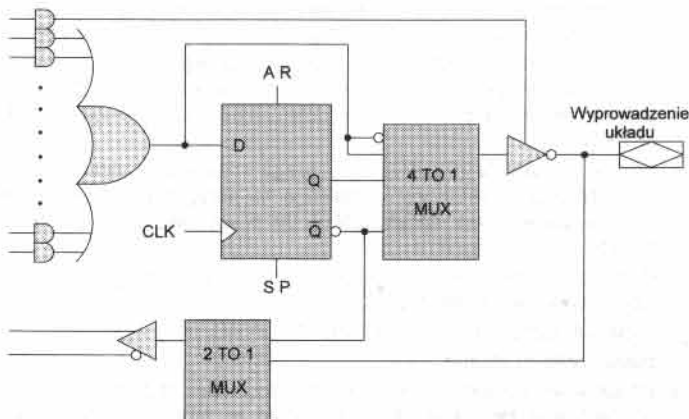
Rys. 2. Wyprowadzenia układu isp GAL 22V10.

rokomórkach są podłączone do globalnej szyny zegarowej i wyprowadzone na jeden, dedykowany pin wejścia sygnału zegarowego I/CLK (pin nr 2). Dzięki wprowadzeniu sygnału zegarowego na matrycę programowalną sygnał zegarowy można wykorzystać do budowy np. funkcji kombinacyjnych synchronizowanych sygnałem zegarowym.

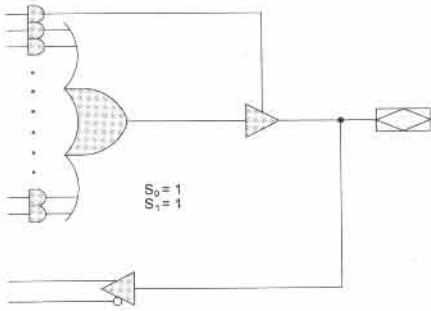
Każdy z przerzutników ma po dwa dodatkowe, bardzo użyteczne wejścia, są to:

- wejście synchronicznego ustawiania (ozn. SP),
- wejście asynchronicznego kasowania (ozn. AR).

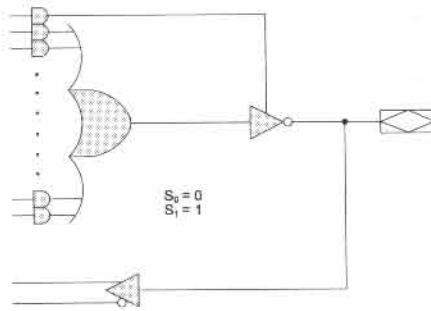
Wejścia te mogą być sterowane dowolną funkcją logiczną, ale należy pamiętać, że sygnały sterujące AR i SP doprowadzone są do wszystkich przerzutników jednocześnie. Nie dotyczy to sytuacji, kiedy w programie wpisujemy do wnętrza układu zadeklarujemy, że dany przerzutnik ma odłączone te wejścia i nie powinien reagować na pojawienie się sygnału aktywnego na którymś z wejść. Nie jest więc możliwa sytuacja kiedy np. cztery przerzutniki są asynchronicznie kasowane funkcją zbudowaną z czterech



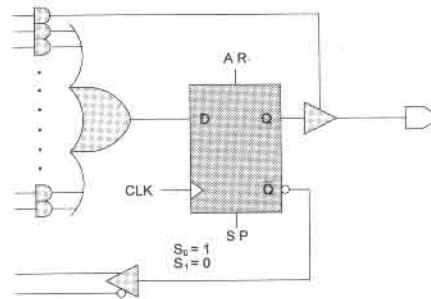
Rys. 3. Budowa komórki OLMC.



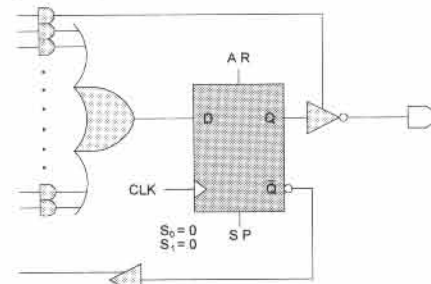
Rys. 4. Konfiguracja OLMC jako prostego wejścia/wyjścia.



Rys. 5. Konfiguracja OLMC jako zanegowanego wejścia/wyjścia.



Rys. 6. Konfiguracja OLMC jako prostego wyjścia rejestrowego.



Rys. 7. Konfiguracja OLMC jako zanegowanego wyjścia rejestrowego.

zmiennych, a pozostałe sześć innym sygnałem, będącym funkcją pięciu zmiennych. Możliwa jest natomiast sytuacja, kiedy np. cztery przerzutniki są asynchronicznie kasowane funkcją kilku zmiennych, a pozostałe sześć nie.

Struktura logiczna wnętrza układu GAL22V10 przedstawiona jest na rys.8.

Parametry elektryczne i dynamiczne układu ispGAL22V10 są następujące:

- pobór prądu, przy zasilaniu 5V: 140mA. Ponieważ pobór prądu zależy od częstotliwości taktowania układu na rys.9 przedstawiono wykres obrazujący tę zależność. Zależność ta jest identyczna dla wszystkich wersji układu ispGAL22V10,
- maksymalna częstotliwość zegarowa (dla układu ispGAL22V10-15, bez sprzężenia zwrotnego): min. 83.3MHz,
- maksymalna częstotliwość zegarowa (dla układu ispGAL22V10-15, z zewnętrznym sprzężeniem zwrotnym): min. 55.5MHz.

Opis układu

Na rys.10 przedstawiono schemat elektryczny proponowanego rozwiązania. Układ opracowany został z myślą o uzyskaniu jak największego efektu dydaktycznego, w związku z czym istnieje możliwość obserwowania działania układu na standardowym wyświetlaczu 7-segmentowym oraz na ośmiu diodach świecących LED.

„Sercem“ urządzenia jest układ US1. Wejścia i wyjścia interfejsu ISP podłączone są do 8-stykowego złącza telefonicznego (Z11), które jest zalecane przez firmę Lattice jako standard. Na złącze to wprowadzone są także linie zasilające GND oraz +5V, przeznaczone do zasilania układu buforującego w interfejsie ISP.

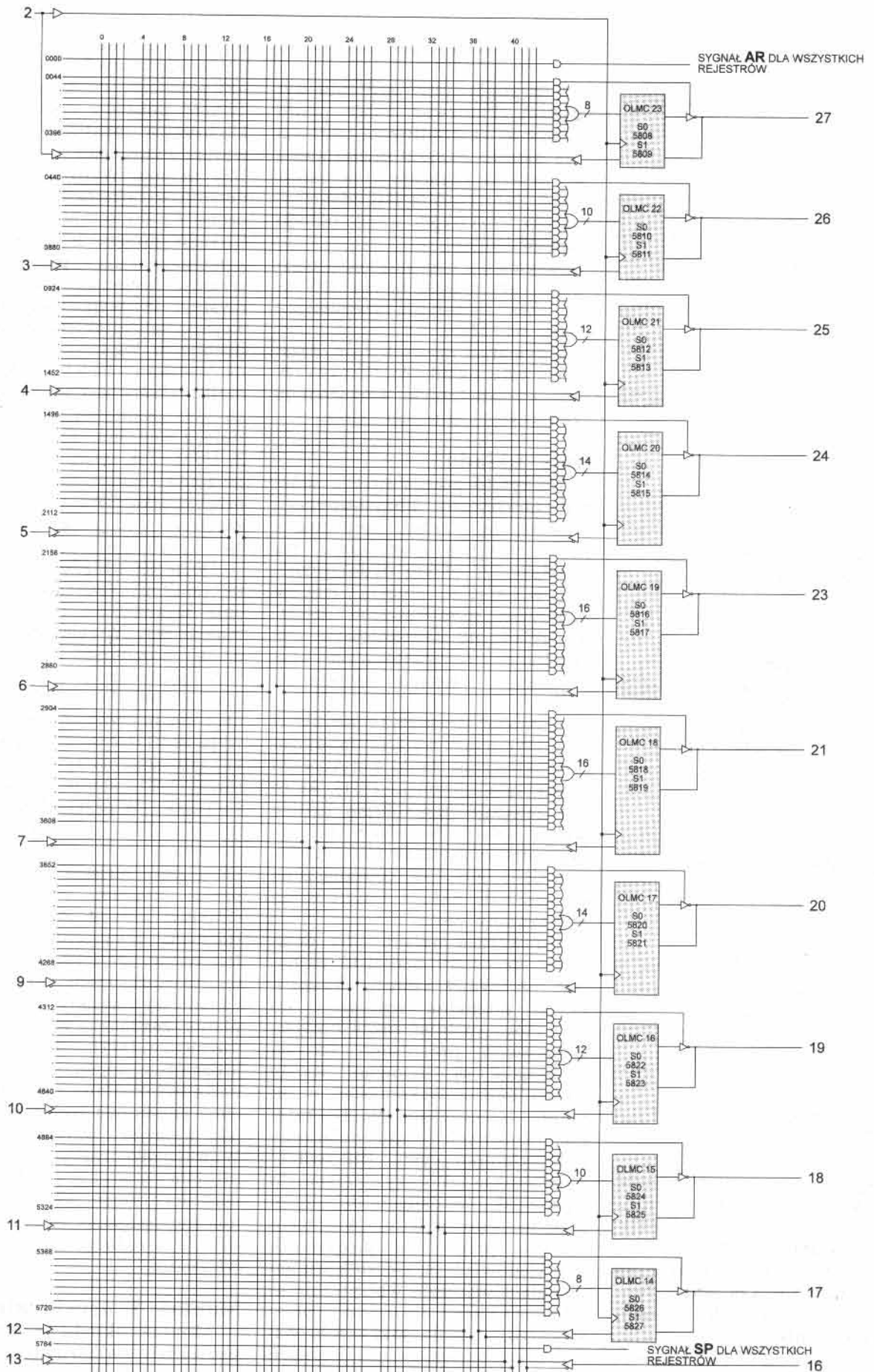
Do wejścia układu US1 dołączone są cztery przyciski monostabilne SW1..4, które w zależności od programu wpisanego do US1 mogą spełniać różne funkcje. Oznaczenia przypisane im na schemacie są umowne. Każdy z nich można wykorzystać w zupełnie dowolny sposób. Do czterech kolejnych wejść dołączony jest czteropozycyjny DIP-switch, który można także wykorzystać do wprowadzania danych do zaprogramowanego układu. W opracowanych przez nas programach przykładowych przełącznik ten zapewnia równoległe wpisywanie 4-bitowego słowa dla rejestru przesuwanego, spełnia także rolę nastawnika binarnego dla różnego typu dekodów budowanych na bazie GAL22V10.

Układ US2 (podwójny 555) zapewnia generowanie dwóch sygnałów zegarowych o różnych częstotliwościach, co zwiększa atrakcyjność pokazów i umożliwia dokładniejsze analizowanie pracy wprogramowanego do struktury US1 układu. Wyjścia obydwu generatorów zawartych w US2 dołączone są do pinów wejściowych US1 (o numerach 3 i 4). Każdy z przygotowanych przez nas programów demonstracyjnych wykorzystuje te wyprowadzenia jako wejścia multiplexera sterowanego poziomem logicznym zadawanym na wejściu CLK1/2. Wyjściem multiplexera jest wyprowadzenie 26 US1, które połączone jest na stałe z wejściem zegarowym (pin 2, US2). Tak więc dzięki zmianie poziomu logicznego przy pomocy przełącznika SW2 do wejścia zegarowego US1 podawany jest sygnał o wybranej częstotliwości.

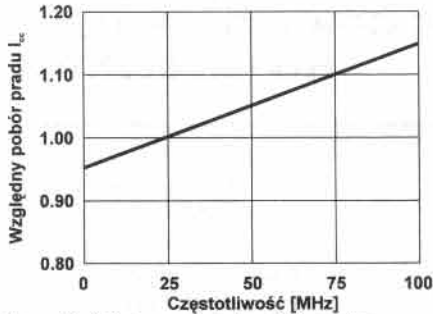
Do wyjść układu US1 dołączone są diody świecące LED D1..8 oraz wyświetlacz o wspólnej katodzie W1. W zależności od rodzaju programu wpisanego do US1 sterowane są albo diody, albo wyświetlacz. Selekcji dokonuje się poprzez zmianę stanu na wyjściu I/O1 (pin 27). W przypadku, gdy stan na tym wyjściu jest równy „0”, sterowane są diody świecące. W przypadku, gdy na wyjściu I/O1 panuje stan „1” sterowany jest wyświetlacz W1. Stan tego wyjścia jest ustalany przez program wpisywany do struktury układu. Rolę kluczy sterujących obciążeniem spełniają tranzystory T1 i T2, wraz z rezystorami sterującymi bazy - R9..11. Układ wyposażony jest w kompletny zasilacz z mostkiem prostowniczym (M1), filtrem (C3) i stabilizatorem napięcia (US3). Układ może być zasilany zarówno napięciem zmiennym (zalecane 8..12V), jak i stałym (zalecane 9..15V). W przypadku zasilania układu napięciem o większej niż podano wartości, może okazać się konieczne zainstalowanie na układzie US3 radiatora o większej powierzchni.

Montaż i uruchomienie

Montaż układu można przeprowadzić na dwustronnej płycie drukowanej, której widok znajduje się na wkładce. Roz-

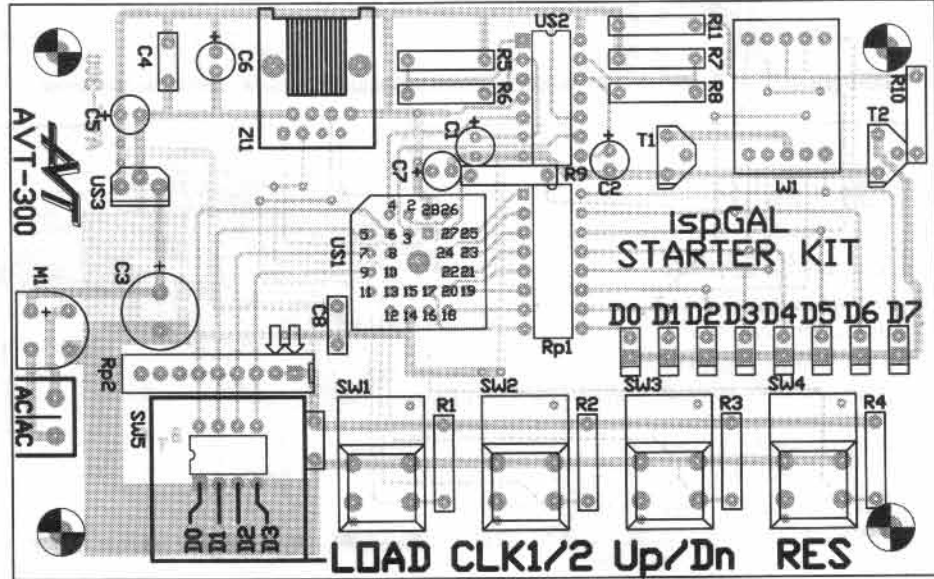


Rys. 8. Budowa struktury układu 22V10 (zarówno w wersji standardowej jak i ISP).

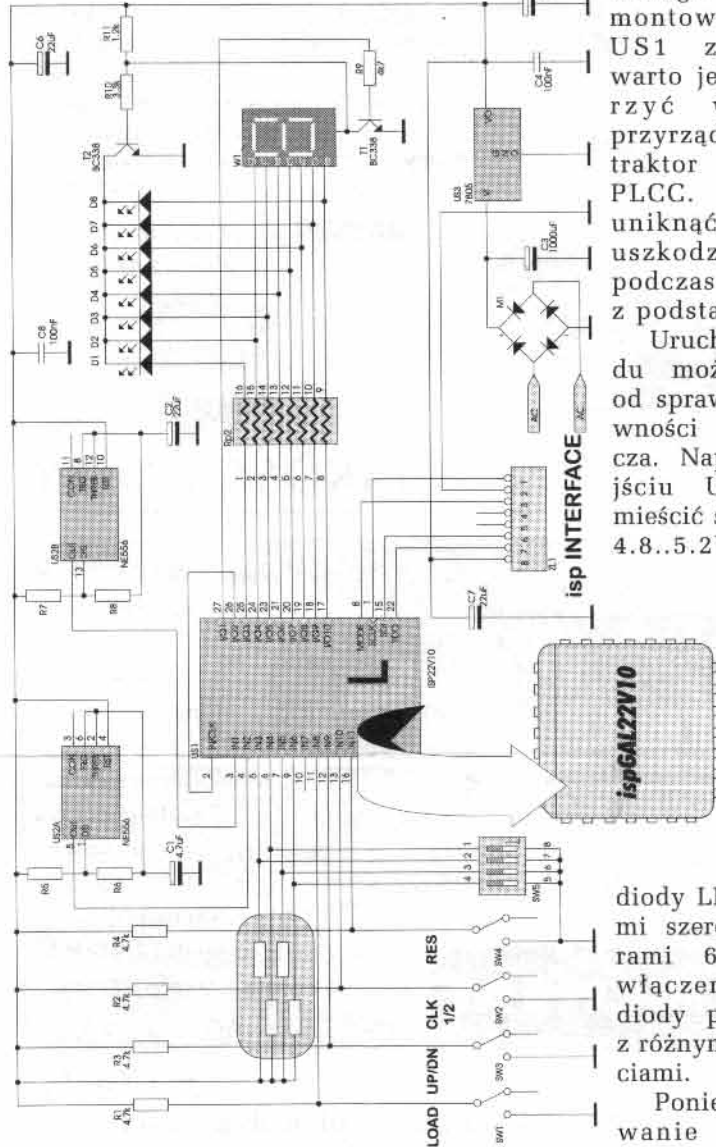


Rys. 9. Wykres zależności zmian poboru prądu przez układ ispGAL22V10 w funkcji częstotliwości.

mieszczenie elementów na płycie przedstawia rys.11. Montaż elementów należy przeprowadzić w sposób klasyczny, nieco więcej uwagi podczas montażu wymaga tylko poprawne włożenie podstawki PLCC pod układ



Rys. 11. Rozmieszczenie elementów na płycie drukowanej.



Rys. 10. Schemat elektryczny układu.

US1. W przypadku przewidywanego częstego demontowania układu US1 z podstawki, warto jest się zaopatrzyć w specjalny przyrząd, tzw. ekstraktor do układów PLCC. Pozwoli to uniknąć możliwości uszkodzenia układu podczas wyjmowania z podstawki.

Uruchomienie układu można rozpocząć od sprawdzenia poprawności pracy zasilacza. Napięcie na wyjściu US3 powinno mieścić się w granicach 4.8..5.2V. Kolejnym krokiem będzie sprawdzenie pracy generatorów US2A i US2B. Po między wyjścia generatorów i masę układu lutujemy diody LED z włączonymi szeregowo rezystorami 680Ω..1kΩ. Po włączeniu zasilania diody powinny migać z różnymi częstotliwościami.

Ponieważ przetestowanie poprawności pracy układu jest dość

kłopotliwe w przypadku, gdy układ US1 nie jest zaprogramowany, wszystkie oferowane przez nas układy będą miały wpisany w strukturę prosty program testujący. Opiszemy go dokładniej w drugiej części artykułu.

Piotr Zbysiński, AVT

WYKAZ ELEMENTÓW

Rezystory

- R1, R2, R3, R4, R9: 4.7kΩ
- R5, R6, R7, R8: 22..33kΩ
- R10: 3.3kΩ
- R11: 1.2kΩ
- Rp1: 1.5..6.8kΩ (SIP5..8)
- Rp2: 220..680Ω (DIL16)

Kondensatory

- C1: 4.7μF/16V
- C2, C6, C7: 22μF/16V
- C3: 1000μF/25V
- C4, C8: 100nF
- C5: 47μF/16V

Półprzewodniki

- D1, D2, D3, D4, D5, D6, D7, D8: LED prostokątne 2x5
- T1, T2: BC338 lub podobne
- US1: ispGAL22V10-15 lub podobny
- US2: NE556 lub podobny
- US3: 7805 lub podobny
- W1: wyświetlacz ze wspólną katodą

Inne

- M1: Mostek prostowniczy
- SW1, SW2, SW3, SW4: Mikroprełącznik monostabilny
- SW5: DIP-4
- ZL1: 8-żyłkowe złącze telefoniczne