

Procesor wizji MC44002 z rodziny System 4 Motoroli, część 2



Kontynuujemy opis układów wchodzących w skład zestawu układów System 4, opracowanych przez firmę Motorola. Opisowi tych układów poświęcamy sporo miejsca, ponieważ wśród coraz szerszego grona producentów System 4 traktowany jest jako warta dużych inwestycji przyszłość dla standardowej telewizji analogowej.

Obwody automatycznej regulacji skali szarości

Ten blok funkcjonalny dostarcza prądy sterujące wzmacniaczami wizyjnymi RGB i odbiera sygnał sprzężenia zwrotnego proporcjonalny do sumy prądów katod. Sprężenie prądowe wykorzystane jest do kontroli punktu pracy i wzmocnienia wzmacniaczy końcowych RGB. Można wyróżnić trzy pętle sprzężenia czuwające nad prądem odpowiadającym czerni (napięcie odcięcia) i kolejne trzy pętle odpowiedzialne za wzmocnienie (równowagę bieli). W końcowej części impulsu wygaszania ramki, przed rozpoczęciem aktywnych linii obrazu, w trzech kolejno po sobie następujących liniach wprowadzane są sygnały służące do kontroli torów R, G i B (tzn. po jednej linii dla każdego z torów). Impuls próbkujący „jasny” zajmuje

pierwszą połowę linii, za nim następuje impuls testujący „ciemny”.

Schemat blokowy całego układu pokazany jest na **rysunku 5**. Wartości prądów referencyjnych sterujących wzmocnieniem i poziomem odcięcia są odtwarzane w 7-bitowych przetwornikach D/A z danych zapamiętanej w trakcie regulacji fabrycznych, stosownie do odcienia (temperatury barwowej) bieli. W czasie kontroli np. czerwonego prądu „ciemnego” prąd referencyjny z przetwornika R DC DAC jest porównywany z prądem otrzymanym ze sprzężenia zwrotnego. Wartości tych prądów muszą być ze sobą zgodne. Jeśli tak nie jest, to przez rezystor R popłyne prąd dając napięcie błędu. Napięcie błędu zostaje podane na wejście komparatorów COMP 1 i COMP 2. Jeśli napięcie błędu wykracza poza zadane progi to jeden z komparatorów uruchamia zmianę zawartości licznika w górę lub w dół. W przypadku kiedy wartościami, licznik załadowany uprzednio 7-bitową wartością referencyjną nie zmienia swojej zawartości. Ustawia to histerezę układu regulacji, zapobiegająca przed częstymi zmianami punktu pracy wzmacniaczy wyjściowych. W trakcie rozkazu LOAD zawartość licznika jest wprowadzana do przerzutnika LATCH 6 (napięcie stałe w torze R), a następnie przetwarzana w przetworniku DAC 6. Otrzymany prąd jest dodawany do prądu występującego wzmacniacz R i w ten sposób pętla sprzężenia zamyka się. Dla ustawienia wartości prądu „jasnego” korzysta się z tych samych danych ustawienia fabrycznego, lecz pomnożonych przez

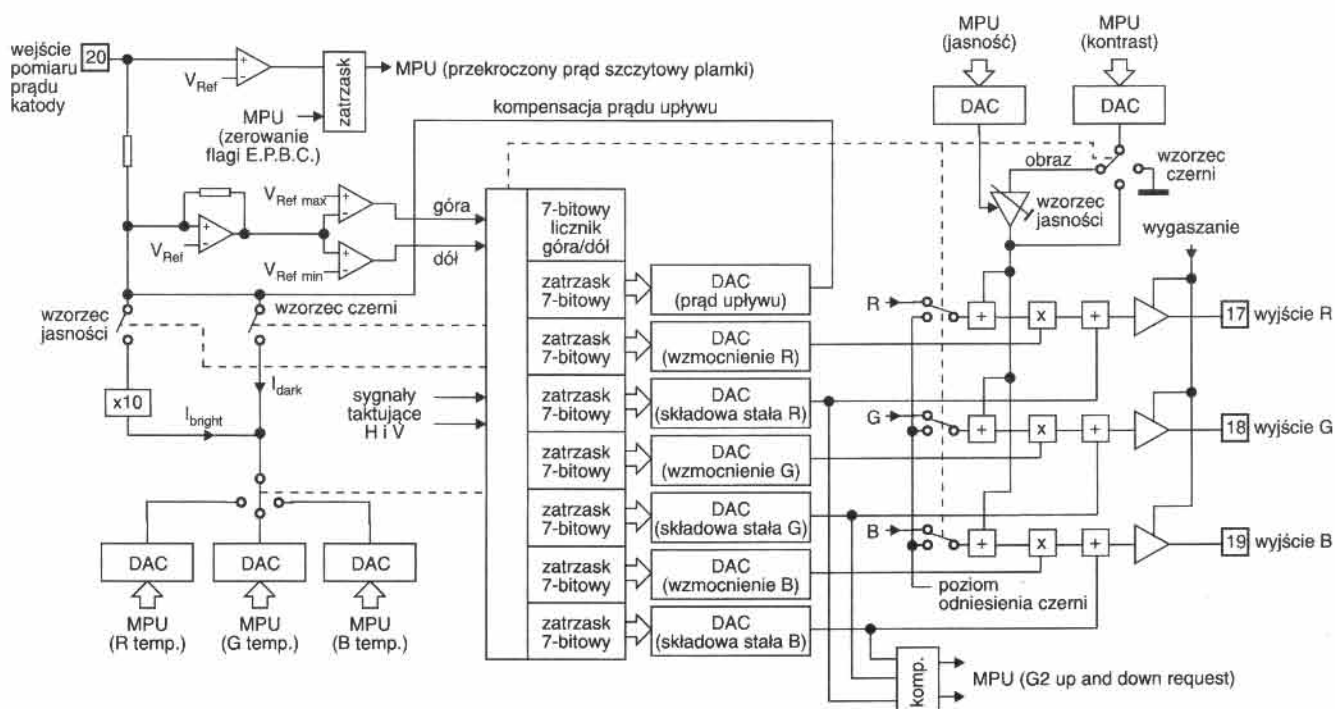
wspólny czynnik (np. 10). Wytworzone w ten sposób impulsy „jasne” doprowadza się do wzmacniaczy katodowych RGB.

Pętla sprzężenia regulują wzmocnienie tak, aby utrzymać prądy katodowe w tej samej proporcji względem siebie, jak było to ustawione dla prądów „ciemnych”, dzięki czemu zostaje zachowana współbieżność całej skali szarości.

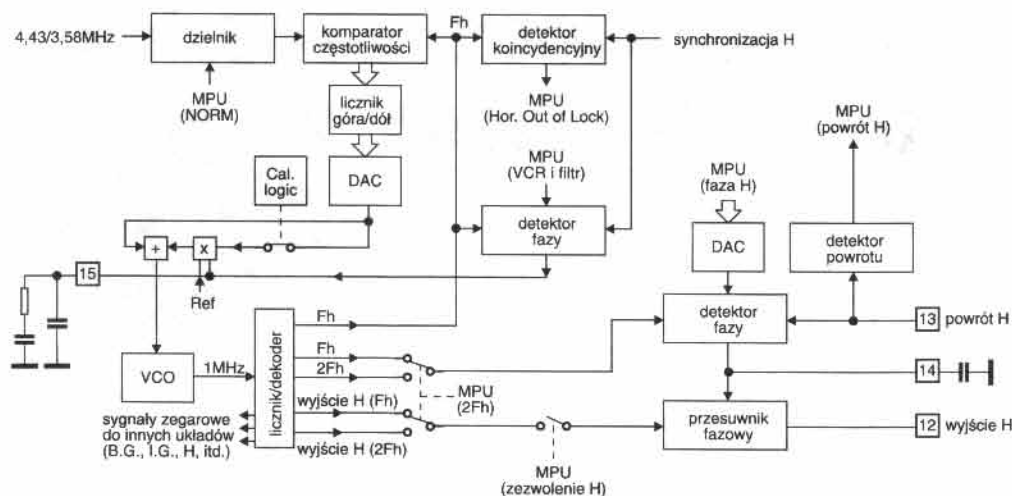
Układ sekwencyjnego przepisywania danych (SEQUENCER) z przerzutników do licznika i z powrotem, służy do kolejnego wybierania przerzutników z danymi w trakcie pracy układu stabilizacji. Rozkaz BACKLOAD przesyła dane z wybranego przerzutnika do licznika rewersyjnego (UP/DOWN COUNTER), w którym w razie potrzeby dane są korygowane, tak jak to przedstawiono powyżej.

Regulacja jasności (BRIGHTNESS) dokonywana jest poprzez prostą, jednakową zmianę piedestału we wszystkich trzech stopniach sterujących i nie wchodzi w skład pętli sprzężenia zwrotnego.

Regulacja kontrastu odbywa się poprzez zmianę amplitudy „jasnych” impulsów próbkujących. Poziom tych impulsów jest ustalany za pomocą słowa sterującego z MCU. Po ustabilizowaniu się normalnych warunków pracy, pętla sprzężenia mogą być unieruchomione odpowiednim bitem sterującym, jednak w momencie zmiany ustawienia jasności lub kon-



Rys. 5. Schemat blokowy układu automatycznej regulacji skali.



Rys. 6. Schemat blokowy obwodu synchronizacji poziomej.

trastu, obwody sprzężeń muszą być znów uaktywnione. Kompensacja dryfu wewnątrz pętli zapewniona jest przez dodatkowe sprzężenie, poprowadzone przez przerzutnik LATCH 4 i przetwornik DAC 4. Sprzężenie to, pracujące podczas powrotu ramki, służy do przeciwdziałania wszelkim dryfom sygnału z bufora, może również kompensować upływność katod, jeśli taka wystąpi. Prądy z przetworników RGB DC DAC porównuje się również z ustawionymi limitami dla sprawdzenia, czy pętla sprzężeń pracuje w swoich zakresach regulacji.

W trakcie regulacji fabrycznych, przekraczanie tych limitów w górę lub w dół, jest wykorzystane do sygnalizowania konieczności zmiany ustawienia napięcia na siatce G2 kineskopu odpowiednio w dół lub do góry. Jednorazowe zestrojenie pętli sprzężenia wystarcza do zapewnienia takich samych warunków w trakcie całego okresu eksploatacji odbiornika TV.

Obwody synchronizacji poziomej

Obwody synchronizacji poziomej składają się z dwóch pętli sprzężenia fazowego: pierwszej, sprzężonej z impulsami synchronizacji przychodzącymi wraz z odbieranym sygnałem, oraz drugiej, której zadaniem jest utrzymać stopień sterujący końcówką odchylenia w fazie z impulsem powrotu linii. Schemat blokowy obwodu synchronizacji poziomej pokazany jest na rysunku 6. Ze względu na tolerancje elementów w strukturze układu scalonego, częstotliwość własna generatora VCO musi być okresowo kalibrowana: podczas procedury startu po włączeniu zasilania, oraz podczas zmiany odbieranego kanału. Pętla sprzężenia kalibracyjnego składa się z komparatora częstotliwości sterującego licznikiem rewersyjnym. W trakcie kalibracji detektor fazowy zostaje odłączony od VCO na okres dwóch linii podczas trwania impulsu wygaszania ramki. Wynik zliczania jest przetwarzany na postać analogową i zostaje użyty do korekty częstotliwości 1MHz w VCO. Częstotliwość generowana przez VCO zostaje podzielona przez 64 (15,625kHz przy 1MHz) i porównana w komparatorze częstotliwości z częstotliwością wzorcową uzyskaną z dzielenia częstotliwości podnośnej. Różnica częstotliwości na wyjściu komparatora zmienia odpowiednio kierunek zliczania licznika, co powoduje, że VCO dostraja się do częstotliwości 1MHz. Od tej chwili generator odchylenia poziomego pracuje stabilnie i pętla kalibracji jest

aktywowana ponownie dopiero wtedy, gdy generator utraci synchronizację. W detektorze koincydencyjnym impulsy wytworzone w PLL są porównywane z impulsami synchronizacji przychodzącymi z wejścia sygnałowego. Jeśli nie zachodzi zgodność, do MCU wysyłana jest flaga o utracie synchronizacji poziomej. Aby zapewnić prawidłową współpracę z magnetowidem, za pomocą rozkazu z mikrokontrolera może być zmienione wzmocnienie detektora fazy i stała czasowa w pętli sprzężenia.

Obwód PLL dostarcza podwojoną częstotliwość linii, która w zależności od ustawienia bitu sterującego, może być podzielona przez 2 lub nie. Podwojona częstotliwość linii przewidziana jest do zastosowania np. w odbiornikach z odchyleniem 100Hz.

Wybrana częstotliwość linii z PLL i impulsy powrotu linii z transformatora odchylenia są porównywane w detektorze fazowym, sygnał z detektora służy do sterowania przesuwnikiem fazy. Do ustawienia właściwego przesunięcia fazy użyte jest 6-bitowe słowo, które po przetworzeniu na postać analogową służy jako offset dla detektora fazy. W tym miejscu obwodu wykrywana jest również obecność poziomego impulsu powrotu, jeśli go brak, zostaje wysłany komunikat ostrzegawczy do mikrokontrolera, który podejmuje odpowiednie działanie.

Obwód synchronizacji pionowej

Obwód synchronizacji pionowej składa się z dwóch części: cyfrowej, zawierającej separator impulsów synchronizacji pionowej i układ rozpoznawania standardu, oraz analogowej, wytwarzającej napięcie piłokształtne. Kształt tego przebiegu może być modyfikowany sygnałami z MCU, pozwalając w ten sposób na regulację geometrii. Generowane jest również napięcie o przebiegu parabolicznym, które może być użyte do korekty zniekształceń poduszkowych. Składowa stała tego przebiegu może służyć do sterowania szerokością obrazu. Rysunek 7 pokazuje schemat blokowy tej sekcji.

Jako źródło synchronizacji może służyć sygnał doprowadzony do dowolnego z wejść dodatkowych (Y2, R G B IN). Wydzielenie sygnału synchronizacji pionowej z zespolonego sygnału wizji odbywa się w separatorze. Separator składa się z komparatora, licznika rewersyjnego i dekodera. Licznik zlicza w górę kiedy impuls synchronizacji jest w stanie wysokim, i w dół dla stanu niskiego. Wyjście dekodera jest porównywane z zadanym poziomem przełączania,

który zostaje osiągnięty dla wysokich zawartości licznika, czyli w czasie trwania szerokich impulsów synchronizacji pionowej.

Generator odchylenia pionowego rozpoczyna pracę od trybu synchronizacji natychmiastowej (injection mode). Oznacza to, że generator odchylenia wyzwała się po pierwszym odebraniu impulsie synchronizacji. Detektor koincydencyjny reaguje na właściwą liczbę zliczonych linii (np. 625) i powiększa stan 4-bitowego licznika w górę. Po wystąpieniu 8 kolejnych koincydencji układ przechodzi do trybu pracy ze zliczaniem (ang. *auto countdown*), a najbardziej znaczący bit licznika jest przesłany do MCU jako flaga. Brak koincydencji, który wystąpi przy braku impulsu synchronizacji, jego obecności w niewłaściwym momencie lub obecności zakłóceń w sygnale spowoduje zmniejszenie zawartości licznika. Kiedy po 8 kolejnych brakach koincydencji licznik znajdzie się w stanie zerowym, układ wróci do trybu pracy z synchronizacją natychmiastową. Jeśli przewidywana jest sytuacja, w której dojdzie do wypadnięcia z synchronizacji (np. zmiana odbieranego kanału), można od razu wymusić przejście do trybu natychmiastowego, nie czekając na 8 kolejnych braków koincydencji. W ten sposób nowy kanał będzie zsynchronizowany szybciej. Po wejściu w stan synchronizacji kontroler przywróci tryb automatyczny.

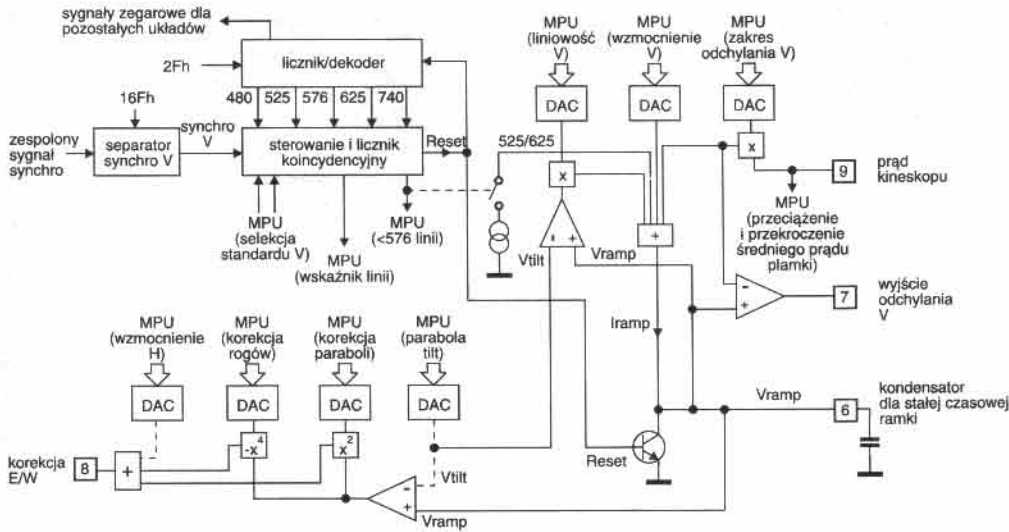
W niektórych sytuacjach współpracy z magnetowidem, takich jak np. przewijanie z podglądem, istnieje możliwość że przychodzący obraz będzie zawierał niewłaściwą ilość linii, co oznacza że do licznika wysłany zostanie sygnał o kolejnych niekoincydencjach. W tych warunkach, jeśli układ pracował w trybie zliczania, nastąpi przejście do trybu natychmiastowego. Komunikat wysłany do kontrolera sygnalizujący brak synchronizmu w pionie, nie musi być w tym przypadku brany pod uwagę przez MCU, aż do momentu utraty również synchronizacji poziomej, co zostanie zasygnalizowane osobnym komunikatem. Komunikaty o synchronizmie w poziomie i pionie tworzą razem niezależny test stwierdzający obecność sygnału. Funkcja logiczna OR dwóch flag, zarówno w przypadku obecności jednej jak i obu, potwierdzi obecność sygnału.

Częstotliwość generatora odchylenia pionowego ma dwie wartości graniczne wynikające z ilości zliczonych linii. Dla standardu 50 Hz i 625 linii są to wartości:

$$50 \times 625 / 740 = 42,2 \text{ Hz (min.)}$$

$$50 \times 625 / 480 = 65,1 \text{ Hz (max.)}$$

Gdy odchylenie pionowe pracuje w trybie natychmiastowej synchronizacji, zerowanie (reset) licznika linii zostaje zablokowane tak, aby ignorowane były wszystkie impulsy przed osiągnięciem liczby 480. Zapobiega to wszelkim przypadkowym synchronizacjom w okolicach środka obrazu. Jeśli natomiast licznik osiągnie liczbę 740 linii, zostaje on resetowany; odpowiada to dolnej granicznej częstotliwości odchylenia. Wybranie takich właśnie wartości granicznych zostało podyktowane kompromisem pomiędzy szerokim oknem czasowym potrzebnym dla szybkiego chwytania synchronizacji a wąskim oknem wymaganym dla dobrej odporności na zakłócenia. Ponieważ przewidziana jest praca przy podwojonej częstotliwości od-



Rys. 7. Schemat blokowy obwodu synchronizacji pionowej.

chylania pionowego, zatem dla 100Hz ($2 \times 50\text{Hz}$) zmieni się również proporcjonalnie górna i dolna częstotliwość graniczna. Ostatnią z możliwości jest praca z wymuszoną przez kontroler ilością linii, zarówno 525 jak i 625. W tym trybie sygnał wejściowy nie jest w ogóle brany pod uwagę. W przypadku braku sygnału, użytecznego taki tryb pracy pozwala na zachowanie stabilnego rastu i symboli OSD.

Obwód rozpoznawania standardu pracuje na zasadzie sprawdzania czy ilość linii jest większa czy mniejsza od 576. Informacja o ilości linii przesyłana jest do MCU, gdzie stosownie do programu ustawiane są odpowiednie bity sterujące.

W analogowej części układu wytwarza się przebieg piłokształtny, wykorzystując regulowane źródło prądowe ładujące zewnętrzny kon-

densator przyłączony do końcówki 6. Amplituda piły zmienia się zgodnie z regulacją źródła prądowego (regulacja wysokości obrazu), w momencie rozpoznania standardu 525 linii automatycznie zmienia się o 1,2 raza. Regulacja liniowości pionowej jest realizowana przez dodawanie lub odejmowanie w odpowiedniej proporcji przebiegu parabolicznego.

W celu przeciwdziałania zmianom wysokości obrazu w rytm chwilowych zmian jego jasności (tzw. „oddychanie obrazu” - BREATHING), do przebiegu piły dodaje się dodatkowy prąd korygujący, zależny od wartości prądu anodowego.

Skorygowane napięcie piłokształtne podawane jest do wzmacniacza sterującego i zostaje wyprowadzone na końcówkę 7. Napięcie to służy doysterowania stopnia mocy z lokal-

nym sprzężeniem zwrotnym. Sprężenie to jest zwykle wykorzystane do realizacji korekcji „S”. Położenie obrazu w pionie sterowane jest z MCU przez zmianę zawartości składowej stałej napięcia na końcówce 7.

Dla wyświetlania obrazu o proporcji 16:9 na standardowym ekranie 4:3 pionowa amplituda obrazu może być zredukowana do 75% pełnej wysokości.

Z napięcia piłokształtnego po podniesieniu do kwadratu otrzymywane jest napięcie o przebiegu parabolicznym, które wyprowadzone na końcówkę 8 służy do korekcji zniekształceń poduszkowych.

Przewidziane jest także przesuwanie środkowego punktu paraboli w górę i w dół w stosunku do środkowej linii obrazu (PARABOLA TILT).

W celu korekcji geometrii w narożach (CORNER CORRECTION) płaskich ekranów o dużym kącie odchylenia, do napięcia parabolicznego dodaje się składową czwartego rzędu o regulowanej amplitudzie. Składowa stała napięcia na wyjściu korekcyjnym E-W służy do regulacji szerokości obrazu. Powyższe regulacje mogą być wykonywane w układzie odchylenia poziomego z modulatorem diodowym.

Korekta wszystkich parametrów geometrii obrazu, czyli:

- wysokości
- liniowości w pionie
- przesunięcie w pionie
- korekcji „oddychania”
- zniekształceń poduszkowych
- symetrii
- zniekształceń poduszkowych
- zniekształceń w narożach
- szerokości

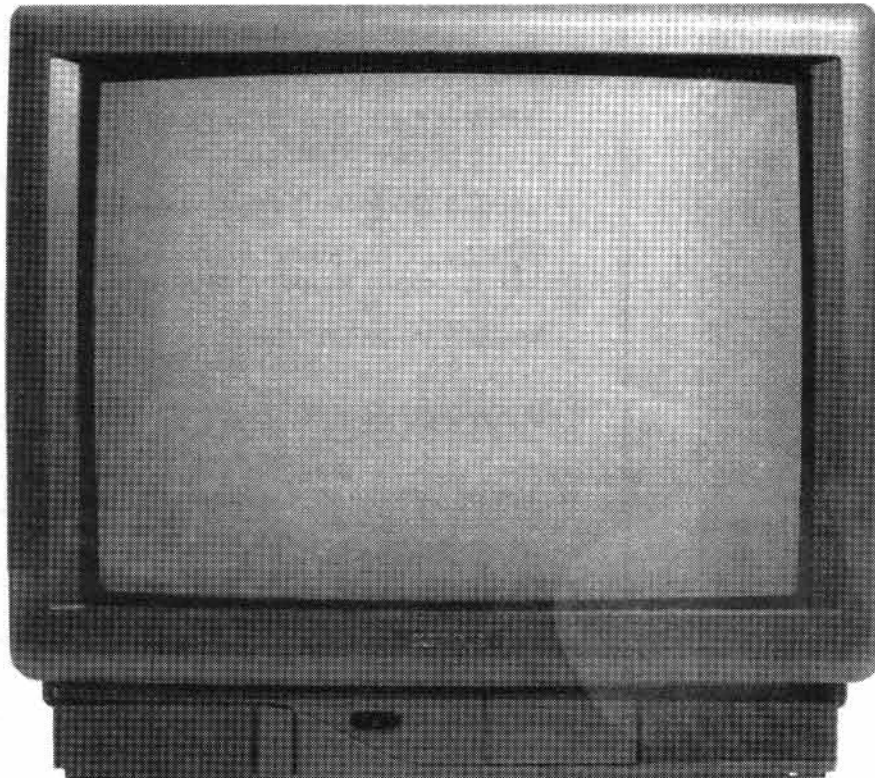
jest sterowana 6-bitowymi słowami danych przesyłanymi z MCU i zapamiętywanymi w rejestrach procesora MC44002. Również z mikrokontrolera sterowane jest blokowanie międzyliniowości i wybór długości trwania pionowego impulsu wygaszania, stosownie do standardu 625 lub 525 linii.

Napięcie proporcjonalne do prądu anodowego doprowadzone do końcówki 9 użyte jest również do śledzenia prądu kineskopu. Za pomocą elementów zewnętrznych mogą być ustawione dwa poziomy progowe. Przekroczenie pierwszego progu powoduje wysłanie do MCU informacji o przekroczeniu zadanej wartości średniej prądu kineskopu. Kontroler może zareagować wtedy np. zmniejszeniem jasności lub kontrastu do poziomu nie powodującego przekroczeń. Drugi próg wysyła ostrzeżenie o przeciążeniu w obwodzie prądu anodowego, kiedy to np. może być uszkodzony luminofor lampy obrazowej. Osiągnięcie takiego stanu musi być wykorzystane przez program np. do redukcji kontrastu lub nawet zablokowania sygnału H DRIVE zapobiegającego awarii.

Włodzimierz Dubasiewicz

Literatura

- 1 - ICs Proposals for TV & Multimedia, Motorola Inc., Analog Integrated Circuits Division publ. MK/93.
- 2 - Specyfikacja magistrali I2C, USKA-4/93.
- 3 - MC44002 data sheet, Motorola Inc. 4/94.
- 4 - MC44140 data sheet, Motorola Inc. 4/92



Odbiornik telewizyjny produkowany przez firmę Curtis Electronics w oparciu o technologię System 4.