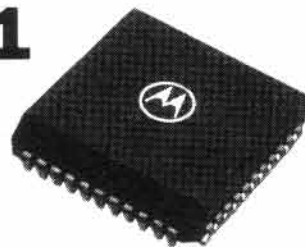


# Procesor wizji MC44002 z rodziny System 4 Motoroli, część 1



*Obserwując nowe typy odbiorników telewizyjnych odnosi się wrażenie, że ich konstruktorzy skupili się głównie na ulepszeniu elementów peryferyjnych (kineskopy, dźwięk), zaniedbując jednocześnie tor sygnałowy.*

Takie wrażenie jest być może efektem głośnych promocji nowych modeli odbiorników, w trakcie których podkreśla się głównie cechy które łatwo można zobaczyć i usłyszeć, a mniej atrakcyjne dla przeciętnego użytkownika informacje o nowych elementach pozostawia się specjalistom. Jednak często to właśnie dzięki tym elementom wiele nowych pomysłów może być zrealizowanych na skalę komercyjną.

Dobrym przykładem w dziedzinie układów scalonych jest System 4 proponowany przez Motorolę. Jest to grupa skoordynowanych ze sobą układów scalonych przewidzianych do zastosowania w torze sygnałowym odbiorników telewizyjnych nowej generacji oraz w sprzęcie multimedialnym (tab.1).

Głównym elementem Systemu 4 jest VSP (Video Signal Processor), czyli multistandardowy procesor wizji i odchylenia MC44002 (oraz jego odmiana), który wraz z niezbędnymi dodatkami stanowi wyposażenie nowoczesnego odbiornika TVC.

Niniejszy opis przedstawia główne cechy i zasadę pracy układu MC44002, który wraz ze scaloną linią opóźniającą MC44140 jest znany również pod nazwą CHROMA 4.

Układ MC44002 wykonuje całą obróbkę sygnału wizyjnego oraz sygnałów bezpośrednio sterujących odchyleniem, umożliwia również wyświetlanie dodatkowych informacji na ekranie (OSD).

Układ jest złożony głównie z obwodów liniowych i przetwarza sygnał analogowy, lecz w przeciwieństwie do wcześniejszych rozwiązań, wszystkie funkcje tego układu są sterowane mikrokontrolerem (MCU). Pozwala to na całkowitą rezygnację z zewnętrznych, strojonych elementów selektywnych i potencjometrów regulacyjnych.

Opisywany procesor wizji jest jednym z układów nowej generacji, przeznaczonych do sprzętu powszechnego użytku, które ko-

rzystają z szeregowej magistrali danych (I2C) jako łącza przenoszące sygnały sterujące. Takie rozwiązanie pozwala na uzyskanie nieosiąganego dotychczas poziomu uniwersalności rozwiązań, w których procesor wizyjny staje się „inteligentnym” elementem wykonawczym realizującym program zawarty w mikrokontrolerze. Program taki może zawierać najbardziej nawet wymyślne algorytmy działania telewizora, zgodnie z życzeniem i wyobraźnią projektanta.

Należy w tym miejscu podkreślić, że po poprawnym uruchomieniu „hardware’u” praca projektanta sprowadza się do określenia założeń funkcjonalnych, wymyślenia algorytmu ich realizacji i zapisania go w postaci programu dla mikrokontrolera. Stąd wniosek, że nowy model telewizora to właściwie „tylko” nowa wersja programu... i może kilka kosmetycznych drobiazków.

W trakcie produkcji odbiornika opartego o proponowane rozwiązanie można uzyskać nie mniej istotną oszczędność nakładu pracy, głównie dzięki wyeliminowaniu czynności ręcznego strojenia i regulacji. W przeciętnym chassis stereofonicznego, multistandardowego odbiornika TVC ilość punktów strojenia mechanicznego można zmniejszyć z ok. 35 do zaledwie 4 lub 5. To właśnie przeniesienie sterowania do mikrokontrolera stwarza możliwość zautomatyzowania czynności regulacji na linii produkcyjnej. Mogą one być wykonane szybciej, dokładniej i co najważniejsze, w sposób powtarzalny. Fabrycznie ustawione parametry indywidualne zapisywane są w pamięci nieulotnej praktycznie na cały czas „życia” odbiornika”. Aby zapewnić stabilne warunki pracy i kompensację starzenia się elementów, w procesorze wizyjnym zastosowano odpowiedni system wewnętrznych sprzężeń zwrotnych. Dzięki nim obraz po wielu latach jest tak samo doskonały jak tuż po zestrojeniu.

Procesor wizyjny MC44002 jest bipolarnym układem VLSI wykonanym w technologii o firmowej nazwie MOSAIC 1.5. W obudowie DIL 40 umieszczone są wszystkie obwody potrzebne do obróbki sygnałów wizyjnych, sygnałów synchronizacji poziomej i pionowej oraz OSD.

Wszystkie nastawy regulacyjne użytkownika (kontrast, nasycenie itp.), jak również nastawy fabryczne (geometria obrazu, biel itp.), pozostają pod stałym dozorem mikrokontrolera.

lera za pośrednictwem magistrali I2C. Daje to możliwość konfigurowania procesora wizyjnego programem sterującym, tak aby prawidłowo odtworzyć sygnał w każdym standardzie wizyjnym z jakim można się spotkać. Sekcja dekodera umożliwia w pełni wielostandardową pracę z systemem PAL, SECAM i NTSC.

Praktycznie wszystkie operacje filtracji sygnałów są przeprowadzone wewnątrz układu scalonego za pomocą filtrów próbkujących, przełączanych stosownie do odbieranego standardu, zbyteczne są zatem zewnętrzne elementy selektywne i ich regulacja.

## Ogólny opis systemu Chroma 4

Rys. 1 przedstawia uproszczony schemat blokowy na procesora wizyjnego MC44002. Procesor wizyjny jest wyposażony w dwa wejścia wizyjne (Video 1 i Video 2), do których można doprowadzić standardowy sygnał zespolony lub oddzielne sygnały luminancji i chrominancji np. po filtrze grzebieniowym lub z wejścia S-VHS. W obu przypadkach funkcje wejść są wzajemnie zamienne a wyboru dokonuje się poprzez magistralę I2C. Dekodowanie zespolonego sygnału wizyjnego obejmuje wydzielanie składowej luminancji, jej filtrację i opóźnienie oraz demodulację sygnału chrominancji do poziomu sygnałów różnicowych (R-Y i B-Y). Sygnały różnicowe są wprowadzane na zewnątrz układu scalonego i przechodzą do scalonej linii opóźniającej MC44140, gdzie dokonuje się ich korekcja w systemie PAL, lub opóźnienie o czas trwania jednej linii w systemie SECAM. Po tej operacji sygnały różnicowe powracają do MC44002.

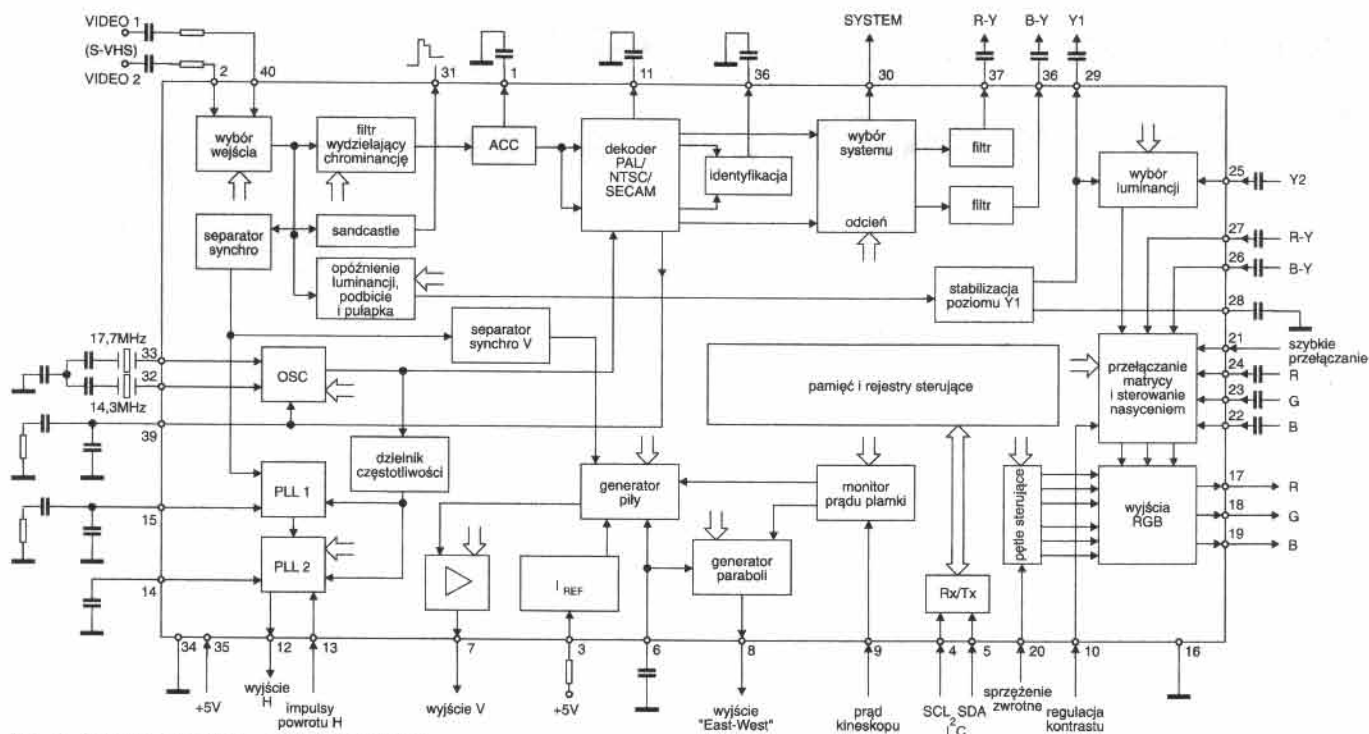
W stopniu sygnałów różnicowych przeprowadzone są regulacje (nasycenia, kontrast) wraz z matrycowaniem składowych, tak aby otrzymać sygnały RGB. W tym stopniu mogą być wprowadzone dodatkowe sygnały zewnętrzne. Czynność ta, sterowana przez MCU, obejmuje zarówno dołączenie sygnału RGB (np. teletext, OSD) jak i szybką komutację sygnału luminancji; zamiast sygnału Y1 może być włączony sygnał zewnętrzny (Y2).

Dla zmniejszenia ilości końcówek układu scalonego zewnętrzne sygnały R-Y i B-Y są wprowadzane poprzez obwód linii opóźniającej. Z sygnałów zewnętrznych Y2, R-Y i B-Y korzysta się przy poszerzeniu możliwości procesora wizyjnego o takie funkcje jak PIP lub CTI.

Końcowy stopień procesora stanowią wyjścia RGB sterujące wzmacniaczami wizyjnymi dołączonymi do katod kineskopu. Wyjścia te są kontrolowane dodatkowo przez cyfrowy system sprzężenia zwrotnego, sekwencyjnie próbkujący prąd katod. System ten spełnia także funkcję automatycznej regulacji skali szerokości.

Tabela 1. Wybrane układy scalone rodziny System 4

Oznaczenie	Funkcja	Ilość końcówek
MC44002	Multistandardowy procesor wizji i synchron. (VSP)	40
MC44140	Linia opóźniająca chrominancji	16
MC44131	Telewizyjny dekodery i procesor dźwięku Stereo/Dual	28
MC44302	Wzmacniacz p.cz. i detektor wizji + fonii	28
MC44810	Obwód PLL głowicy w.cz. z optymalizacją zestrojenia	20
MC141625	Filtr grzebieniowy PAL/NTSC	48
MC44615	Procesor/korektor geometrii odchylenia do odbiorników projekcyjnych i wieloekranowych	40
MC44614	Sterownik stopnia końcowego odchylenia poziomego	16
MC44603	Sterownik przetwornicy impulsowej zasilacza	16



Rys. 1. Schemat blokowy procesora video.

Obróbka sygnałów synchronizacji poziomej i pionowej, wchodząca w zakres czynności procesora, jest również sterowana z MCU poprzez magistralę I2C. Obwód synchronizacji poziomej korzysta z podwójnej pętli PLL i regulowanego przesuwnika fazy, synchronizacja pionowa pracuje w systemie zliczania. Wyjściowy sygnał odchylenia pionowego jest przebiegiem piłokształtnym, doprowadzonym bezpośrednio do zewnętrznego wzmacniacza mocy (zwykle w postaci układu scalonego). Na wyjściu sygnału odchylenia poziomego pojawia się impuls, którym steruje się konwencjonalny stopień mocy. Impuls powrotu linii wykorzystywany jest w drugiej pętli sprzężenia do regulacji przesunięcia fazy. W przypadku kiedy potrzebna jest korekcja E-W, można skorzystać z napięcia o przebiegu parabolicznym. Napięcie to, doprowadzone do prostego wzmacniacza mocy, może być użyte w układzie modulatora diodowego do korekcji E-W oraz do dynamicznej stabilizacji szerokości. Do monitorowania prądu anodowego kineskopu służy sygnał uzyskany z zasilacza wysokiego napięcia.

Bardziej szczegółowy opis procesora MC44002 podzielony został na 6 części i poświęcony jest omówieniu poszczególnych bloków funkcjonalnych:

### Interfejs cyfrowy

Jedną z najważniejszych cech procesora MC44002 jest zastosowanie regulacji sterowanych mikrokontrolerem w miejsce zewnętrzne potencjometrów i strojonych filtrów. Takie rozwiązanie zapewnia łatwość projektowania układów spełniających różnorodne wymagania; wystarczy zmienić program sterujący i praktycznie bez zmian elementów w układzie uzyskać zupełnie inną konstrukcję.

Procesor MC44002 pracuje z dwukierunkową, szeregową magistralą danych, znaną jako I2C. Jest to system, który szybko stał się światowym standardem w zakresie sterowania w sprzęcie powszechnego użytku.

### Dekoder Chrominancji

Głównym zadaniem tej części procesora jest dekodowanie zespolonego sygnału wizyjnego przychodzącego w dowolnym standardzie (PAL, NTSC lub SECAM), tak aby otrzymać sygnał luminancji i sygnały różnicowe koloru. Dodatkowo sygnał luminancji jest filtrowany i opóźniany za pomocą filtrów próbkujących. Te obwody dekodera, które pracują w trybie próbkowania, korzystają z sygnałów taktujących dostarczanych przez generator z zewnętrznym rezonatorem kwarcowym. Generator ten, pracujący w układzie z zamkniętą pętlą sprzężenia fazowego w czasie dekodowania PAL/NTSC, jest źródłem sygnału taktującego dla całego układu scalonego. Za pomocą bitu sterującego z MCU jest wybierany rezonator właściwy dla odbieranego standardu. Dla PAL i SECAM (50Hz, 625 linii) jest to kwarc 17,7MHz (poczwórna częstotliwość podnośnej 4,43MHz); dla NTSC (60Hz, 525 linii) jest to 14,3MHz.

Prawie wszystkie filtry, łącznie z korektorem i linią opóźniającą luminancji zostały scalone, a ich charakterystyki zależne są tylko od częstotliwości sygnałów taktujących i od wzajemnego stosunku przełączanych pojemności. Dzięki temu ich charakterystyki częstotliwościowe są całkowicie niezależne od produkcyjnego rozrzutu wartości. Jedynie elementy filtrów w pętli sprzężenia fazowego (PLL) i automatycznej regulacji sygnału chrominancji (ACC) dla ułatwienia testowania pracy dekodera nie zostały scalone. Te filtry wykonano z zewnętrznych elementów dyskretnych R i C. Rys. 2 przedstawia schemat blokowy dekodera chrominancji.

W pierwszej kolejności dokonywana jest selekcja sygnałów wejściowych (wejścia Video 1 i Video 2). Sygnały te mogą dochodzić jako standardowe sygnały zespolone lub jako rozdzielone sygnały chrominancji i luminancji doprowadzone w dowolnej kolejności do końcówek układu scalonego. Sygnały są kierowane dwoma bitami sterującymi z jednostki cen-

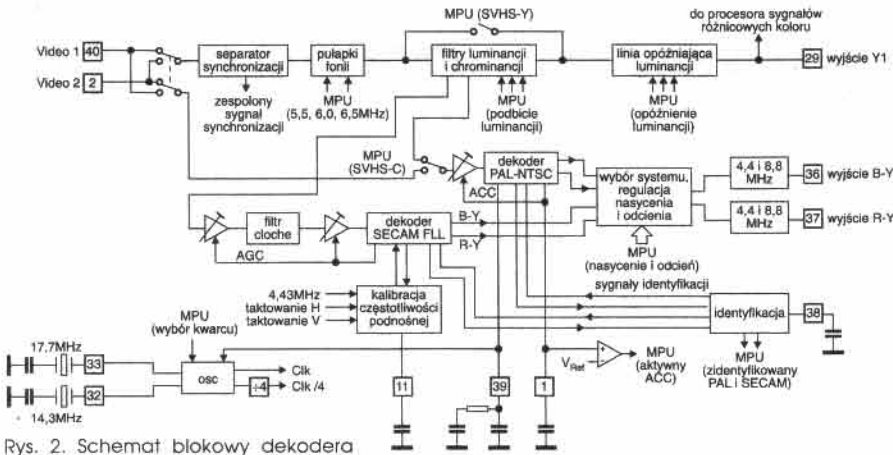
tralnej poprzez właściwe sekcje filtrujące i opóźniające.

Sygnał chrominancji w systemie PAL/NTSC lub SECAM jest wydzielany poprzecznym filtrem górnoprzepustowym, który otrzymuje sygnał z opóźnienia linii opóźniającej luminancji. Drugi zestaw odczepów dostarcza sygnał do innego filtra poprzecznego, którego zadaniem jest eliminacja podnośnej chrominancji i uwydatnienie (korekcja) sygnału luminancji. W Secamie częstotliwość zaprowa pułapki jest dynamicznie dostrajana do chwilowej częstotliwości podnośnych chrominancji.

Uwypuklenie wyższych częstotliwości składowych sygnału luminancji może być regulowane co 1dB aż do +8dB, za pomocą słowa kontrolnego z MCU. Kolejne słowa kontrolne wykorzystane jest do ustawiania opóźnienia sygnału. Możliwa jest regulacja w pięciu krokach co 56ns, co daje możliwość programowego opóźnienia maksymalnie do 280ns. Po tej operacji sygnał jest filtrowany w dolnoprzepustowym filtrze aktywnym, gdzie zostają usunięte resztkowe składowe częstotliwości taktującej. Następnie sygnał luminancji przechodzi do sekcji składowych różnicowych. Sygnał (Y1) jest wprowadzony również na zewnątrz (końcówka 29), skąd może być pobierany do wykorzystania w dodatkowych blokach funkcjonalnych.

W trybie S-VHS sygnały wejściowe są kierowane różnymi torami. Sygnał Y przechodzi w tym przypadku przez pierwszą sekcję linii opóźniającej, zawierającej pułapkę chrominancji i filtr uwypuklający. Oddzielnie doprowadzony sygnał chrominancji S-VHS jest kierowany bezpośrednio do dekodera PAL/NTSC bez filtrowania.

Ponieważ charakterystyki wszystkich filtrów i linii opóźniających zależą od częstotliwości taktującej, wybranie drugiego z rezonatorów powoduje automatyczne przełączenie się na nowy standard. Oznacza to np. przestrojenie pułapki chrominancji na częstotliwość 3,58MHz w chwili uruchomienia rezonatora 14,3MHz. W obwodach właściwych dla



Rys. 2. Schemat blokowy dekodera chrominancji.

systemu PAL/NTSC lub SECAM odfiltrowane sygnały chrominancji poddaje się detekcji. Dekoder PAL/NTSC pracuje w konwencjonalnym układzie z automatyczną regulacją wzmocnienia i powszechnie stosowanym podwójnie zrównoważonym układem mnożącym (dekoder SECAM omówiony zostanie poniżej).

Rozpoznanie aktualnie odbieranego sygnału odbywa się w MCU na podstawie stanu trzech flag (znaczników) wysyłanych przez VSP. Są to: ACC ACTIVE, PAL IDENTIFIED, SECAM IDENTIFIED. Dzięki temu, że rozpoznanie sygnału odbywa się w mikrokontrolerze, istnieje duża swoboda konfiguracji. Program może np. przewidywać w trakcie automatycznego wyszukiwania programów zapamiętywanie tylko tych stacji, które pracują w zadanym standardzie lub też kiedy nie przewidyuje się odbierania jednego ze standardów, program sterujący może blokować dekodery. Dekoder może być blokowany również z powodu niskiego poziomu sygnału.

Po detekcji zdemodulowane sygnały różnicowe dochodzą do selektora, w którym następuje wybór sygnałów z właściwego dekodera. Sygnały różnicowe z dekodera SECAM są dostarczane naprzemiennie, w przeciwieństwie do PAL i NTSC, gdzie dostępne są jednocześnie oba sygnały.

W tym bloku przeprowadza się również regulację odcienia (HUE), sterowaną 6-bitowym rozkazem przesyłanym magistralą z kontrolera. Regulacja ta jest wymagana tylko w systemie NTSC i nie powinna być używana w innych systemach. Ponieważ regulacja ta jest sterowana programowo, w razie potrzeby może być zastosowana również do sygnałów PAL.

Po regulacji odcienia, sygnały różnicowe są poddawane końcowej filtracji w celu usunięcia pozostałości podnośnych i niepożądanych produktów detekcji. Filtry mają charakterystykę podwójnej pałki, na częstotliwości podnośnej i podwójnej podnośnej koloru. Przed opuszczeniem układu scalonego poprzez końcówki 36 i 37 sygnały są wygaszane na czas powrotu linii i ramki. Funkcję linii opóźniającej 64ms spełnia towarzyszący układ MC44140, opisany w dalszej części.

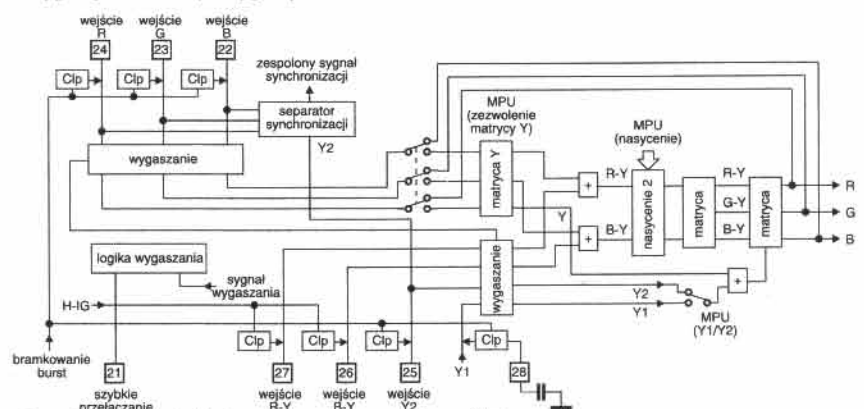
Detekcja sygnału SECAM, z uwagi na specyfikę systemu, odbywa się w innych obwodach umieszczonych równolegle w stosunku do dekodera PAL/NTSC. Chrominancja SECAM pobierana jest z filtru górnoprzepustowego do wzmacniacza o automatycznie regulowanym wzmocnieniu (AGC). Wzmacniacz zawiera filtr dzwonowy, wykonany jako rekursywny filtr próbkujący oraz układ kalib-

racji. Napięcie regulacji w pętli AGC pobierane jest z układu potęgującego. Po wzmacniaczu sygnał SECAM przechodzi przez ogranicznik. Demodulacja częstotliwości odbywa się w układzie z zamkniętą pętlą sprzężenia częstotliwościowego (FLL). Pętla składa się z trzech elementów: filtru śledzącego, detektora fazowego i filtru w obwodzie pętli sprzężenia. Częstotliwość środkowa filtru śledzącego jest zależna od trzech czynników: stałej RC elementów wewnętrznych, napięcia kalibrującego (ADJUST) i napięcia przestrajającego (TUNING). Filtr śledzący jest przestrajany dynamicznie napięciem TUNING pochodzącym z filtru zamykającego pętlę sprzężenia zwrotnego. Napięcie sterujące ADJUST kalibruje obwód objęty przez FLL i kompensuje ewentualne zmiany stałej RC. Po detektorze FLL sygnały różnicowe koloru przechodzą do następnego bloku, gdzie są poddawane deemfazie i wypracowywany jest sygnał sterujący zaporowym filtrem śledzącym SECAM w torze luminancji oraz sygnał przekazywany do bloku identyfikacji. Również tutaj generowany jest sygnał odniesienia I COMP używany do kalibracji FLL.

Kalibracja FLL zachodzi podczas każdego impulsu wygaszania pionowego, rozpoczynając się od powrotu ramki i kończąc tuż przed pionowymi impulsami identyfikacji SECAM. Prąd kalibracji I CAL jest uzyskiwany z I COMP w czasie trwania impulsu CAL (otwarcie bramki kalibracji) i jest całkowany zewnętrznym kondensatorem przyłączonym do końcówki 11. Wypadkowe napięcie V EXT jest przetwarzane na napięcie sterujące ADJUST.

**Stopień sygnałów różnicowych**

Sygnały luminancji i sygnały różnicowe ko-



Rys. 3. Schemat blokowy stopnia sygnałów różnicowych.

loru (pochodzące z dowolnego źródła), jak również sygnały RGB i szybkiego kluczowanie z zewnętrznych wejść są odpowiednio do potrzeb poziomowane, przełączane i matrycowane. Przed matrycowaniem reguluje się nasycenie. Sygnały wyjściowe R, G i B podawane są następnie do układu automatycznej regulacji skali szarości.

Schemat blokowy stopnia sygnałów różnicowych pokazany jest narys. 3. Wejścia: Y2, R-Y, B-Y oraz R, G i B doprowadzone są z zewnątrz do układu scalonego osobnymi końcówkami. Sygnał na wejście Y1 przychodzi z sekcji dekodera drogą wewnętrzną. Każdy z sygnałów wejściowych jest poziomowany i wygaszany w nieaktywnej części linii. Wejścia Y2 i R, G, B mają swoje własne proste separatory synchronizacji, zatem również sygnały doprowadzone do tych wejść mogą być użyte jako pierwotne źródło synchronizacji dla całego układu scalonego, decyduje o tym polecenie MCU.

Szybkie kluczowanie (FAST COMMUTATION), aktywne przy wysokim stanie na wejściu, steruje kluczami przełączającymi źródło sygnałów (np. podczas miksowania teletekstu z obrazem). Wybór sygnałów Y1 i Y2 odbywa się w selektorze luminancji sterowanym dwoma bitami przychodzącymi z MCU. Sygnały różnicowe koloru przechodzą przez stopień regulacji nasycenia, aby w matrycy spotkać się z sygnałem Y i pojawić się na wyjściu jako czyste składowe R, G i B.

Dla spełnienia wymagań systemu NTSC matryca w układzie MC44002 ma przełączane współczynniki matrycowania. Dostępne są 4 opcje, dostępne także podczas pracy w innych systemach oraz dla sygnałów pobieranych z wejść R G B. Wyboru opcji dokonuje się z MCU poprzez ustawienie dwóch bitów sterujących.

Sygnały z wejść R G B mogą być kierowane dwiema różnymi drogami. Mogą one być doprowadzone do wyjść bez żadnej obróbki lub mogą przejść przez oddzielne matrycowanie i stopień regulacji nasycenia. Droga sygnałów określana jest programowo. W przypadku kiedy wybrana jest druga droga, możliwa jest regulacja nasycenia koloru sygnałów pochodzących z wejścia RGB. Z obwodami regulacji nasycenia i matrycą współpracuje obwód szybkiego ograniczania prądu kineskopu sterowany sygnałem pobieranym z obwodu zasilacza wysokiego napięcia i doprowadzonym do końcówki 10.

*Druga część artykułu zostanie opublikowana w EP 2/96.*

**Włodzimierz Dubasiewicz**