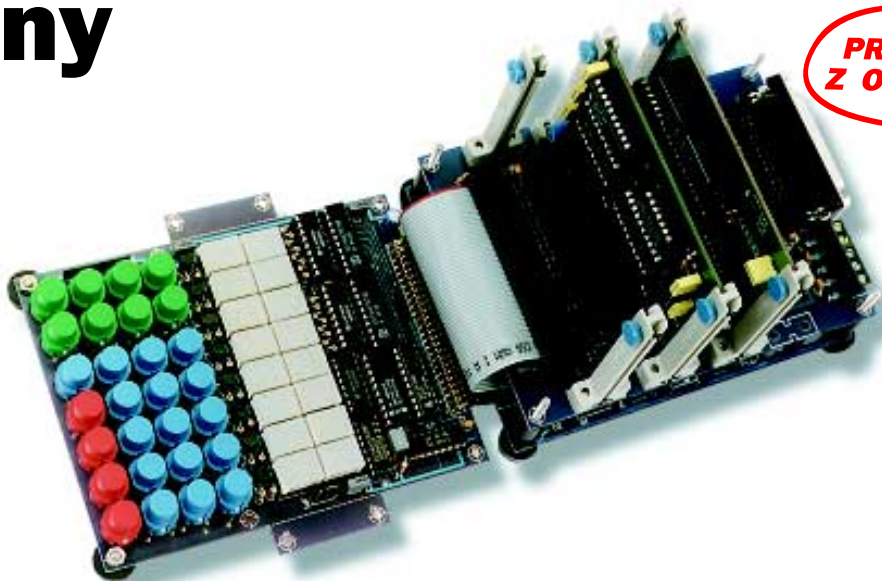


# Modułowy komputer edukacyjny

## kit AVT-399

*Przedstawione w artykule urządzenie to nie lada „gratka“ dla fanów techniki mikroprocesorowej, zarówno tych początkujących jak i zaawansowanych. Sterowników edukacyjnych na łamach EP przedstawiliśmy już kilka, żaden z nich nie przedstawiał jednak tak kompleksowego rozwiązania wszystkich zagadnień związanych z poznawaniem i wykorzystywaniem nowoczesnych mikrokontrolerów jednocukładowych. Wieloletnie doświadczenie autora w dziedzinie programowania i uruchamiania układów opartych na popularnej rodzinie MCS-51 zaowocowało powstaniem wielofunkcyjnego systemu do nauki i poznawania tajników mikroprocesorów. Poza wieloma walorami użytkowymi, przedstawiony układ potwierdza chyba powiedzenie, że „nowoczesna mikroelektronika nie musi być tylko skomplikowana, może być także piękna...”*



Każdy elektronik wcześniej czy później styka się z tematami związanymi z techniką mikroprocesorową, nie każdy jednak przyjmuje ją bez trudu, często gubiąc się w plątaninie zer i jedynek.

Wychodząc na przeciw ogromnemu zainteresowaniu techniką mikroprocesorową, od kilku miesięcy na łamach naszego bratniego pisma EdW prezentujemy cykl artykułów tzw. szkoły mikroprocesorowej, których celem jest nauka podstaw obsługi i programowania sterowników jednocukładowych. Praktyczne lekcje każdy początkujący może wykonać samodzielnie korzystając z prostego komputerka edukacyjnego, którego opis także znalazł się we wspomnianym cyklu artykułów. Zainteresowanie tym tematem przesyłało nasze najśmielsze oczekiwania. W ciągu jednego miesiąca temat stał się „oczkiem w głowie“ kilkuset naszych Czytelników.

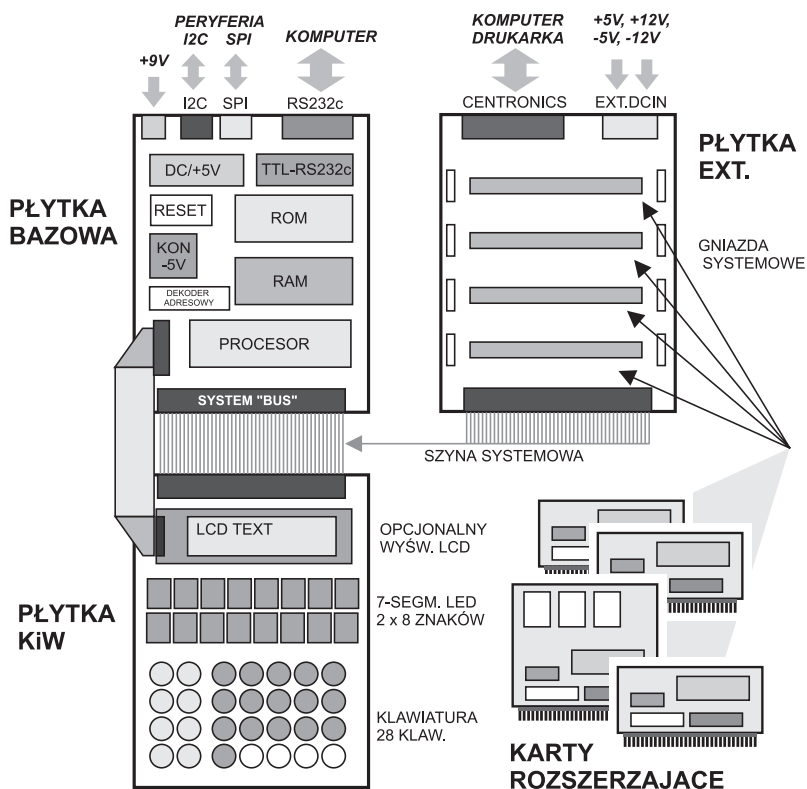
Postanowiliśmy więc zaprezentować bardziej rozbudowany i zaawansowany układ, który nie tylko będzie doskonałym narzędziem do nauki i poznawania układów z rodziny MCS-51, lecz pozwoli także na stopniowe poznawanie nowych elementów architektury i peryferiów tych, jakże popularnych, układów. Zamiarem autora jest także wypełnienie „luk“ w znajomości wielu interesujących układów scalonych, których praca

wiąże się nieodrodnie z tematem mikrokontrolerów, a które zastosowano w przedstawionym rozwiązaniu zaawansowanego komputera edukacyjnego.

Budując z modułów nasze urządzenie, każdy będzie miał okazję zapoznać się z takimi tematami jak: przetworniki A/C i C/A, komunikacja SPI, I2C, RS232C, Centronics, obsługa pamięci nieulotnych, układy PLD i EPLD, obsługa inteligentnych wyświetlaczy LCD i wiele innych. Dzięki zamieszczanym, w następnych numerach EP, przykładowym kodom źródłowym w assemblerze, pokażemy jak uporać się z wieloma problemami dotyczącymi np. obsługi interfejsów szeregowych, lub pseudowielowatkowego przetwarzania danych.

Przy tej okazji autor apeluje do zainteresowanych Czytelników o założenie w Internecie „kącika dyskusyjnego“, gdzie byłyby zbierane uwagi, omawiane problemy, a także prezentowane najciekawsze aplikacje dedykowane opisanemu systemowi mikroprocesorowemu.

Autor oczekuje na opinie o tym pomysśle, które można nadesłać listownie lub za pośrednictwem redakcyjnej skrzynki e-mailowej (ep@ikp.atm.com.pl). Wszystkie ciekawe pomysły i aplikacje stworzone przez Was, drodzy Czytelnicy, będą prezentowane na



Rys. 1. Schemat blokowy komputera.

łamach naszego pisma, jako kolejne rozszerzenia naszego komputera. Dlatego redakcja i autor gorąco zapraszają do współpracy. Przyjrzyjmy się zatem bliżej naszemu urządzeniu.

**Opis systemu**

Jak widać na zdjęciu, konstrukcja całego komputera jest modułowa. Dzięki temu każdy zainteresowany urządzeniem będzie mógł kolejno uruchamiać jego części składowe, stopniowo pogłębiając swoją wiedzę o poszczególnych segmentach sterownika. Dzięki odpowiedniej konstrukcji mechanicznej i zastosowaniu nowoczesnych elementów pomocniczych (tzw. galanterii elektronicznej), m.in. łączników i przewodnic, w prezentowanym rozwiązaniu obudowa stała się praktycznie zbędna. Brak konieczności stosowania, tak często spotykanych w konstrukcjach tego typu, drogich złącz i gniazd typu Eltra pozwolił na zmniejszenie kosztu wykonania kompletnego urządzenia. Jednocześnie znacznie łatwiejsze są ewentualne modyfikacje w konfiguracji systemu.

W przypadku kilku modułów serii AVT-399, w skład jednego

wchodzi często kilka mniejszych bloków, które można kompletnie wchodzić stopniowo, korzystając jedynie z tej części, która jest akurat niezbędna. Sytuacja taka ma miejsce w przypadku płytki bazowej komputera oraz płytki klawiatury i wyświetlacza.

W kolejnych numerach naszego pisma będą przedstawione następujące układy rozszerzające naszego komputera:

- płytka wyświetlacza LED (2x8 pozycji) i klawiatury (28 klawiszy);
- płytka rozszerzająca, dzięki której będzie możliwe umieszczenie kart peryferyjnych naszego komputera; przedstawimy 2 rodzaje płytek rozszerzających, różniących się liczbą gniazd rozszerzeń (slotów).

W ramach prezentacji kart urządzeń peryferyjnych przedstawimy opisy:

- karty „multi IO“ z dwukierunkowym portem Centronics;
- karty pułapek sprzętowych;
- karty nieulotnej pamięci wymiennej 256kB (spełniająca rolę dyskietki systemowej);
- karty szybkiego (100kHz), 8-kanalowego przetwornika A/C oraz C/A o rozdzielczości 8-bitów;

- karty częstościomierza z wbudowaną automatyką preskalera (wstępnego podziału);
- karty multimetru 3,5 cyfry z wykorzystaniem układu ICL7109 firmy Intersil (zastosowanie w systemach zbierania, przetwarzania i analizy danych);
- karty wejść izolowanych z możliwością tradycyjnego adresowania lub za pośrednictwem interfejsu I2C;
- karty z wyjściami przełącznikowymi;
- karty z wyjściami typu otwarty kolektor;
- karty z modułem zegara czasu rzeczywistego opartej na popularnym układzie PCF8583;
- karty „krzemowego dysku“ opartej na nowoczesnych pamięciach typu Flash - pozwalającej na zgromadzenie i przechowanie przez dowolnie długi okres max. 1MB informacji;
- karty z laboratoryjnym programatorem najpopularniejszych pamięci E/EPROM oraz testerem pamięci SRAM;
- karty emulatora 8-bitowych pamięci EPROM, od najmniejszych 2kB (2716) po 64kB (27512).

Dodatkowo dostępne będą uniwersalne karty rozszerzające (2 rodzaje), dzięki którym można będzie łatwo i szybko zmontować dodatkowy układ, po czym umieścić go w systemie bez tradycyjnej plątaniny kabli.

- W ramach opisu wykorzystania wbudowanych w płytkę główną gniazd komunikacji poprzez interfejsy I2C oraz SPI, zaprezentujemy miniaturowe i tanie programatory nieulotnych pamięci, współpracujące z tymi interfejsami. Będą to:
- miniprogramator pamięci z interfejsem I2C, seria 24Cxx;
  - miniprogramator pamięci z interfejsem Microwire, seria 93Cxx;
  - układ komunikacji i obsługi pamięci z interfejsem SPI (układy: 25010..25640).

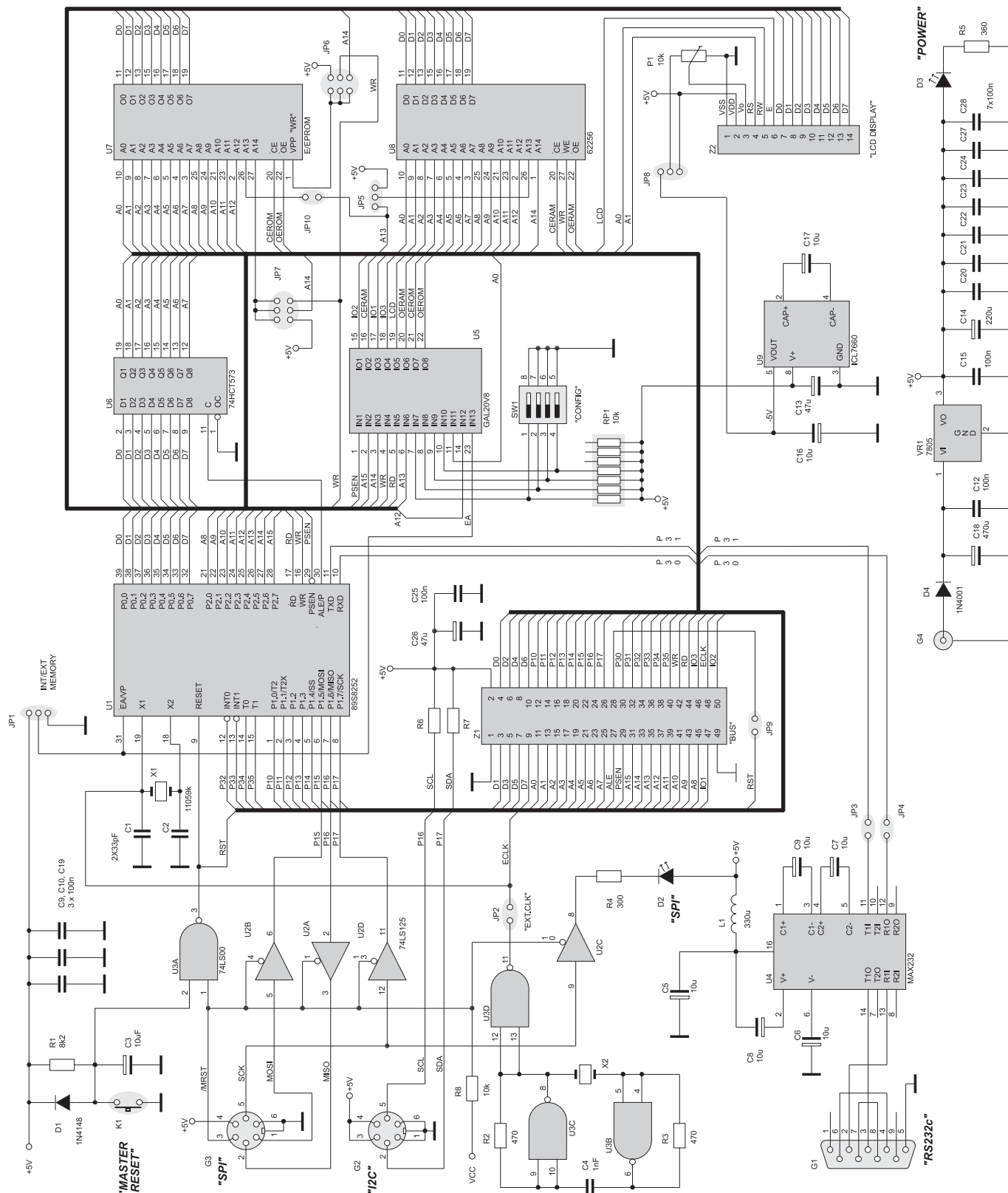
W efekcie każdy zainteresowany otrzyma urządzenie będące nie tylko doskonałym stanowiskiem laboratoryjnym do prowadzenia przeróżnych doświadczeń, ale przede wszystkim będącym kompendium wiedzy z zakresu konstrukcji i wykorzystania nowoczesnych układów cyfrowych i cyfrowo/analogowych.

Wszystkie prezentowane moduły będą dostępne oddzielnie, jako płytki drukowane lub zestawy do samodzielnego montażu. Przy okazji prezentacji każdej z kart pokażemy przykładowe rozwiązania programowe, dzięki któ-

rym uruchomienie i obsługa znajdujących się na nich układów będzie bezproblemowa.

Na rys.1 przedstawiono schemat blokowy całego urządzenia. Najistotniejszym elementem jest płytka bazowa komputera. Na niej

znajduje się mikroprocesor wraz z dekoderm adresowym oraz kilka opcjonalnych bloków: zewnętrzna pamięć programu i danych, układ generacji sygnału Reset, układ konwersji poziomów TTL na standard RS232c, „podręczny“



Rys. 2. Schemat elektryczny układu.

stabilizator +5V/500mA oraz konwerter +5V/-5V. Z tej płytki wyprowadzone są wszystkie sygnały procesora w postaci systemowej szyny. Dodatkowo, na płytce tej znajduje się gniazdo do dołączenia zewnętrznego, tekstowego wyświetlacza LCD.

W roli mikrokontrolera sterującego pracą zestawu może pracować dowolny układ z serii MCS-51 w obudowie DIP40. Możliwe jest także, po niewielkich przeróbkach, stosowanie nowej rodziny procesorów opartych na architekturze AVR typu RISC, lansowanej przez firmę Atmel - czołowego producenta wielu ciekawych odmian kontrolerów tej rodziny.

Na płytce bazowej znajdują się także gniazda z wyprowadzonymi sygnałami interfejsów: I2C, SPI oraz gniazdo RS232c, poprzez które mogą być ładowane programy do pamięci zewnętrznej sterownika. Z pewnością interesujący dla niektórych Czytelników będzie fakt, że dzięki kanałowi SPI możliwe jest także ładowanie („downloading“) programu do pamięci wewnętrznej niektórych odmian procesorów MCS-51, co zwalnia z konieczności wyjmowania procesora z podstawki systemu w celu jego zaprogramowania.

Drugim, często niezbędnym elementem w komunikacji między użytkownikiem a systemem jest płytka klawiatury i wyświetlacza (w skrócie KiW). Układ umożliwia wlotowanie aż 28 klawiszy, z czego 24 są odczytywane w konfiguracji matrycy, zaś odczyt czterech pozostałych jest możliwy bezpośrednio. Dodatkowo, w zależności od potrzeb, użytkownik może zainstalować do 16 siedmio-segmentowych wyświetlaczy LED ustawionych w dwóch liniach po 8 znaków. W razie potrzeby użytkownik ma możliwość zrezygnowania z prądożernych wyświetlaczy LED i zastosowania dowolnego wyświetlacza tekstowego LCD. Ważne jest, aby był on zgodny na poziomie sterowania z popularnym układem HD44780. Fizycznie płytka KiW jest dołączana od frontu do płytki bazowej, co w konsekwencji korzystnie wpływa na komfort pracy z całym urządzeniem.

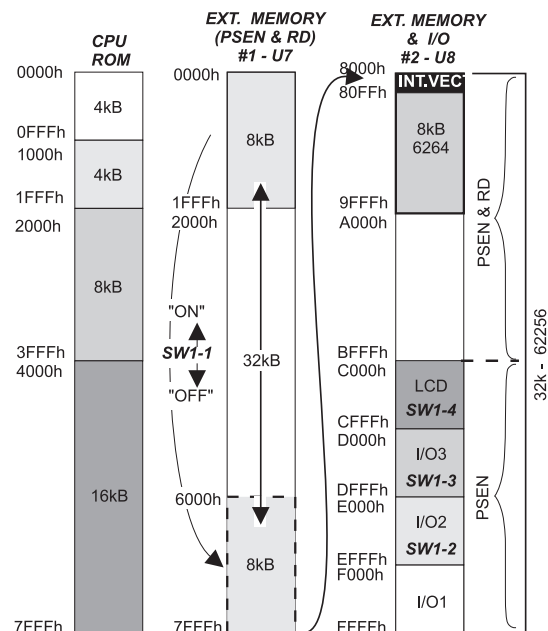
Jeżeli chcemy rozszerzyć możliwości sterownika i w sposób wy-

godny dołączyć dodatkowe peryferia, z pewnością przyda się płytka rozszerzająca (w skrócie Ext).

Dzięki umieszczonym w odpowiedniej odległości gniazdom z wyprowadzoną szyną systemu, możliwe jest proste dołączenie dodatkowych kart. Te ostatnie są wkładane pionowo (podobnie jak w komputerze PC), a prawidłowe ich umocowanie zapewniają z dwóch stron prowadnice, bardzo wygodny element zestawu. Gniazda posiadają wyprowadzone 4 dodatkowe szyny zasilające, do których może być doprowadzone z zewnątrz wymagane w danej aplikacji napięcie. Płytki rozszerzająca zawiera także wlotowane gniazdo typu DB25F, dzięki czemu za pomocą opcjonalnej karty multi I/O jest możliwe drukowanie danych (współpraca z drukarką) lub odbieranie ich z komputera PC lub innego systemu (emulacja drukarki). Konstrukcyjnie karta rozszerzeń może być łatwo umieszczona ponad płytka bazową z wykorzystaniem odpowiednich dystansów. Dzięki temu, w fazie uruchamiania jakiegokolwiek rozszerzającej, użytkownik ma łatwy dostęp do testowanego układu.

Wszystkie karty rozszerzające są wykonane w ustalonym przez autora standardzie. O ile ich wysokość może być dowolna, to szerokość jest stała i wynika z rozstawu zastosowanych prowadnic. Dzięki temu, że w płytce Ext znajdują się gniazda żeńskie, konstrukcja karty rozszerzającej jest prostsza. Karty są wykonywane w wersji dwustronnej, a na krawędzi złącza lutowane jest z obu stron dwurzędowe złącze typu goldpin (2x25 pin). W ten sposób wkładanie i wyjmowanie całej karty trwa kilka sekund i nie następuje żadnych trudności.

Na koniec wstępnego opisu całego systemu nie sposób zapomnieć o oprogramowaniu. Prezentowany system jest bardzo elastycznie konfigurowany i użytkownik może pracować praktycznie z dowolnym procesorem serii MCS-51, tak z zewnętrzną, jak



Rys. 3. Mapa pamięci komputera.

i wewnętrzną pamięcią programu. Dzięki pomysłowemu dekodowaniu adresowemu, np. za pomocą tylko jednej zwory jest możliwa także praca z obiema pamięciami jednocześnie. W związku z tym byłoby nierozsądne proponować zainteresowanym Czytelnikom np. zaprogramowany i zabezpieczony przed odczytem mikroprocesor, szczególnie, że w zależności od potrzeb jego rodzaj także nie jest z góry określony. Wychodząc naprzeciw temu postulatowi, postanowiliśmy zamieszczać krótkie listingi najważniejszych procedur, które będą publikowane przy okazji prezentowania kolejnych klocków naszego komputera. W ten sposób każdy będzie mógł wykorzystać i wprowadzić kod danej procedury do pamięci EPROM lub do używanego mikrokontrolera, jeżeli znajdzie taka potrzeba. W ten sposób powiększając bibliotekę programową możliwe będzie skompletowanie niejako całego systemu operacyjnego, który będzie w stanie obsłużyć wszystkie opisane elementy urządzenia. Dodatkową korzyścią wynikającą z krótkiej analizy listingów będzie możliwość zapoznania się z samym kodem źródłowym danej procedury - a jest to często bardzo cenną informacją dla początkujących lub średniozaawansowanych programistów.

Zapisane w postaci źródłowej procedury można będzie prze-

kształcić do postaci wykonywalnej za pomocą dowolnego kompilatora na procesory rodziny MCS-51. Jeżeli niektórzy z was nie posiadają takiego programu, a przynajmniej nie chcą nabywać dość drogiego licencjonowanego wersji, proponujemy nabycie i zapoznanie się z prostym, lecz bardzo wygodnym kompilatorem autora. Krótki opis oraz zasady nabycia dyskietki z tym programem można znaleźć w naszym bratnim piśmie EdW 11, 12/97.

Dla tych z Czytelników, którzy nie chcą oprogramowywać systemu od początku, autor przewidział krótką wersję programu monitor, którą można będzie nabyć w postaci zaprogramowanej pamięci EPROM 27C64. W zapisanym w niej programie monitora zawarte będą wszystkie niezbędne procedury: obsługi wyświetlacza i klawiatury, portów transmisji szeregowej oraz pozwalające np. na załadowanie nowo utworzonego programu wprost z komputera

PC do systemu i uruchomienie go. Monitor zawierać będzie także podstawowe procedury arytmetyczne działające na liczbach 32-bitowych. Dzięki temu pisanie uciążliwych procedur obliczeniowych zostanie wyeliminowane, a programista będzie mógł skupić się na właściwej części programu. Dodatkowo, w kodzie monitora zawarta będzie większość procedur obsługi prezentowanych urządzeń peryferyjnych: kart rozszerzeń czy wyświetlacza LCD. Konstrukcja programu monitora umożliwi wyrowadzenie wektorów wszystkich przerwań w obszar bezpośrednio dostępny dla użytkownika (do zewnętrznej pamięci programu), dzięki czemu możliwa będzie ingerencja w cały system przerwań używanego mikrokontrolera.

### Płytki bazowa kit AVT-399/1

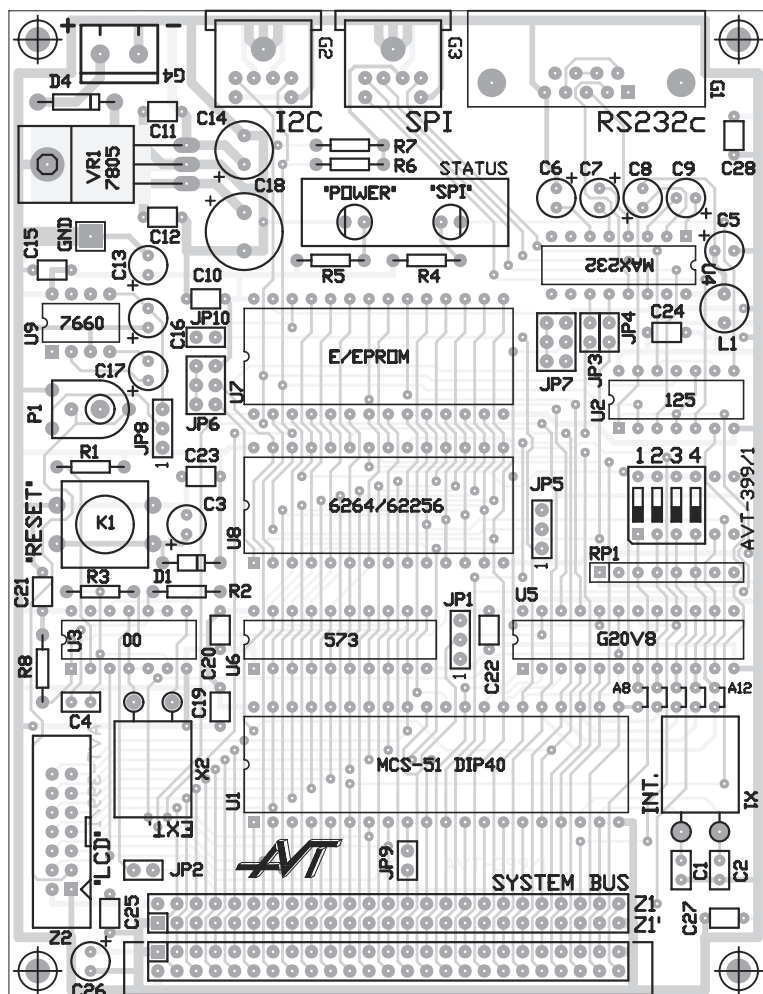
Prezentację poszczególnych bloków komputera rozpoczynamy od płytki bazowej. W zasadzie

można ją traktować jako autonomiczny sterownik wykorzystujący praktycznie dowolny mikrokontroler serii MCS-51. Jak wspomniano we wstępie, znajdują się tu wszystkie tradycyjne elementy zewnętrznej architektury 8051, które w wybranej konfiguracji można będzie wykorzystywać lub nie.

Schemat elektryczny płytki bazowej przedstawiono na rys.2. Elementem centralnym jest oczywiście mikroprocesor U1. Choć na schemacie pokazano wersję kontrolera 80C52, która jest rozbudowana o port SPI oraz pamięć EEPROM, to w roli U1 mogą pracować także inne mutacje '51, np.: 80C51 (także wersje FA, FB, FC), 80C52, 87C51, 87C52, 89C51, 89C52, 89LV51, 89LV52, 89C55, 89S8253, 87C54, 87C58, 87C504, 87C508, 87C524, 87C528, 80C652 i 80C654. Procesor U1 ma do dyspozycji układ zatrasku młodszej części 16-bitowej szyny adresowej - U6. Jego zastosowanie jest niezbędne, jeżeli procesor ma współpracować z zewnętrznymi adresowanymi peryferiami, w tym zewnętrzną pamięcią danych czy programu. Dzięki zworkom JP1 możliwy jest wybór jednego z tych trybów pracy kontrolera U1. Zwarcie do masy wyprowadzenia 31 U1 powoduje odłączenie wewnętrznej pamięci programu procesora (jeżeli taka istnieje), zwarcie z zasilaniem uaktywnia jednocukładowy tryb pracy procesora.

Na płytce bazowej przewidziano dwie podstawki na zewnętrzne pamięci ROM oraz RAM. Na schemacie elektrycznym elementy te widoczne są jako U7 - pamięć programu oraz U8 - pamięć danych. Zastosowanie jednej z nich lub obu jest oczywiście opcjonalne. Dzięki zestawowi zworków: JP5, 6 i 7 użytkownik może także wybrać typ zastosowanej pamięci, tak U7, jak i U8. Możliwe jest użycie pamięci w wersji EPROM 27C64, 27C128, 27C256, EEPROM 28C256, SRAM 6264, 62256, lub typowych NVRAM, np. firmy Dallas, tak w konfiguracji pamięci danych jak i zewnętrznej pamięci programu.

W wersji podstawowej systemu, w wypadku użycia kontrolera np. 80C652 (bez ROM, wbudowany I2C), jako U7 można użyć pamięci 27C64 z zapisanym w niej



Rys. 4. Rozmieszczenie elementów na płytce drukowanej.

programem ładującym („loader“), natomiast jako U8 pamięci SRAM 62256, pracującej w konfiguracji zewnętrznej pamięci danych i programu (iloczyn sygnałów RD & PSEN). Generalnie układ w podstawie U7 będzie obsługiwany w zakresie adresów 0000h..7FFFh, natomiast układ U8 w zakresie adresów z drugiej połowy 64kB przestrzeni adresowej: 8000h..FFFFh.

Rolę dekodera adresowego pełni programowalny układ PLD typu G20V8 - U5. Zapisany w nim układ kombinacyjny pozwala na dość szerokie możliwości konfiguracji całego systemu w zależności od potrzeb użytkownika. Do ustalenia interesujących nas obszarów adresowych służy zespół 4 przełączników konfigurujących w postaci dip-switcha SW1, umieszczonego na płycie bazowej tuż obok układu GAL.

Aby wyjaśnić zasadę podziału całego 64-kB obszaru adresowego procesora U1 przyjrzymy się **rys.3**. Przedstawiono na nim mapę pamięci naszego komputera. Dzięki logicznemu podziałowi oraz możliwości konfiguracji dekodera możliwych jest kilka trybów pracy systemu, oto one:

✘ Przypadek kiedy procesor U1 pracuje w trybie z wewnętrzną pamięcią programu, możliwe adresy to przeważnie: 0000h..0FFFh (dla ilości z 4kB ROM - np. 87C51, 89C51 i podobne), 0000h..1FFFh (z 8kB - np. 87C52, 89C52, 89S8252), 0000h..3FFFh (z 16kB - np. 87C51FB, 87C504, 87C524) oraz 0000h..7FFFh (z 32kB - np. 87C51FC, 87C528). W takim przypadku pin EA U1 jest zwarty do +5V, o czym wie także dekodery U5 - pin 23. Pamięć znajdująca się w podstawie U7 pracuje jako zewnętrzna pamięć danych. W wypadku zastosowania kostki SRAM z 8kB (6264), możliwe jest relokowanie jej w obszarze górnym - adresy 0000h..1FFFh, lub dolnym - 6000h..7FFFh. Możliwe jest to za pomocą przełącznika SW1-1, jak pokazano na rys.3.

Jeżeli chodzi o pamięć umieszczoną w podstawie U8, to pracuje ona jako zewnętrzna pamięć programu lub danych procesora, aktywowana iloczynem sygnałów /RD & /PSEN w obszarze adresowym: 8000h..BFFFh. W obszarze C000h..FFFFh pamięć jest aktywo-

wana jedynie sygnałem /PSEN, czyli pracuje jak zewnętrzna pamięć programu procesora U1.

✘ Drugi przypadek, kiedy procesor U1 pracuje tylko z zewnętrzną pamięcią programu, wtedy końcówka 31 - U1 oraz 23 - U5 (dekodera) zostają zwarte do masy. W takim trybie układ U7 widziany jest jako zewnętrzna pamięć programu lub danych. Można więc wtedy umieścić np. program ładujący w pamięci EPROM i umieścić go w podstawie pod U7, co pozwoli na prawidłowy start systemu. Obsługa górnego bloku pamięci (U8) pozostaje bez zmian - jest to przedłużenie pamięci U7. Również bez zmian pozostaje sprawa konfigurowania obszarów IO1, 2 i 3.

✘ Przypadek pracy z obydwoma pamięciami: wewnętrzną i zewnętrzną jest oczywiście realizowany w sytuacji, kiedy pamięć U8 stanowi logiczne przedłużenie wewnętrznej pamięci programu mikrokontrolera.

Pierwsze 256 adresów górnego bloku 32kB pamięci - adresy: 8000h..80FFFh - jest przeznaczony na umieszczenie zewnętrznej tabeli wektorów przerwań. Dzięki temu programista, korzystający z gotowego monitora umieszczonego np. w pamięci EPROM, może korzystać z przerwań zajętych np. obsługą wyświetlacza i klawiatury, znajdujących się na płycie KiW. W takim przypadku program powinien być kompilowany od obszaru 8000h, ze skokiem typu „LJMP Start“ na początku, czyli pod adresem 8000h. Każdy wektor w tabeli zajmuje 4 bajty

Listing 1.

```
Name Dekoder plyty glownej SYS8252;
Partno U5;
Revision 2;
Designer Sławomir Surowinski;
Company dla AVT;
Device g20v8;
Format j;

/** Wejscia dekodera adresowego **/
Pin 1|= PSEN; /* wejscie sygnału PSEN */
Pin 2|= A15; /* linia adresowa A15 */
Pin 3|= A14; /* linia adresowa A14 */
Pin 4|= WR; /* sygnał /WR procesora */
Pin 5|= RD; /* sygnał /RD procesora */
Pin 6|= A13; /* linia adresowa A13 */
Pin 7|= SW1; /* wejscie 1/zwornika SW1 */
Pin 8|= SW2; /* wejscie 2/zwornika SW1 */
Pin 9|= SW3; /* wejscie 3/zwornika SW1 */
Pin 10 = SW4; /* wejscie 4/zwornika SW1 */
Pin 11 = A0; /* linia adresowa A0 */
Pin 14 = A12; /* linia adresowa A12 */
Pin 23 = EA; /* wejscie poziomemu na pinie 31-U1 */

/** Wyjscia dekodera adresowego **/
Pin 22 = OEROM; /* sygnał /OE układu U7 */
Pin 21 = CEROM; /* sygnał /CE układu U7 */
Pin 16 = CERAM; /* sygnał /CE układu U8 */
Pin 20 = OERAM; /* sygnał /OE układu U8 */
Pin 19 = LCD; /* sygnał E|wyświetlacza LCD */
Pin 17 = IO1; /* dekodowanie adresów: F000h-FFFFh */
Pin 15 = IO2; /* dekodowanie adresów: E000h-EFFFh */
Pin 18 = IO3; /* dekodowanie adresów: D000h-DFFFh */

/** Rownania **/
IO1 = !A15 # !A14 # !A13 # !A12;
IO2 = !SW2 # !(A15 & A14 & A13 & !A12);
IO3 = !SW3 # !(A15 & A14 & !A13 & A12);
IO4 = !SW4 # !(A15 & A14 & !A13 & !A12);
LCD = !(RD # IO4) # !(A0 # WR # IO4);

pD = (!A14 # !A13 # !A12) & (!A14 # !A13 # A12);
pB = A15 # SW1;
pA = !SW1 # pD # A15;

OEROM = (EA # PSEN) & RD;
CEROM = pA & pB;

OERAM = (A15 & A14 # RD) & PSEN;
CERAM = !(A15 & !A14 #
A15 & A14 & !A13 & !A12 & !SW4 #
A15 & A14 & !A13 & A12 & !SW3 #
A15 & A14 & A13 & !A12 & !SW2);

Chip Diagram
=====
PSEN x- 1 Dekoder 24|-x Vcc
A15 x- 2 23|-x EA
A14 x- 3 22|-x OEROM
WR x- 4 21|-x CEROM
RD x- 5 20|-x OERAM
A13 x- 6 19|-x LCD
SW1 x- 7 18|-x IO3
SW2 x- 8 17|-x IO1
SW3 x- 9 16|-x CERAM
SW4 x- 10 15|-x IO2
A0 x- 11 14|-x A12
GND x- 12 13|-x
```

począwszy od adresu 8003h, tak jak to ma miejsce w pierwotnej tablicy każdego procesora z rodziny MCS-51. Dokładny opis monitora zostanie przedstawiony przy okazji prezentacji oprogramowania standardowego systemu.

Obszar pomiędzy adresami C000h..CFFF jest zarezerwowany dla wyświetlacza LCD. Aktywacja obsługi wyświetlacza, a przy tym wyłączenie tej części pamięci, która znajduje się w podstawie U8, odbywa się za pomocą przełącznika SW1-4 (pozycja „ON“). Sygnały RW i RS tego wyświetlacza są sterowane za pomocą linii adresowych A0 i A1. Upraszczają to maksymalnie obsługę i zapis do odpowiednich rejestrów sterujących i danych wyświetlacza. Znaczenie poszczególnych adresów jest następujące:

- **C000h** - zapis instrukcji (RW=0, RS=0);
- **C001h** - odczyt flagi zajętości oraz bieżącego adresu w DDRAM (RW=1, RS=0);
- **C002h**: zapis danej (RW=0, RS=1),
- **C003h** - odczyt danej spod bieżącego adresu w DDRAM (RW=1, RS=1).

Jeżeli nie używamy w systemie wyświetlacza LCD, SW1-4 powinien być w pozycji „OFF“.

Przestrzeń adresowa procesora jest dodatkowo podzielona (przez U5) na trzy obszary po 4kB o adresach D000h..DFFFh (IO3), E000h..EFFFh (IO2) oraz F000h..FFFFh (IO1). Dwa pierwsze mogą być, podobnie jak LCD, aktywowane lub dezaktywowane za pomocą przełączników 2 i 3 dip-switcha SW1. W przypadku włączenia (pozycja „ON“) któregoś z nich, uaktywniony zostaje odpowiadający mu sygnał IOx, jak pokazano na rys.3. Sygnały te (IO1..IO3) są przeznaczone do dowolnego wykorzystania jako częściowo zdekodowane obszary pamięci po 4kB w przestrzeni adresowej zewnętrznej pamięci danych procesora. Mogą z nich korzystać dekodery adresowe umieszczone np. na kartach rozszerzających. Należy zauważyć, że wraz z uaktywnieniem jednego z trzech sygnałów IOx zostaje „zasłonięty“ (wyłączony) odpowiadający mu obszar pamięci SRAM umieszczonej w podstawce U8. Dzięki temu, podczas obsługi urządzeń peryferyjnych umieszczonych w obszarach IOx nie wystąpi konflikt danych na szynie danych procesora w wypadku żądania przezeń odczytu. Obszar o adre-

sach F000h..FFFF jest na stałe przypisany sygnałowi IO1 i nie jest możliwe przeznaczenie go na obsługę pamięci U8.

Wykorzystanie dedykowanego dekodera U5 jest oczywiście opcjonalne, użytkownik może sam zdefiniować, w zależności od potrzeb, swój podział przestrzeni adresowej procesora, po czym zaprogramować własny układ typu PLD. Dla ułatwienia analizy i modyfikacji dekodera, na list. 1 przedstawiony jest opis struktury układu U5 w języku CUPL.

Na płytce bazowej umieszczono także małą przetwornicę napięcia +5V na -5V, której zastosowanie może być niezbędne w przypadku użycia wyświetlacza LCD w wersji z ujemnym napięciem polaryzującym. Rolę tę pełni układ U9, który z wykorzystaniem tylko jednego kondensatora elektrolitycznego C17 zmienia polaryzację napięcia podanego na wejście V+ (pin 8). Zwora JP8 pozwala na przełączenie końcówki regulacji kontrastu wyświetlacza LCD pomiędzy napięciem +5V a -5V. Potencjometr montażowy P1 służy do regulacji kontrastu wyświetlanych znaków.

Elementy X1, C1 i C2 stanowią zewnętrzną obwód oscylatora procesora U1. Zamiast niego można także za pomocą zwory JP2 dołączyć drugi generator zbudowany za pomocą zlinearyzowanych bramek NAND - U3b i c oraz C4 i rezonatora X2. Dzięki temu, że generowany w ten sposób sygnał ECLK jest wyprowadzony na złącze systemowe Z1, może być także wykorzystany do synchronizacji pracy kart rozszerzających umieszczonych w płytce EXT (patrz rys.1).

Końcówka RESET procesora U1 jest sterowana za pośrednictwem bramki U3a z dwóch źródeł sygnału zerowania. Pierwszy to ręczny reset realizowany za pomocą włącznika chwilowego K1. Elementy C3 i R1 ustalają stałą czasową wysokiego poziomu na wyjściu U3a, który realizuje poprawnie wyzerowanie procesora U1. Dodatkowo, system może być restartowany przez podanie poziomu niskiego na linię dołączoną do końcówki 3 gniazda G3. Ten ostatni sposób wykorzystywany jest m.in. przy okazji tzw. "dow-

## WYKAZ ELEMENTÓW

### Rezystory

R1: 8,2kΩ  
 R2, R3: 470Ω  
 R4, R5: 300Ω..360Ω  
 R6, R7: 3kΩ  
 R8: 7,5kΩ..11kΩ  
 P1: 10kΩ potencjometr montażowy  
 RP1: 4,7kΩ..22kΩ, R-pack SIP8

### Kondensatory

C1, C2: 30..33pF  
 C3, C5..C9, C16,C17: 10μF/16V  
 C4: 1nF  
 C10..C12, C15, C19..C25, C27, C28: 100nF  
 C13, C26: 47μF/10V  
 C14: 220μF/6,3V  
 C18: 470μF/16V

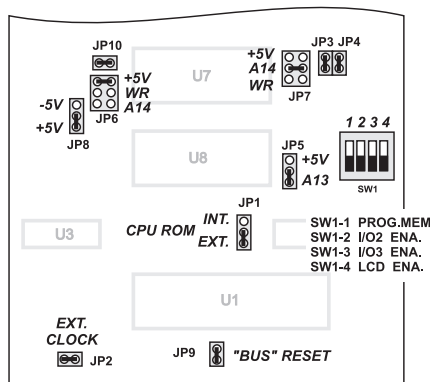
### Półprzewodniki

U1: patrz tekst (80C51, 80C52)\*  
 U2: 74LS125, 74ALS125  
 U3: 74LS00, 74ALS00  
 U4: MAX232, ICL232  
 U5: G20V8 (zaprogramowany AVT399/1)\*  
 U6: 74HCT573, 74LS573, 74ALS573  
 U7: patrz tekst (27C64 zaprogramowana MON399)\*  
 U8: patrz tekst (62256)\*  
 U9: ICL7660  
 VR1: 7805  
 D1: 1N4148 lub podobna  
 D2: LED (np. zielona)\*  
 D3: LED (np. czerwona)\*  
 D4: 1N4001, BYP401-50 lub podobna

### Różne

X1: patrz tekst (11,0592 MHz)\*  
 X2: patrz tekst  
 K1: miniprzelącznik monostabilny  
 L1: 220μH..330μH  
 SW1: dip-switch 4-pozycyjny  
 G1: DB9/M kątowe do druku  
 G2, G3: gniazdo mini DIN-6  
 G4: złącze ARK2  
 Z1, Z2, JP6, JP7: odcinki 2-rzędowej listwy "goldpin"  
 JP1, JP2, JP3, JP4, JP5, JP8, JP9: jw. lecz listwy 1-rzędowe jumpery: 9 szt.  
 płytka drukowana AVT-399/1 podstawki pod układy scalone, w tym precyzyjne pod U1, U7 i U8

**Uwaga:** w zestawie AVT-399/1 w wersji "B" znajdują się elementy wymienione w nawiasach. Rezonator X2 nie wchodzi w skład tego zestawu.



Rys. 5. Rozmieszczenie przelączników konfiguracyjnych.

nloading" czyli programowania procesora (np. 89S8252) poprzez interfejs szeregowy SPI. Algorytm programowania przewiduje w tym przypadku konieczność utrzymania końcówki RESET U1 w stanie wysokim, co realizuje zresztą taki właśnie układ z bramką U3a.

Zadaniem bramek trójstanowych U2a, b i d jest buforowanie zewnętrznych, dołączonych do G3 sygnałów SPI, co zabezpiecza procesor przez bezpośrednim uszkodzeniem w przypadku przepięć na liniach interfejsu. Warto zauważyć że bramki te są aktywne tylko w trybie „downloading“, czyli kiedy sygnał MRST przyjmuje poziom niski. Czwarta bramka U2c została wykorzystana na sterowanie diodą LED D2, której zadaniem jest wizualizacja procesu programowania procesora U1. Wejście tej bramki jest dołączone do linii zegarowej interfejsu SPI (SCK).

Linie P16 i P17 procesora U1 zostały dodatkowo wyprowadzone do gniazda G2 - I2C. W przypadku użycia procesora z zaimplementowanym takim interfejsem (80C652, 80C654), gniazdo G2 może służyć do dołączania urządzeń peryferyjnych w tym standardzie. Dodatkowo, na oba gniazda G2 i G3 wyprowadzono +5V oraz masę, co pozwala na zasilanie niewielkich układów peryferyjnych lub doprowadzenie napięcia zasilającego płytę bazową, kiedy nie korzystamy ze stabilizatora VR1.

Jako ten ostatni zastosowano monolityczny stabilizator 7805. Wraz z kondensatorami od strony pierwotnej C18 i C12 oraz wtórnej C14 i C15 układ ten jest podręcznym zasilaczem przeznaczonym głównie na potrzeby zasilania płytki bazowej (w maksymalnej konfiguracji) oraz płytki klawiatury i wyświetlacza (KiW). Dioda D4 zabezpiecza układ przed przypadkowym odwróceniem polaryzacji napięcia zasilającego. Do gniazda G4 można doprowadzać napięcie wyprostowane w zakresie 9..14VDC lub oczywiście sta-

bilizowane z zewnętrznego zasilacza. Dioda D3 sygnalizuje świeceniem włączenie zasilania całego systemu.

Ostatnim elementem płytki bazowej jest konwerter poziomów sygnałów asynchronicznej transmisji szeregowej - układ U4. Jego rolę spełnia popularny układ MAX232, dzięki któremu, oraz kilku kondensatorom elektrolitycznym, sygnały o poziomach TTL są konwertowane na sygnały zgodne ze specyfikacją złącza RS232c. Dzięki temu układ można bezpośrednio wykorzystać do podłączenia komputera nadrzędnego, np. PC. W tym celu na płycie umieszczono także męskie złącze typu DB9 - G1. Ponieważ zastosowanie

z odcinków złączy precyzyjnych o standardowym rozstawie 100 mils (2,54mm). Nie mając takich złączy, można wykorzystać przycięte do 3 końcówki, kawałki z podstawki precyzyjnej np. DIP-8. Dzięki takiemu rozwiązaniu możliwa jest wygodna i szybka wymiana dowolnego rezonatora, w zależności od potrzeb danej aplikacji i wersji zastosowanego procesora U1. Rezonatory przed włożeniem powinny mieć zgięte pod kątem prostym końcówki, co umożliwi umieszczenie ich w pozycji poziomej. Stabilizator VR1 także umieszczono w pozycji horyzontalnej, dodatkowo przykręcając go śrubą M3 do płytki drukowanej.

Jako złącze pod wyświetlacz LCD Z2 należy wykorzystać odcinek podwójnej listwy dwurzędowej typu „goldpin“ 2x7. Podobnie jest wykonane złącze Z1, służące do dołączenia płytki rozszerzającej, tym razem należy zastosować „goldpin“ 2x25 pinów. Tuż poniżej Z1 znajduje się lustrzane odbicie złącza systemowego Z1, przeznaczone do bezpośredniego dołączenia płytki KiW,

układu konwersji jest opcjonalne, sygnały TXD oraz RXD procesora można w razie potrzeby odłączyć od U4 za pomocą zworników JP3 i JP4.

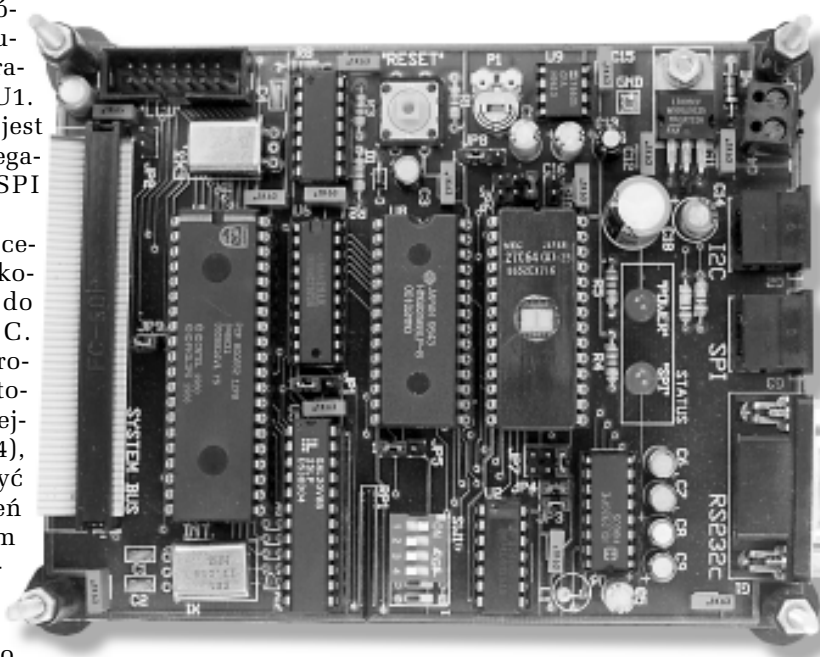
### Montaż układu

Cały układ elektryczny modułu bazowego umieszczono na dwustronnej płytce drukowanej z metalizacją otworów. Rozmieszczenie elementów przedstawia rys.4.

W zależności od potrzeb, można zamontować komplet elementów lub tylko wybrane części modułu. Pod pamięci U7, U8 oraz procesor U1 warto zastosować dobrej jakości podstawki precyzyjne. W układzie modelowym także rezonatory kwarcowe X1 i X2 wyposażono w podstawki wykonane

którą omówimy w następnym numerze EP. W miejsce to należy włutować poziome gniazdo 2x25 pod typowe złącze „goldpin“.

Jako drabinkę RP1 można użyć SIP-8, a w przypadku większej liczby rezystorów w matrycy, SIP-9 lub SIP-10, zbędne końcówki należy po prostu odciąć, zwracając uwagę, aby przypadkowo nie wykonać tego z niewłaściwej strony drabinki i nie odciąć wspólnej elektrody wszystkich rezystorów. Na płycie drukowanej, tuż pod układem scalonym dekodera U5, znajdują się nie pokazane na schemacie otwory, przeznaczone pod opcjonalne zwory, dzięki którym możliwe jest doprowadzenie linii adresowych A8..A11 do wejść





dekodera U5 (odpowiednio końcówki: 7, 8, 9 i 10) zamiast dip-switcha SW1. Linia A12 jest standardowo zwarta z wejściem 14 dekodera, jak pokazano na schemacie elektrycznym. Dzięki temu, w przypadku chęci wykonania odmiennego dekodera adresowego niż proponowany w artykule, możliwe jest wykorzystanie tych dodatkowych linii adresowych procesora U1, bez wykonywania kłopotliwych połączeń krynarem na spodniej stronie płytki drukowanej. Jeżeli chcemy wykorzystać zaprezentowany dekodery U5, dodatkowe punkty należy pozostawić niedołączone.

Podczas obsadzania płytki bazowej pomocny będzie **rys.5**, opisujący znaczenie poszczególnych zworników na płytce drukowanej. W przypadku nabycia EPROM-u z programem monitora

MON399, do prawidłowego uruchomienia płytki bazowej niezbędna będzie płytka KiW, której opis zamieścimy w następnym numerze EP.

Niecierpliwym autor proponuje wykorzystanie dowolnego wyświetlacza LCD zgodnego programowo ze sterownikiem HD44780, posiadającego co najmniej 2 linie po 16 znaków. Wyświetlacz taki należy dołączyć do złącza Z2, zwracając uwagę na wyprowadzenia. Następnie, w zależności od wersji, należy za pomocą zwornika JP8 doprowadzić odpowiednie napięcie polaryzujące wyświetlacz do wejścia regulacji kontrastu Vo. Do testu jako U1 można zastosować dowolny procesor zgodny z 80C51, pamiętając aby zewrzeć pin 31 U1 do masy (zwornik JP1). Wystarczy jeszcze w podstawce pod X1 umieścić rezonator o war-

tości najlepiej z przedziału 10..12MHz (np. 11,0592MHz), a pamięć EPROM z monitorem w podstawce pod U7, konfigurując następujące zworniki: JP10 - rozwarta, JP6 oraz JP7 w pozycji do +5V. Przełączniki SW1 należy ustawić w pozycji: 1, 4 - ON, a 2, 3 - OFF. Teraz można układ zasilić, podając napięcie do gniazda G4. Na wyświetlaczu powinien pojawić się komunikat powitalny: „\* MONITOR AVT399 \*”. W wypadku jego braku należy najpierw sprawdzić kontrast wyświetlacza LCD, regulując napięcie Vo potencjometrem P1 tak, aby napis był wyraźny.

Dalsze uruchomienie pozostałych elementów układu będzie możliwe po zastosowaniu płytki KiW, której opis przedstawimy w kolejnym artykule.

**Sławomir Surowiński, AVT**