

Dział "Projekty Czytelników" zawiera opisy projektów nadesłanych do redakcji EP przez Czytelników. Redakcja nie ponosi odpowiedzialności za poprawność tych projektów, gdyż nie testujemy ich laboratoryjnie.

Prosimy o nadsyłanie własnych projektów z modelami (do zwrotu). Do artykułu należy dołączyć podpisane **oświadczenie**, że artykuł jest własnym opracowaniem autora i nie był dotychczas nigdzie publikowany. Honorarium za publikację w tym dziale wynosi 200,- zł (brutto) za 1 stronę w EP. Przesyłanych tekstów nie zwracamy. Redakcja zastrzega sobie prawo do dokonywania skrótów.

## System uruchomieniowy dla $\mu$ C MCS-51

Opisany w artykule system mikroprocesorowy jest przykładem doskonale opracowanego i wykonanego zestawu edukacyjnego, który może służyć także jako profesjonalny system uruchomieniowy. Jego możliwości przedstawiono w artykule.



Projekt  
037

Zaprezentowany system mikroprocesorowy jest efektem kilkuletnich doświadczeń autora w programowaniu i uruchamianiu procesorów 8051 i pochodnych.

System charakteryzuje się następującymi właściwościami:

- możliwość stosowania większości procesorów serii MCS-51 w budowach DIP-40,
- 8kB pamięci EPROM z zapisanym programem systemu (monitor),
- 32kB pamięci operacyjnej SRAM do uruchamiania programów testowych oraz przechowywania danych (zewn. pamięć danych lub programu) z możliwością baterijnego podtrzymywania jej zawartości (NVRAM),
- opcjonalnie 8kB zewnętrznej pamięci danych SRAM (bez podtrzymywania),
- zegar systemowy z oddzielnym zasilaniem,
- 6 uniwersalnych programowanych portów I/O (opartych na układach Intel 8255),
- wyprowadzone wszystkie sygnały procesora na magistralę systemową,
- układ translacji poziomów TTL/RS232c do komunikacji szeregowej,
- 28-stykowa klawiatura,

- wyświetlacz tekstowy LCD typu 1x24 znaki,
- rozbudowany program monitora pozwalający na wykonywanie podstawowych operacji systemowych (ładowanie lub zapisywanie programu, edycja lub drukowanie zawartości pamięci operacyjnej, wybór parametrów transmisji asynchronicznej). Zawiera on ponadto szereg gotowych funkcji i procedur obsługujących zaimplementowane w systemie układy wejścia/wyjścia,
- wersja rozszerzona monitora zawiera liniowy assembler typu „on-line“.

Taka konfiguracja systemu, poparta rozbudowanymi funkcjami monitora, pozwala użytkownikowi na dużą swobodę w tworzeniu i testowaniu programów. Podział przestrzeni adresowej, chociaż pozbawiony możliwości konfiguracji, np. przy pomocy zwór, pozwala na szeroką swobodę realizacji dostępu procesora do obszarów pamięci w różnych trybach (z sygnałami /RD, /PSEN lub ich iloczynem).

Bardziej doświadczeni konstruktorzy, mający praktykę z układami programowanymi typu PAL, GAL mogą samodzielnie przeprogramować umieszczony w układzie komputera dekodery adresowy, co

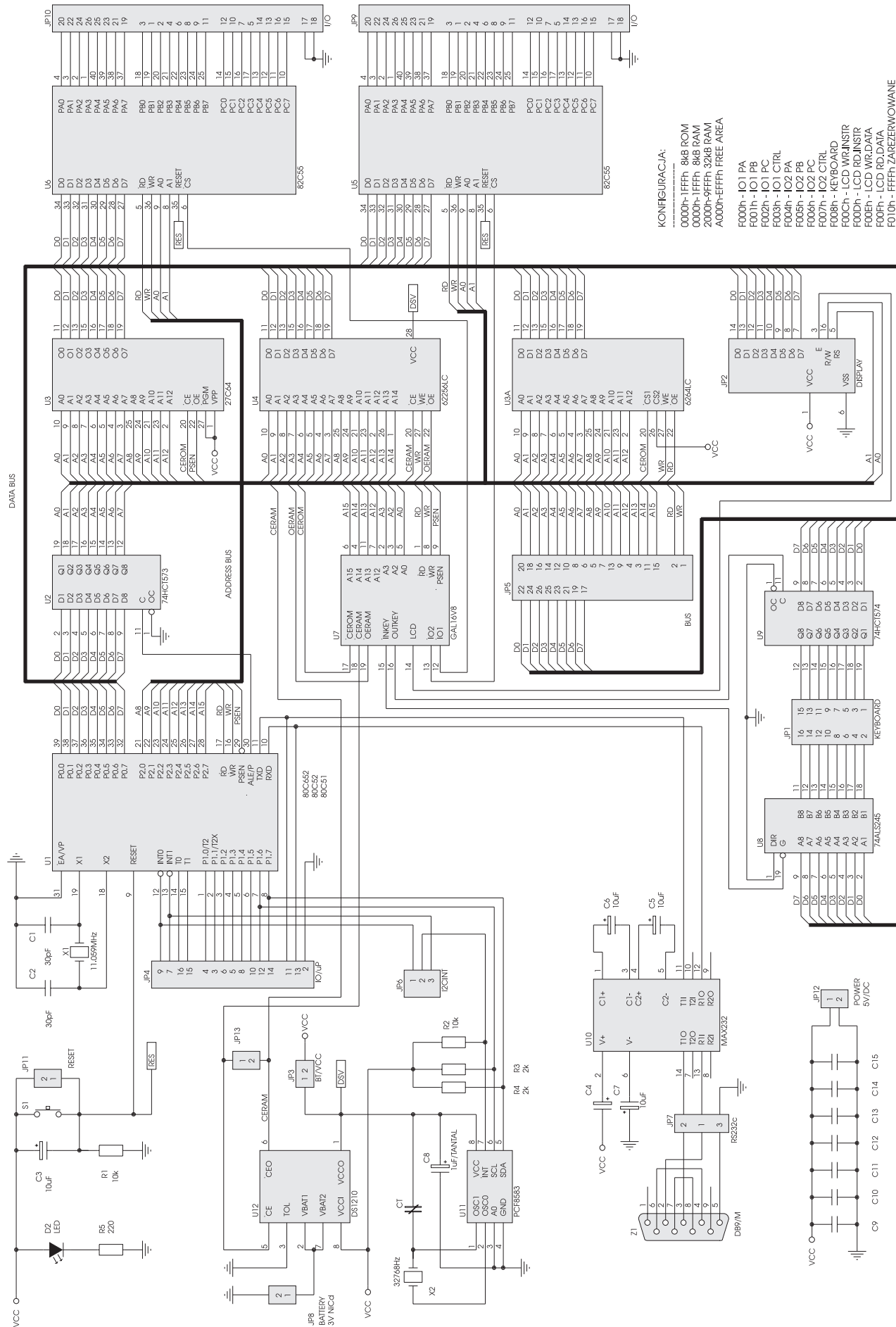
pozwoli na relokację niezbędnych obszarów pamięci i układów I/O dostosowując je do własnych potrzeb.

Rozbudowana wersja monitora zawiera liniowy assembler, co pozwala na tworzenie i uruchamianie prostych programów bez użycia komputera. W trybie tym nie jest potrzebna znajomość kodów poszczególnych instrukcji, bowiem wprowadzanie poszczególnych linii programu odbywa się poprzez wybór odpowiedniej instrukcji - mnemonicika, a następnie przyporządkowanie mu odpowiednich argumentów.

Specjalnie opracowana przez autora klawiatura oraz tekstowy wyświetlacz LCD pozwala na proste wprowadzanie całych wyrażeń - instrukcji oraz argumentów, w sposób zbliżony do tego jaki stosowany był w komputerach ZX Spectrum. Dzięki temu dysponując tylko 28 klawiszami możliwe jest wprowadzenie dowolnej linii programu w postaci źródłowej wraz z wyświetleniem tekstu na wyświetlaczu np. *movx @DPTR,A*.

### Opis układu

Schemat elektryczny płytki bazowej komputera przedstawia rys.1. Głównym elementem systemu jest mikroprocesor U1. Można zastosować układ typu 80C51 lub 80C52. Jednak do wykorzystania wszystkich możliwości systemu najlepiej nadaje się wersja 80C652. Charakteryzuje się ona tym że oprócz standardowych bloków implementowanych w układach 8x51 i 8x52 za-



Rys. 1.

wiera sprzętowy układ transmisji w standardzie I2C.

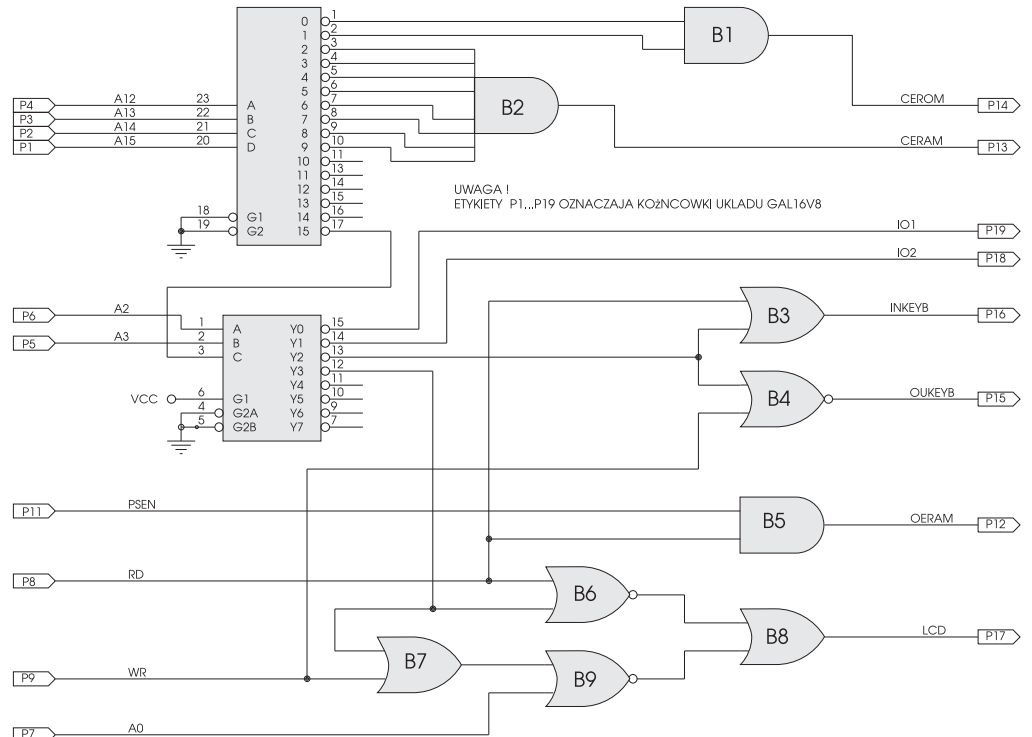
W układzie modelowym jako dekodery adresowy zastosowano układ typu EPLD typu GAL16V8. W jego strukturze zawarto kompletny układ kombinacyjny, realizujący wszystkie funkcje dekodera adresowego.

Na rys. 2 pokazano strukturę wewnętrzną układu U7. Dla zwiększenia czytelności schematu fizyczne końcówki układu oznaczono etykietami P1..P19. Zastosowany podział przestrzeni adresowej procesora 8051 na obszary użytkowe pokazano na rys.3.

Pierwsze 40kB przestrzeni adresowej zajmuje pamięć komputera. Od adresu A000h aż do EFFFh znajduje się sprzętowa „dziura” pozwalająca na umieszczenie dowolnych urządzeń I/O lub dodatkowej pamięci. Na rys.2 widać dokładnie sposób realizacji tego - wyjścia 10..14 demultiplexera 16-wyjściowego pozostała nie dołączona.

W ostatnim segmencie o długości 4kB (F000h..FFFFh) umieszczono wszystkie najważniejsze układy wejścia - wyjścia prezentowanego urządzenia. Ich znaczenie jest następujące:

- IO1 PA, PB, PC : rejestry programowanego układu I/O typu 8255 (kostka #1),
- IO1 CTRL : rejestr kontrolny pierwszego układu 8255 (#1),
- IO2 PA, PB, PC : rejestry programowanego układu I/O typu 8255 (kostka #2),
- IO2 CTRL: rejestr kontrolny drugiego układu 8255 (#2),
- KŁAWIATURA : adres odczytu stanu klawiszy i jednocześnie zapisu kombinacji wierszy umożliwiającej jej odczyt,



Rys. 2.

- LCD WR. INSTR. : adres zapisu instrukcji do wyświetlacza LCD,
- LCD RD. INSTR. : adres odczytu instrukcji (flagi zajętości oraz aktualnego adresu wyświetlania w DD RAM) z wyświetlacza LCD,
- LCD WR. DATA : adres zapisu danej do wyświetlania,
- LCD RD. DATA : adres odczytu danej z pamięci DD RAM wyświetlacza LCD.

Wróćmy do analizy schematu elektrycznego z rys.1. Procesor U1 dołączony jest do zewnętrznej pamięci danych i programu w standardowy sposób - poprzez dodatkowy układ pamiętania młodszej części adresu U2.

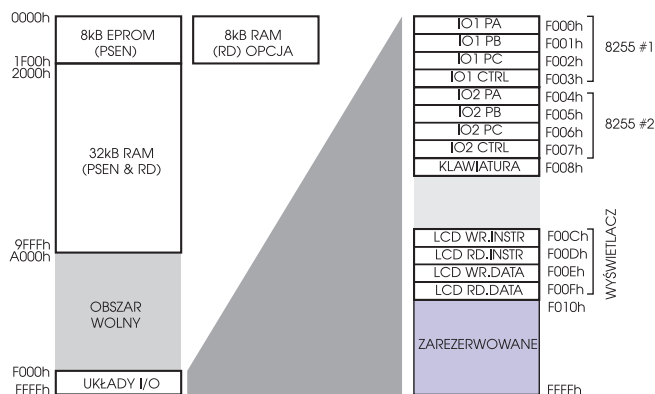
Pierwsza kostka pamięci U3 to zwykły EPROM, zawierający program systemowy monitora. Ponieważ wejście /OE tej pamięci dołączone jest bezpośrednio do sygnału /PSEN procesora, możliwa jest implementacja dodatkowej pamięci danych w obszarze pamięci monitora (0000h..1FFFh) bez konfliktu na szynie danych. W roli tej pamięci pracuje układ U3a - kostka z 8kB statycznej pamięci RAM typu 6264. Jak widać ze schematu pamięć ta jest tylko zewnętrzną pamięcią danych dla procesora U1. Jej zastosowanie jest opcjonalne, dlatego na płycie drukowanej pozostawiono wolną podstawkę na ten układ.

„Przedłużeniem” pamięci U3 (i U3a) jest drugi układ pamięci SRAM - U4. Zastosowana kość z 32kB SRAM zajmuje obszar adresowy dekodera w granicach: 2000h..9FFFh. Dzięki aktywowaniu jej wejścia /OE iloczynem sygnałów /RD i /PSEN (realizowanym w dekodrze adresowym U7, bramka B5) pamięć ta pracuje jako zewnętrzna pamięć programu lub danych. W ten prosty sposób możliwe jest ładowanie skompilowanych do postaci wynikowej programów użytkownika bezpośrednio z komputera PC,

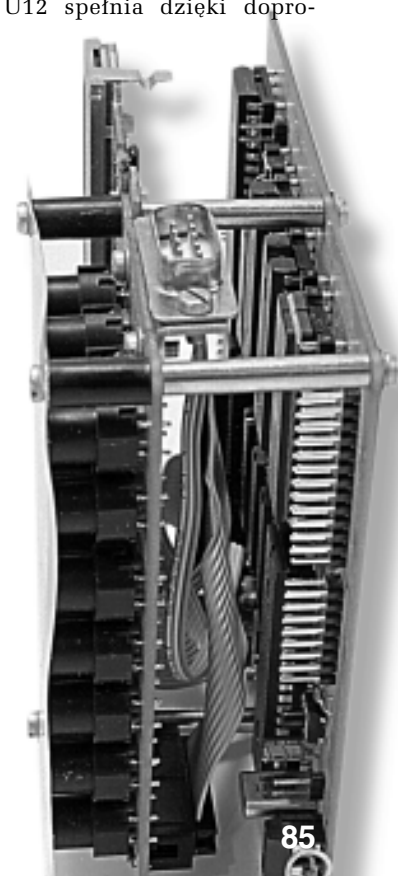
a następnie uruchamianie ich w systemie.

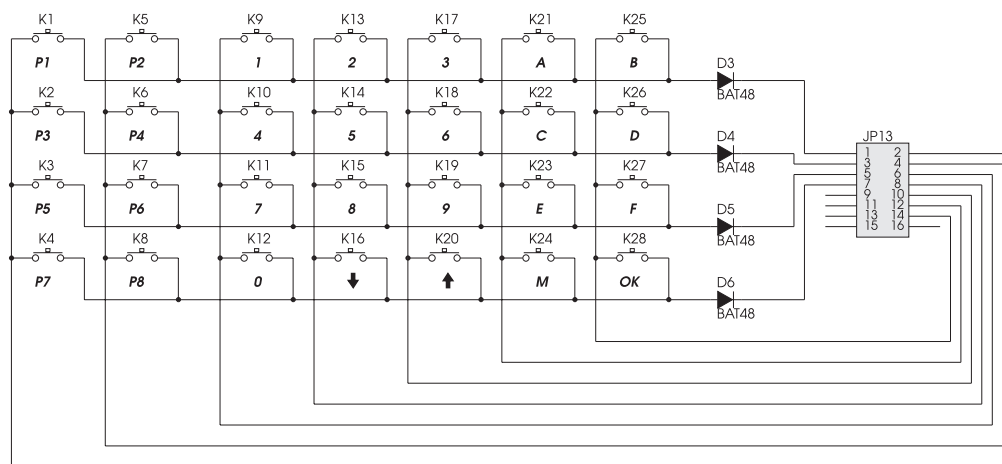
Pamięć U4 nie jest zasilana bezpośrednio z szyny +5V systemu, lecz poprzez układ U12. Jako ten ostatni zastosowano specjalizowany układ buforujący zasilanie pamięci z szyny +5V, bądź po wyłączeniu zasilania z baterii 3V, w trybie obniżonego napięcia zasilania.

Opisaną funkcję układ U12 spełnia dzięki dopro-



Rys. 3.





Rys. 4.

wadzonej z pamięci U4 linii zasilania (pin 28 - DSV) oraz linii wyboru /CE (pin 20 - CERAM). Sygnał wyboru pamięci U4 z dekodera przechodzi poprzez układ U12, po czym dociera do układu U4. W wypadku zaniku zasilania głównego (+5V) wejście to zostaje zablokowane (CERAM=1), a zasilanie układu U4 spada do potencjału baterii podtrzymującej (2,6..3V). Układ DS1210 potrafi także kontrolować stan baterii - w wypadku wykrycia jej złej kondycji i konieczności wymiany, po uruchomieniu całego systemu (dołączeniu zasilania +5V) druga, oraz następne próby zapisu do pamięci U4 zostają przez U12 zablokowane. Dzięki temu programista łatwo może testować stan baterii i w razie potrzeby sygnalizować to odpowiednim komunikatem na wyświetlaczu LCD.

Zworniki JP3 i JP13 umożliwiają bezpośrednie dołączenie sygnału wyboru pamięci oraz zasilania, co umożliwia pracę systemu bez wykorzystania sterownika U12.

Kolejnym elementem systemu są dwa jednakowe, programowalne układy wejścia/wyjścia typu 8255. Kostki aktywowane są sygnałami IO1 i IO2 dekodera U7. Każdy z układów zajmuje 4 adresy w przestrzeni adresowej komputera. Trzy z nich umożliwiają dostęp do rejestrów PA, PB i PC układu 8255, czwarty obsługuje rejestr kontrolny tych portów.

Wejścia zerujące układów U5 i U6 są dodatkowo sprzężone z sygnałem zerowania całego systemu, dzięki czemu możliwa jest ich inicjalizacja w przypadku

przerwania wykonywania programu w wyniku wyłączenia zasilania lub po zawieszeniu się systemu. Wszystkie sygnały z układów 8255 wyprowadzone są na złącza JP9 i JP10, dzięki czemu użytkownik może w prosty sposób dołączać do nich dowolne układy peryferyjne.

Następnym elementem systemu jest wyświetlacz tekstowy LCD - dołączany do złącza JP2 na płycie głównej komputera. W przestrzeni adresowej układ ten zajmuje cztery adresy jak podano na rys.3. W układzie modelowym wykorzystano wyświetlacz 1x24 znaki z pojedynczym zasilaniem (+5V). Możliwe jest zastosowanie wyświetlacza o większej ilości wierszy (2 lub 4), ważne jest aby 1 linia miała 24 znaki, oraz aby wyświetlacz był zgodny ze standardem sterowników HD44780. Realizacja prawidłowego sterowania sygnałami sterującymi wyświetlaczem odbywa się za pomocą czterech bramek B6..B9 zawartych w strukturze dekodera U7. Dzięki temu jego obsługa możliwa jest za pomocą czterech adresów.

Do komunikacji z użytkownikiem i przyjmowania poleceń służy 28-stykowa klawiatura, której schemat połączeń pokazuje rys. 4. Ta część komputera umieszczona jest na oddzielnej płytce drukowanej, która razem z wyświetlaczem LCD tworzy całość. Klawiatura zbudowana jest w typowym układzie matrycowym z selekcją wierszy i programowym odczytem kolumn. Układ U9 umożliwia selekcję wierszy, poprzez wpisanie logicznego „0” na jednej z pozycji wierszy (D0..D3), podczas

gdy reszta linii jest utrzymywana w stanie wysokim. Odczyt stanu kolumn możliwy jest dzięki układowi U8. Dodatkowe diody D3..D6 zabezpieczają wyjścia układu selekcji wiersza - U9 przed zwarciem jego wyjść w przypadku jednoczesnego naciśnięcia kilku klawiszy znajdujących się w różnych wierszach matrycy.

Układ U10 jest translatorem poziomów ze standardu TTL na poziomy występujące w złączu transmisji szeregowej standardu RS232c. Dzięki temu układowi możliwa jest komunikacja układu z komputerem PC. Wyjściem układu U10 jest złącze Z1. Do prawidłowego przesyłania danych wystarczą 3 przewody TXD, RXD oraz masy.

Ostatnim elementem systemu jest zegar czasu rzeczywistego oparty na układzie U11 - PCF8583. Rezonator X2 oraz trymer CT stanowią zewnętrzny obwód oscylatora kwarcowego zegara. U11, podobnie jak pamięć U4 zasilany jest z wyjścia układu DS1210 (U12). Dzięki temu możliwa jest ciągła praca zegara nawet po wyłączeniu zasilania głównego. Znikomy prąd pobierany przez kostkę U11 (ok. 50 µA) oraz przez pamięć U4 w trybie obniżonego napięcia zasilania (ok. 40µA) z pewnością nie obciążą zbyt mocno baterii podtrzymującej.

Komunikacja z zegarem U11 możliwa jest przy włączonym zasilaniu głównym poprzez 2-przewodową magistralę standardu I2C. Dodatkowo wyjście zegara INT (pin 7) może być połączone poprzez założenie jumpera na zworniku JP6, do jednego z wejść przerywających procesora INTO lub INT1.

Opisane rozwiązanie układowe systemu mikro-

procesorowego zapewnia optymalne wykorzystanie możliwości mikrokontrolera 8051 (lub podobnego) pracującego z zewnętrzną pamięcią programu, a jednocześnie umożliwia dość elastyczną obsługę i adaptację komputera do własnych potrzeb. Przedstawiony tu cały układ lub jego część może być dobrym początkiem do kompleksowego poznania architektury zastosowanego procesora oraz standardów obsługi podstawowych układów wejścia/wyjścia przez średnio zaawansowanych amatorów.

Opisany skrótowo program monitora oraz struktura układu GAL może być oczywiście zupełnie inna, niż w opracowaniu autora. Dzięki temu każdy projektant będzie mógł stworzyć własną wersję programu monitora.

**Przemysław Mazurkiewicz**

**WYKAZ ELEMENTÓW**

**Rezystory**

- R1: 10kΩ
- R2..R4: 2kΩ
- R5: 220Ω

**Kondensatory**

- C1, C2: 30pF
- C3: 10µF/6,3V
- C4..C7: 10µF/16V
- C8: 1µF/6,3V tantal
- C9..C15: 100nF
- CT: trymer 4..30pF

**Półprzewodniki**

- U1: 80C51, 80C52, 80C652
- U2: 74HCT573
- U3: 27C64
- U3a: 6264
- U4: 62256
- U5, U6: 8255
- U7: GAL16V8
- U8: 74LS245
- U9: 74HCT574
- U10: ICL232 (MAX232)
- U11: PCF8583
- U12: DS1210
- D1: nie występuje
- D2: LED dowolna
- D3..D4: 1N4148
- X1: 11059 kHz
- X2: 32768 Hz
- JP2: wyświetlacz LCD 1x24 znaki

**Różne**

- Z1: DB9/M
- JPxx: złącza typu goldpin
- K1..K28: switchy chwilowe