

Nowość na rynku pamięci - układy FRAM

Nowe, oryginalne, technologie pojawiają się na współczesnym rynku elektroniki w coraz dłuższych odstępach czasu. Stosunkowo najmniej dzieje się wśród pamięci RAM i ROM - powiększanie ich pojemności, skracanie czasu dostępu i obniżanie kosztów struktur nie wiąże się z wprowadzeniem w życie żadnej istotnie nowej idei - większość osiągnięć jest wynikiem wytężonej pracy laboratoriów udoskonalających technologię produkcji.

Pewien przełom, oczekiwany od blisko 50 lat, jednak nastąpił - szczegóły w artykule.

Nowoczesne technologie półprzewodnikowe pozwoliły na szybki rozwój różnego typu pamięci. Stopniowo doskonalono technologię ich produkcji, duży nacisk był kładziony na ograniczenie rozmiarów pojedynczych komórek, dzięki czemu możliwym się stało wprowadzenie do seryjnej produkcji pamięci o pojemnościach rzędu dziesiątek i setek milionów bitów, a także wielu typów pamięci umożliwiających przechowywanie zapisanych informacji bez zasilania.

Praktycznie wszystkie stosowane dotychczas układy pamięciowe wykorzystywały w swym działaniu dawno opracowane techniki zapamiętywania informacji, ograniczano się głównie do poprawiania technologii produkcji struktur.

Od pewnego czasu coraz szerzej się mówi o zupełnie nowym rodzaju pamięci, w których informacja zapamiętywana jest w kondensatorach ferroelektrycznych - stąd pochodzi nazwa całej rodziny układów - *Ferroelectric RAM*.

O tym, jakie zjawiska fizyczne wykorzystano w działaniu pamięci FRAM, o ich zaletach, wadach, możliwościach i szansach na rynku elektroniki piszemy w tym artykule.

Jak działa FRAM?

Podstawy działania pamięci FRAM są łatwe do zrozumienia, a rozważania dobrze jest zacząć od krótkiego omówienia funkcjonowania pamięci DRAM. Na **rys.1** przedstawiono schemat funkcjonalny komórki DRAM. Zapisanie logicznej „1” do komórki DRAM wymaga naładowania kondensatora pod odpowiednim adresem pamięci.

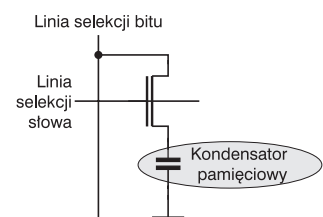
W przeszłości producenci używali jako dielektryka tego kondensatora zwykłego tlenku krzemu. Teraz znacznie częściej producenci DRAM stosują bardziej wymyślne związki krzemu. Wynika to z faktu, że przy określonych rozmiarach okładek i odległości międ-

zy nimi o pojemności kondensatora decyduje stała jego dielektryka. Odejście od tlenku krzemu jest wynikiem dążenia do ograniczenia rozmiarów kondensatorów, co pozwala zwiększyć gęstość upakowania struktur półprzewodnikowych.

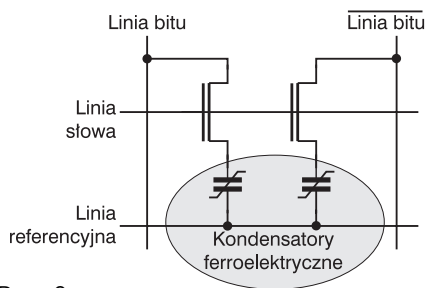
Wszystkie dielektryki stosowane w kondensatorach są z natury rzeczy niedoskonałe - zawsze pewna ilość ładunku wypływa z kondensatora na skutek defektów dielektryka. Oznacza to w praktyce, że zachowanie zawartości pamięci DRAM wymaga odświeżania jej zawartości. Pamięć DRAM jest odświeżana po podaniu odpowiednich sygnałów z kontrolera DRAM. Pamięci DRAM z autoodświeżaniem dokonują tego procesu, gdy kontroler zostaje wyłączony np. ze względu na potrzebę oszczędzania energii.

Kolejną, bardzo istotną właściwością pamięci DRAM jest niszczący charakter odczytu. Uzyskanie dostępu do danego bitu oznacza rozładowanie odpowiadającego mu kondensatora, który następnie - by zachować informację - musi zostać powtórnie naładowany. Czas potrzebny do przeprowadzenia tej operacji oraz czas do naładowania tzw. wewnętrznych węzłów pamięci DRAM określają, jak często można uzyskać dostęp do danego miejsca pamięci.

W jakim stopniu podane wyżej informacje dotyczą również pamięci FRAM? Jak wynika z **rys.2** i **rys.3**, komórki FRAM z jednym jak i z dwoma tranzystorami wyglądają podobnie do komórek DRAM. Podstawy technologii FRAM powstały w latach 50., kie-



Rys. 1.

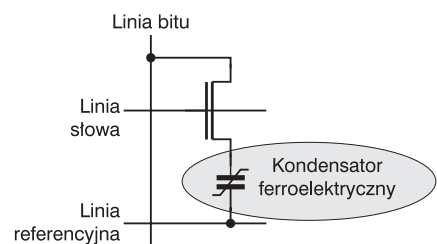


Rys. 2.

dy to odkryto, że pewne materiały, noszące nazwę perowskitów, po poddaniu działaniu pola elektrycznego uzyskują polaryzację, zależną od zwrotu wektora pola. Co ważne, owa polaryzacja pozostaje po usunięciu pola i ani zewnętrzne pola magnetyczne, ani elektryczne nie mają wpływu na stan komórki. Przyłożone wewnętrzne pole elektryczne powoduje ustawienie atomu materiału w jednym z dwóch stabilnych położeń, w którym pozostaje on do momentu przyłożenia pola o przeciwnym zwrocie (rys.4).

Kilka niekorzystnych zjawisk ograniczało możliwości technologii we wcześniejszych etapach jej rozwoju. Po pierwsze, warstwy tlenkowe uzyskiwane w latach 50. były bardzo grube, co stwarzało konieczność stosowania napięć polaryzujących o wartościach przekraczających 100V. Liczba wykonywalnych operacji zapisu była ograniczona, a operacje dostępu do komórki zakłócały stany sąsiednich komórek. Te i inne zjawiska sprawiły, że kondensatory ferroelektryczne pozostawały obiektem akademickich badań jeszcze przez wiele dziesięcioleci.

W roku 1990 okazało się, że większość z wymienionych zjawisk została wyeliminowana bądź w znacznym stopniu ograniczona. Grubości warstw tlenkowych są rzędu dziesiątek nanometrów, co pozwala dokonywać zapisu przy pomocy napięć o wartościach rzędu 2,7V, z perspektywą dalszego obniżenia. Stosowane rozwiązanie



Rys. 3.

bramki wybierającej i specjalnie opracowane kondensatory odizolowane od każdego z tranzystorów, rozwiązują problem zakłóceń. Nowe materiały umożliwiają dokonanie cykli zapisu rzędu 10^{12} , z perspektywą 10^{15} w ciągu najbliższych kilku lat. We współczesnych kondensatorach ferroelektrycznych jako dielektryka używa się materiału nazwanego PZT (cyrkonian-tytaniań ołowiu). Inne materiały, posiadające wyższe stałe dielektryczne, krótsze czasy dostępu, mniejsze prądy upływu i wymagające niższych napięć zapisu, są w trakcie opracowywania, jak np. Y-1 firmy Symatrix Corp.

Podczas operacji odczytu z pamięci FRAM układy dekoderek podają na kondensator pole elektryczne, natomiast wzmacniacze odczytu detekują przepływający prąd (większy w przypadku zmiany polaryzacji), a informacja w postaci logicznego „0” lub „1” przekazywana jest na wyjścia układu. Tak więc podobnie jak w przypadku DRAM odczyty FRAM mają charakter niszczący. Odpowiednie układy wewnętrzne pod koniec operacji odczytu dokonują ponownego zapisu danych.

Ma to poważne skutki dwójakiego rodzaju: po pierwsze, podczas szacowania szybkości pracy pamięci należy wziąć pod uwagę czasy ponownego zapisu i wstępnego ładowania. Po drugie, zarówno operacja odczytu jak i zapisu „obciąża” pamięci FRAM w sensie ilości wykonywalnych cykli.

Aby podnieść niezawodność we współczesnych pamięciach FRAM stosuje się architekturę 2T-2C (dwa tranzystory - dwa kon-

densatory - rys.2). W architekturze tej odczyt jest różnicowy - dokonuje się pomiaru różnicy prądów płynących po podaniu pola elektrycznego przez dwa kondensatory z dielektrykiem ferroelektrycznym. Podstawową zaletą takiego odczytu jest niezawodność, uzyskiwana dzięki eliminacji wszelkich skutków degradacji obydwu kondensatorów.

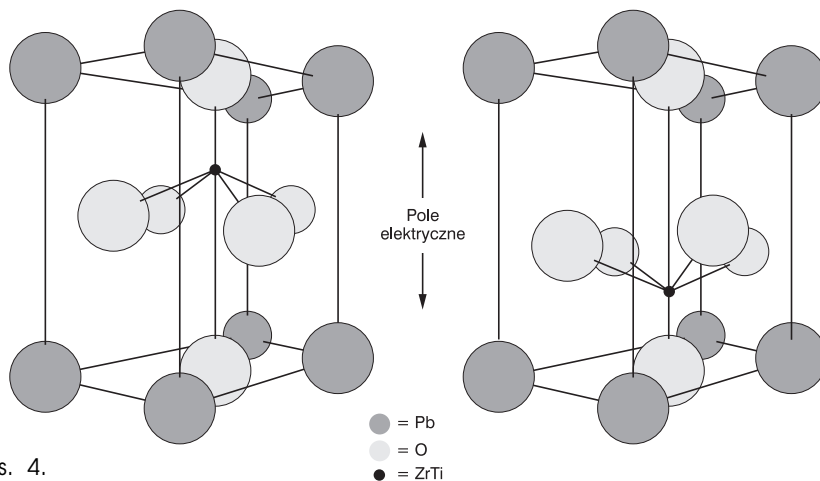
Rozwiązanie takie zapewnia dłuższy czas przechowywania informacji oraz większą liczbę cykli. Ceną jest bardziej kosztowna architektura - dwa tranzystory, dwa kondensatory, dwie linie danych i bardziej złożone wzmacniacze odczytu. Dalej - odczyt różnicowy trwa dłużej niż odczyt zwykły, co zwiększa czas dostępu. Z tych, a także z innych powodów produkcji pamięci FRAM dążą do jak najszybszego wprowadzenia architektury zbliżonej do stosowanej w pamięci DRAM - 1T-1C (rys.3), co umożliwi także uzyskanie wyższych gęstości upakowania bitów.

Perspektywy pamięci FRAM

Powstaje pytanie, czy FRAM pozostanie pamięcią o ograniczonych rozmiarach produkcji, czy też stanie się kolejnym, masowo produkowanym standardowym typem pamięci.

Firma Ramtron powróciła do prób z technologią FRAM w 1984 roku. W roku 1988 zaprezentowała pierwszą pamięć FRAM o pojemności 256 bitów, która została wykonana w technologii 4µm.

Pierwszy układ FRAM posiadał bardzo złożoną strukturę komórki - aż 6 tranzystorów i 2 kondensa-



Rys. 4.

tory - było to po prostu odzwierciedlenie standardowej komórki SRAM z podtrzymaniem. Architektura taka zajmowała dużo miejsca, uniemożliwiając wysoką gęstość upakowania, co bardzo wyraźnie odbijało się na koszcie produkcji.

W roku 1992 firma Ramtron wprowadziła układ FRAM nowej generacji, oparty na prostszej i mniejszej strukturze komórki, zawierającej tylko dwa tranzystory i dwa kondensatory (jak na rys. 2). Pamięć ta miała pojemność 4kB i była wykonana w technologii 1,5µm. Największym zastosowaniem, jakie ten układ znalazł, były gry produkowane przez znaną w naszym kraju firmę Sega. Niestety, w swoich najnowszych produktach firma Sega zastosowała nośnik pamięciowy w postaci płyty CD-ROM.

W chwili obecnej Ramtron proponuje najszerszą ofertę pamięci FRAM - od 4 do 256kb, wyposażonych w interfejsy I²C, szeregowo-równoległy (SPI) i równoległy. Dostępne wersje układów mogą pracować z napięciami zasilania z zakresu 4,5...5,5V oraz 2,7..3,6V, zakresy temperatur pracy 0°C - 70°C (zwykły) i -40°C - 85°C (rozszerzony).

Bieżące prace rozwojowe obejmują wprowadzenie mniejszych komórek, zawierających jeden tranzystor i jeden kondensator (jak na rys.3). Ramtron przewiduje rozpoczęcie rozprowadzania próbek tych pamięci już pod koniec bieżącego roku.

Ramtron jest prekursorem nowoczesnych technologii FRAM, ostatnio jednak firma ta zebrała znaczną grupę licencjobiorców, wśród których znajdują się najważniejsi na rynku producenci pamięci ulotnych i nieulotnych. W roku bieżącym Ramtron podpisał umowę licencyjną z firmami Samsung i SGS-Thomson. Firma posiada takie umowy z firmami Fujitsu (od 1996 roku), Toshiba (od 1995 roku), Rohm (od 1993 roku) i Hitachi (od 1992 roku).

Firma Rohm która, jako jedna z niewielu wśród partnerów Ramtron już produkuje pamięci FRAM, dostarcza na rynek 16-kb pamięć

Tabela 1. Porównanie technologii układów pamięciowych.

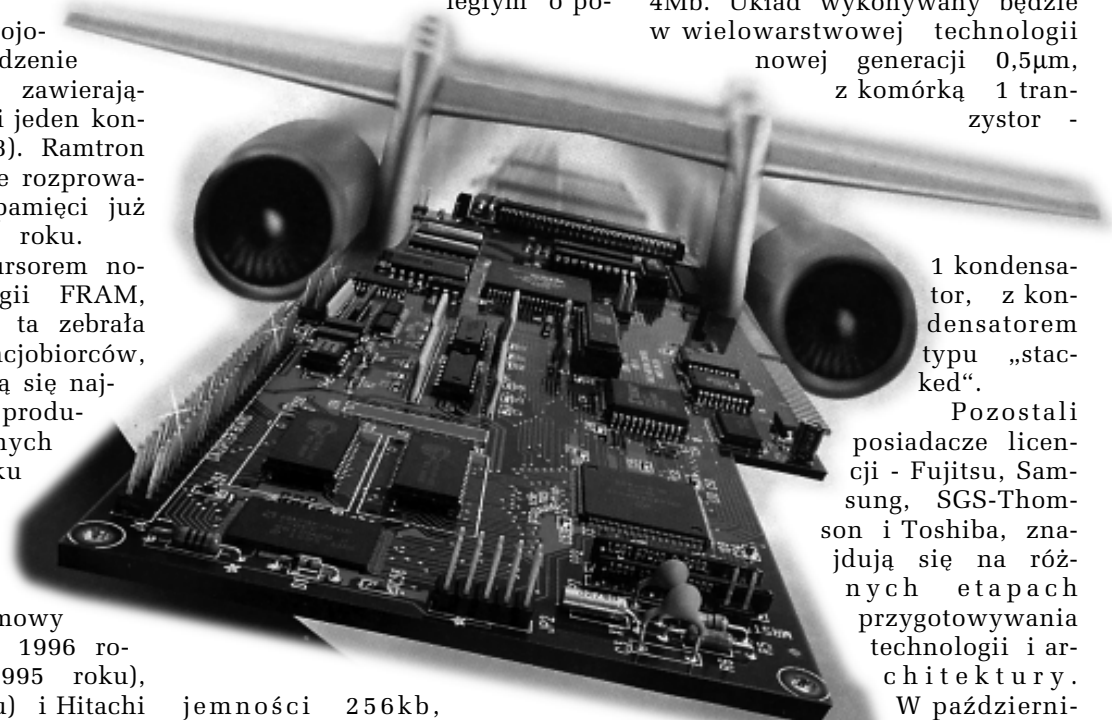
Technologia	FRAM	SRAM	NVRAM	EEPROM	Flash	DRAM
Rozmiar komórki	Średni	Duży	Duży	Średni	Mały	Średni
Nieulotność	Tak	Nie	Tak	Tak	Tak	Nie
Szybkość zapisu	150..200ns	25..100ns	25..45ns	10ms	5..10µs	50..100ns
Szybkość odczytu interfejsu równoległego (ns)	150..200	25..100	25..25	60..150	70.150	30..70
Maksymalna ilość operacji na komórce pamięci	10 ¹⁰ ..10 ¹²	Bez ograniczeń	Bez ograniczeń	10 ⁵ (ograniczona tylko ilość zapisów)	10 ⁶ (ograniczona tylko ilość zapisów)	Bez ograniczeń
Średni pobór mocy	Mały	Mały	Średni	Średni	Średni	Wysoki

szeregową, opracowuje zaś pamięci szeregowo o pojemnościach 4 i 64kb. Rohm ma działać przede wszystkim w zakresie układów FRAM o niskiej pojemności oraz integrować pamięci FRAM z innymi typami pamięci oraz układami logicznymi.

Firma Hitachi rozprowadza próbki swej pierwszej pamięci FRAM z wejściem równoległym o po-

jemności 150ns przy odczycie oraz 235ns podczas cyklu zapisu i odczytu. Pobór prądu w stanie aktywnym i w stanie standby wynoszą odpowiednio 20mA i 15µA. Prezentowana pamięć zapewnia utrzymanie zapisanej informacji przez okres 10 lat, wykonanie 10¹² cykli.

Hitachi w ciągu dwóch najbliższych lat wprowadzi na rynek nowe układy o pojemności 1 lub 4Mb. Układ wykonywany będzie w wielowarstwowej technologii nowej generacji 0,5µm, z komórką 1 tranzystor -



1 kondensator, z kondensatorem typu „stacked“.

Pozostali posiadacze licencji - Fujitsu, Samsung, SGS-Thomson i Toshiba, znajdują się na różnych etapach przygotowywania technologii i architektury.

W październiku Samsung ogłosił opracowanie 64-kb układu wykorzystującego komórkę 1T-1C, kondensator typu „stacked“ oraz technologię z podwójną warstwą

jemności 256kb, oznaczonej HM71V832. Jest to układ wykonany w zaawansowanej technologii 0,8µm, zasilany napięciem 3V. Czas dostępu tego układu wynosi odpowiednio:

metal. Kilku innych potentatów prowadzi prace nad pamięcią FRAM we własnym zakresie. W 1996 roku, podczas konferencji International Solid State Circuits Conference (ISSCC), firma NEC przedstawiła własny 1Mb układ FRAM, zasilany napięciem 3,3V, o czasie dostępu 60ns i cyklu odczyt/zapis 100ns. Układ ten, wykonany w technologii 1 μ m, na dielektryku z tlenków bizmutu, tantalu i strontu, posiadał komórkę 1T-1C, a jego pobór prądu w stanie aktywnym i w stanie standby wynosił odpowiednio 50mA i 10 μ A. Parametry czasowe tego układu są bliskie parametrów współczesnych pamięci DRAM.

Zarówno Matsushita jak i Micron Technology wystąpiły na ISSCC w 1994. Micron Technology przedstawiła przegląd technologii i zastosowań FRAM, jednak bez ujawniania stanu oraz planu prac rozwojowych. Firmy Matsushita i Symetrix przedstawiły pamięć FRAM o pojemności 256kb, czasie dostępu 100ns i zasilaniu 3,3V. Układ wykorzystuje komórkę 1T-1C, z pojedynczą warstwą metalu, technologię 1,2 μ m oraz dielektryk Y-1, który nie jest materiałem PZT.

Dokumentacje Ramtron i Hitachi pozwalają zorientować się, że celem obu firm jest doprowadzenie do wykorzystywania ich technologii FRAM w nieulotnych pamięciach RAM, pamięciach SRAM z podtrzymaniem bateryjnym oraz EEPROM, a następnie rozszerzenie zastosowań na pamięci SRAM o niskim poborze mocy, niskiej pojemności pamięci FLASH oraz DRAM. Inne firmy oferujące pamięci FRAM mają zbliżone zamierzenia. W chwili obecnej wszystkie te firmy traktują FRAM jako doskonałą technologię pamięci do takich nowych zastosowań, jak inteligentne karty i karty identyfikacyjne RF (RFID). W tym ostatnim zastosowaniu, w którym często występują operacje zapisu i odczytu, cała energia zasilania pobierana jest z pola elektromagnetycznego emitowanego przez nadajnik. W przypadku RFID operacje zapisu i odczytu powinny wymagać niewiele energii i trwać krótko, tak by dystans między nadajni-

kiem i systemem RFID mógł być duży, a czas wymiany informacji - krótki.

Jak dalece realistycznie wyglądają cele stawiane sobie przez producentów pamięci FRAM? Część inżynierów wstrzymuje się z poważnym potraktowaniem pamięci FRAM, co wynika z jej nie najlepszych w rzeczywistości parametrami w porównaniu z zapowiedziami. Nawet jeśli technologia ta poprawi swą złą reputację i zainteresuje dostatecznie przemysł, nadal trzeba będzie porównać jej podstawowe parametry z parametrami innych technologii (tab. 1).

Producenci dążący do ograniczenia kosztów i zwiększenia stopnia upakowania zmierzają ku jednemu - zintegrowaniu w sposób opłacalny coraz większej liczby bitów. Opłacalność uzależniona jest od wielu czynników. Po pierwsze, od powierzchni krzemu przeznaczanej przez projektantów na jeden bit przechowywanej informacji. Najwcześniejsza komórka FRAM 6T-6C była duża i złożona, dzisiejsza komórka 2T-2C jest mniej więcej dwukrotnie większa od komórki pamięci DRAM czy EEPROM i około trzy razy większa od komórki pamięci FLASH przy tej samej skali litografii procesu. Z drugiej strony, komórka FRAM 2T-2C jest mniejsza niż cztero i sześciotranzystorowe komórki SRAM, a tym bardziej niż komórki nieulotnej pamięci RAM. Dalszy rozwój technologii w kierunku architektury 1T-1C i umieszczenie kondensatora nad lub pod tranzystorem powinny doprowadzić do ograniczenia rozmiaru komórki FRAM do wielkości porównywalnej z komórką DRAM. I rzeczywiście - firma Hitachi rozważa wprowadzenie do masowej produkcji układów z komórką typu FRAM jako jeden z wariantów przy opracowywaniu opłacalnej gigabitowej pamięci DRAM. Stałe dielektryczne kondensatorów FRAM, będące miarą zdolności kondensatora do gromadzenia ładunku, są wyższe niż we współczesnych układach opartych o tlenki krzemu, pozwalają więc na mniejsze rozmiary kondensatorów, a więc niższy koszt.

Inny element istotny przy ocenie opłacalności pamięci FRAM stanowią pozostałe układy wchodzące w skład scalanej struktury, jak połączenia, dekodery, wzmacniacze odczytu, bufora wyjściowe i pompy napięcia. Zwolennicy układów FRAM wskazują tu na pewną zaletę tej technologii w porównaniu z pamięciami EEPROM. W przypadku pamięci FRAM przy operacji zapisu wykorzystywane jest bezpośrednio napięcie 3,3V, natomiast technologia EEPROM wymaga wewnętrznych układów podnoszących napięcie. Ponieważ wysiłki konstruktorów pamięci FRAM są obecnie skupione bardziej na uzyskaniu niskiego poboru mocy niż szybkiego dostępu, niepotrzebne stają się szybkie, zajmujące dużo miejsca bufora wyjściowe. Przewidywane przejście do komórki 1T-1C oznacza także dalszą minimalizację rozmiarów wzmacniaczy odczytu oraz połączeń między liniami bitowymi.

Technologia FRAM eliminuje także potrzebę stosowania odrębnego układu sterowania zasilaniem oraz baterii niezbędnych w przypadku SRAM z podtrzymaniem bateryjnym.

Skala technologii procesu i jej zgodność z technologiami innych układów także mają wpływ na koszty. Najlepsze współczesne mikroprocesory, pamięci DRAM i SRAM wykorzystują technologię 0,3 μ m - 0,4 μ m, podczas gdy pamięć FRAM wykonywana jest w starszej technologii 0,8 μ m - 1 μ m. Takie rozwiązanie pozwala producentom pamięci FRAM wykorzystać już zamortyzowane sprzęt i technologie. Niestety, starsza technologia oznacza niższą gęstość upakowania bitów, która przy masowej produkcji ma większe znaczenie niż koszty urządzeń. Nie bez znaczenia jest fakt, że proces wytwarzania pamięci FRAM jest w 75% zgodny z procesem produkcji DRAM, a różnice występują tylko w kilku ostatnich etapach, w tym w etapie nakładania ferroelektryka.

Tomasz Jaworski

W artykule wykorzystano materiały udostępnione przez firmy Ramtron, SGS-Thomson oraz Hitachi.