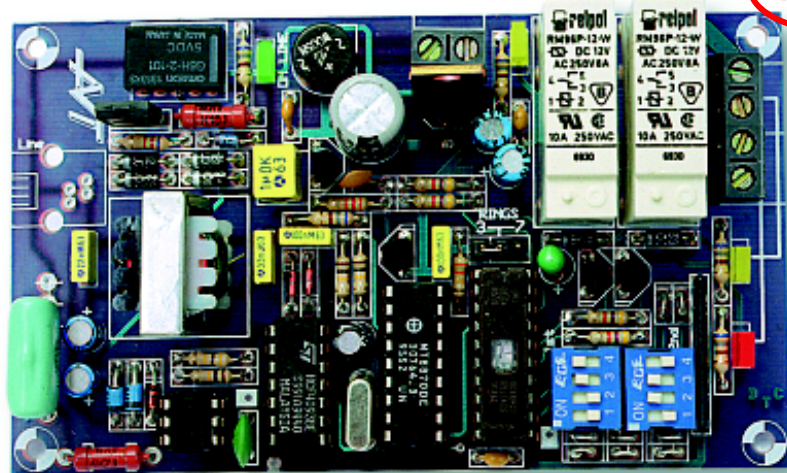


Mikroprocesorowy odbiornik DTMF, część 1

kit AVT-329

PROJEKT Z OKŁADKI

Konstrukcja prezentowanego w artykule odbiornika jest oparta na dwóch nowoczesnych układach scalonych, których zastosowanie umożliwiło uzyskanie doskonałych parametrów użytkowych, przy zachowaniu prostoty konstrukcji. Fanów techniki mikroprocesorowej zainteresuje z pewnością fakt zastosowania w urządzeniu mikrokontrolera z rodziny 68HC05 firmy Motorola.



Odbiorniki kodu DTMF są pewną nowością na naszym rynku, co wynika z faktu, że dopiero stosunkowo niedawno wprowadzono do powszechnego użytku centrale telefoniczne sterowane kodem wieloczęstotliwościowym. Nie oznacza to, że z odbiornika mogą korzystać osoby, których telefony są podłączone do nowoczesnych central telefonicznych. O tym co jest niezbędne, aby móc wykorzystać w praktyce prezentowane urządzenie opowiemy w dalszej części artykułu.

W EP3/97 publikowaliśmy opis odbiornika umożliwiającego zdalne sterowanie kilku urządzeń przez telefon, który zaprojektowano w oparciu o standardowe układy CMOS (z wyjątkiem dekodera DTMF). Konstrukcja prezentowana obecnie jest rozwinię-

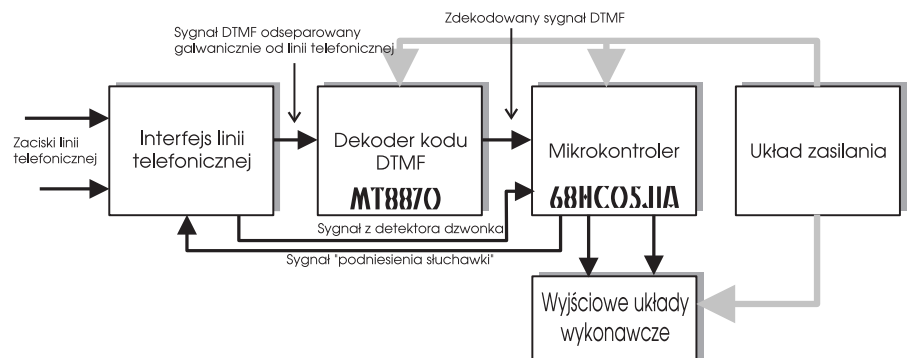
ciem tamtego opracowania, przy czym większy nacisk położono na wyposażenie odbiornika w "inteligencję", co było stosunkowo proste do uzyskania dzięki zastosowaniu szybkiego mikrokontrolera.

Zanim przejdziemy do opisu konstrukcji, pokrótce przybliżymy Czytelnikom najważniejsze podzespoły zastosowane w odbiorniku. Zarówno scalony dekodery sygnałów DTMF (Mitel - MT8870), jak i procesor 68HC05J1A (firmy Motorola) są mało popularne na naszym rynku, co jest efektem (jak uważa autor) braku dostępu do pełniejszej informacji o tych doskonałych podzespołach.

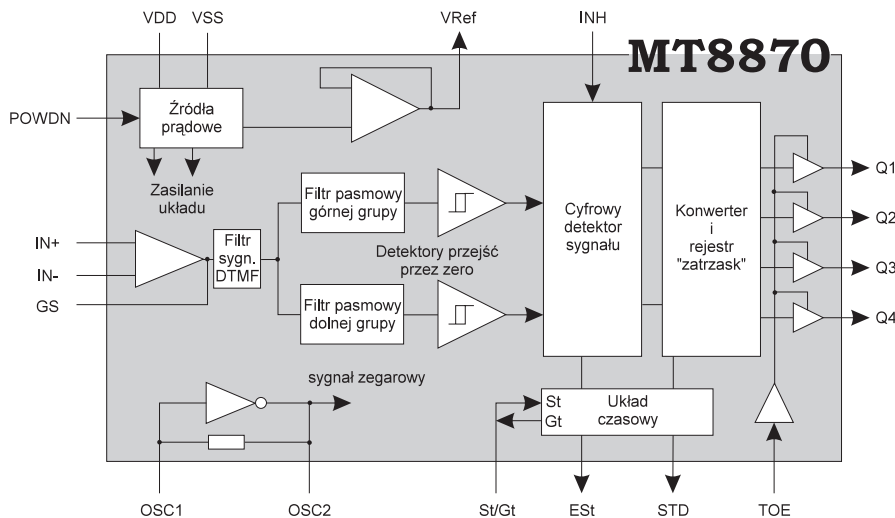
Pomocą w ustaleniu „położenia” funkcjonalnego poszczególnych elementów ułatwi schemat

Podstawowe parametry i właściwości odbiornika

- ✓ napięcie zasilania: 8..12VAC lub 8..15VDC
- ✓ maksymalny pobór prądu: ok. 120mA
- ✓ współpracuje ze standardowymi liniami telefonicznymi
- ✓ odbiornik dekoduje wszystkie 16 kodów standardu DTMF
- ✓ możliwość zdalnego sterowania i kontroli stanu dwóch wyjść
- ✓ zabezpieczenie przed niepożądanym dostępem 2-cyfrowym kodem (dwie liczby z zakresu 0..15) oraz procedurami ograniczającymi ilość możliwych pomyłek
- ✓ pełna separacja galwaniczna układu sterującego od linii telefonicznej



Rys. 1. Schemat blokowy odbiornika.



Rys. 2. Budowa wewnętrzna układu MT8870.

blokowy odbiornika z rys.1. Scalony dekodery DTMF

Zastosowany w modelu układ dekodujący analogowy sygnał DTMF - MT8870 - opracowała i produkuje kanadyjska firma Mitel. Układ ten integruje w swoim wnętrzu wszystkie elementy niezbędne do prawidłowego przetworzenia zakodowanego sygnału przesyłanego przez linię telefoniczną. Schemat blokowy obrazujący budowę wewnętrzną układu przedstawiono na rys.2.

Na wejściu układu zastosowano wzmacniacz operacyjny, przy pomocy którego sygnał przychodzący z toru transmisyjnego jest dopasowywany (pod względem amplitudy i wartości składowej stałej) do wymagań filtrów pasmowych. Są one wykorzystywane do odfiltrowania sygnałów leżących poza pasmem DTMF. Na rys.3 przedstawiono charakterystyki wzmocnienia filtrów grupy górnej i dolnej, a strzałkami zaznaczono położenie poszczególnych częstotliwości składowych, które są wykorzystywane do tworzenia złożonego sygnału DTMF.

Sygnały wyjściowe filtrów grupowych są podawane poprzez komparatory, pracujące jako detektory przejścia przez zero, do wejścia cyfrowego detektora sygnału. Zadaniem tej części układu jest ustalenie, na podstawie kombinacji sygnałów z filtrów, jaka para częstotliwości wchodzi w skład sygnału podawanego na wejście dekodera. Wewnętrzny układ czasowy określa warunki czasowe poprawnego zdekodowa-

nia sygnału wejściowego, co zapobiega dekodowaniu przypadkowych sygnałów zakłócających.

Na rys.4 przedstawiono przykładowe przebiegi na wejściu i wyjściach układu MT-8870 podczas jego normalnej pracy. Na rysunku, przy pomocy dużych liter, oznaczono zdarzenia, które są typowe podczas transmisji sygnałów poprzez linię telefoniczną. Pokróćce je omówimy:

zdarzenie A: w linii występują sygnały DTMF, lecz czas ich trwania jest zbyt krótki;

zdarzenie B: w linii wystąpił prawidłowy sygnał DTMF (znak oznaczony #n), tzn. zarówno czas trwania, amplituda oraz składowe widmowe są poprawne - zdekodowana liczba określająca odebrany kod została wprowadzona na wyjście rejestru zatrzaśkowego;

zdarzenie C: niezbędny odstęp czasowy po odebraniu kodu #n;

zdarzenie D: w linii wystąpił pra-

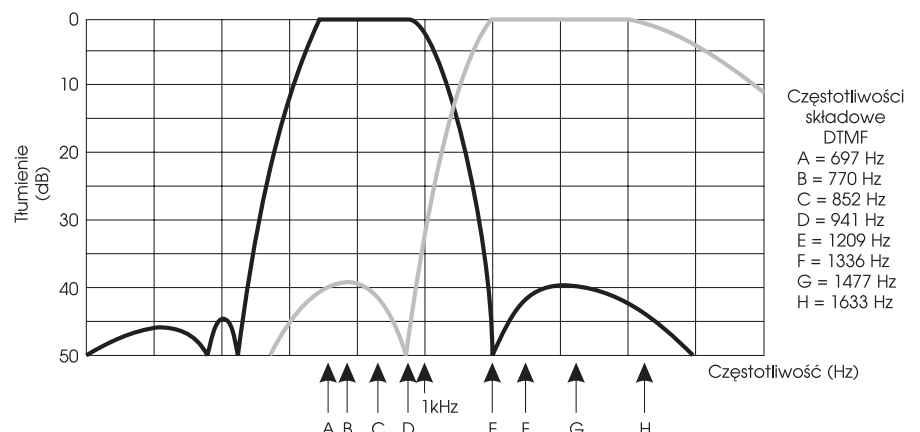
widlowy sygnał o kodzie #(n+1); wyjście rejestru jest przełączane w trakcie dekodowania w stan wysokiej impedancji;

zdarzenie E: wystąpiła „dziura” w odbieranym sygnale, lecz jej czas trwania jest mniejszy od wartości dopuszczalnej, zadanej przez stałe czasowe; stan wyjść nie ulega zmianie - bufory trójstanowe są uaktywniane po przejściu sygnału TOE do poziomu logicznego „1”.

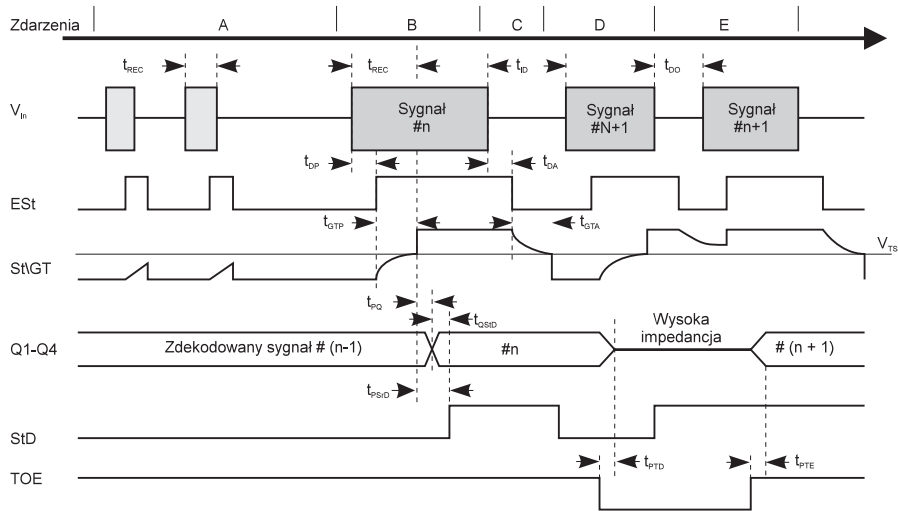
Układ MT-8870 jest wyposażony w sterowane z zewnątrz (poprzez stan logiczny na wejściu POWDN) układy polaryzacji, dzięki czemu jest możliwe przełączenie go w stan nieaktywny. Pozwala to dość wydatnie ograniczyć pobór prądu, z ok. 5..9mA do 10..15µA.

W niektórych systemach transmisyjnych DTMF są wykorzystywane tylko kody liczb 0..9 oraz dwa znaki specjalne * i #. Standard DTMF umożliwia jednak zakodowanie aż 16 znaków. Nie wszystkie z dostępnych na rynku dekodery DTMF potrafią zdekodować pary częstotliwości leżące poza zakresem podstawowym. Układ MT-8870 jest wyposażony w wejście oznaczone INH, które umożliwia wybranieżądanego trybu pracy. W tab.1 podano tablicę prawdy dekodera wyjściowego układu MT-8870. Dla sygnałów wejściowych i wyjściowych przyjęto konwencję logiki dodatniej, tzn. niskim poziomem napięcia L i wysokim H przyporządkowano odpowiednio stany logiczne „0” i „1”.

W odbiorniku AVT-329 dekodery skonfigurowano tak, że de-



Rys. 3. Charakterystyka widmowa czułości układu MT8870.



Rys. 4. Przebiegi charakteryzujące pracę układu MT8870.

koduje wszystkie 16 znaków DTMF.

Mikrokontroler MC68HC05J1A

Drugim bardzo interesującym, a przy tym mało znanym, elementem jaki zastosowano w odbiorniku jest mikrokontroler MC68HC05J1A firmy Motorola. Jest to jeden z najprostszych układów rodziny HC05. Schemat blokowy przedstawiający jego strukturę wewnętrzną przedstawiono na rys.5.

Jak widać, budowa wewnętrzna mikrokontrolera jest niezwykle prosta - „rdzeń” jest typowy dla układów serii HC05. Elementy rozszerzające jego możliwości funkcjonalne, to dwa uni-

wersalne porty I/O (w sumie 14 bitów), 15-bitowy licznik-timer, pamięć RAM o pojemności 64B i niemal 1.2kB pamięci programu (jest to pamięć typu EPROM). Mikrokontroler jest wyposażony także w timer-watchdog oraz detektor nielegalnych adresów. Obydwa te elementy pozwalają zabezpieczyć system przed zakłóceniami, które mogą spowodować błędne działanie procesora.

Procesor 68HC05J1A jest wyposażony w prosty układ przerwań: jedno przerwanie przyjmowane przez dedykowane wprowadzenie oznaczone IRQ oraz cztery przerwania zewnętrzne, które mogą być generowane przez wybrane wejścia portu A. Dostępne jest także przerwanie wewnętrzne, generowane przez licznik-timer.

W prezentowanym układzie jest wykorzystywane tylko przerwanie wewnętrzne, a wszystkie zdarzenia zewnętrzne są wykrywane przez pętlę programową.

Procesor HC05J1A może pracować z maksymalną częstotliwością zegarową 4MHz, pobierając stosunkowo niewiele prądu - w egzemplarzu modelowym procesor pobierał zaledwie 4mA (przy zasilaniu 5V i częstotliwości taktowania 3,58MHz).

Jak więc widać, budowa procesora jest niezwykle prosta, co z jednej strony jest jego ogromną zaletą (przejrzysta architektura, proste w stosowaniu peryferia), a z drugiej wadą (konieczność programowego „nadrabiania” braków sprzętowych). Prostota architektury jest w znacznym stop-

niu zrekompensowana doskonałą listą rozkazów, dużą szybkością pracy jednostki centralnej i wieloma trybami adresowania.

Opis układu

Schemat elektryczny odbiornika przedstawiono na rys.6. Podczas opracowywania tej konstrukcji wykorzystano typowe aplikacje interfejsu współpracującego z linią telefoniczną, które zostały opracowane przez firmy Mitel oraz Teltone.

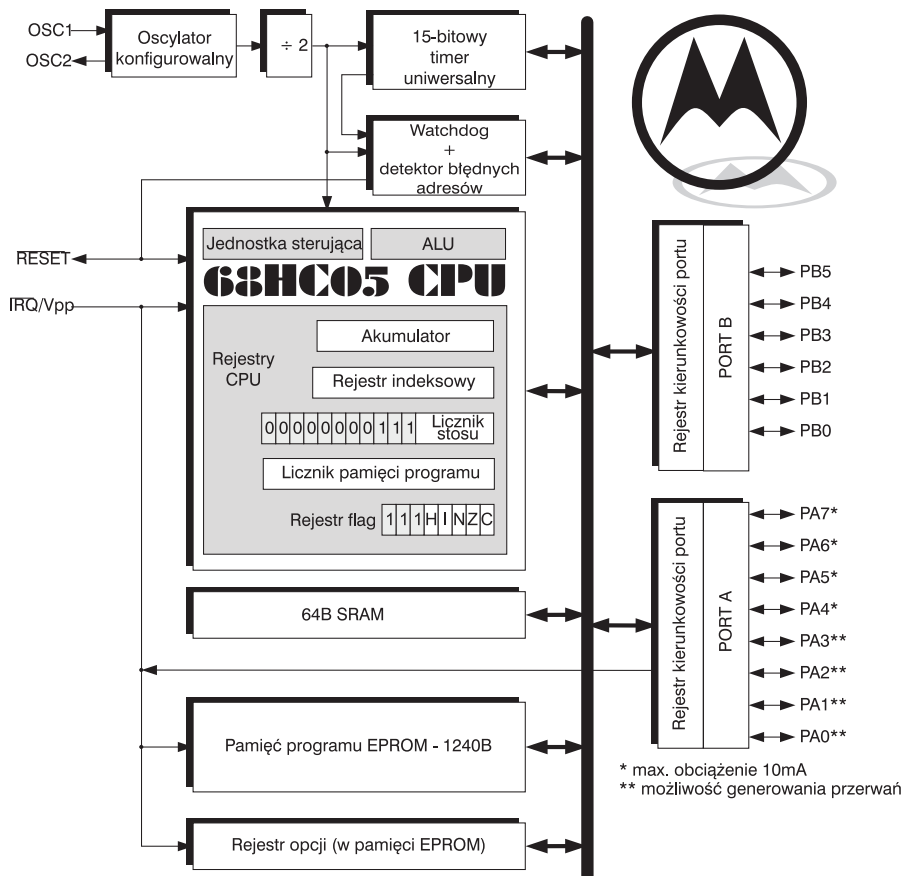
„Sercem” odbiornika jest mikrokontroler US1. Jego zadaniem jest odbieranie wszelkich sygnałów z otoczenia, kontrola kodu dostępu i sterowanie przełącznikami załączającymi obciążenie. Kondensator C11 spełnia rolę układu zerującego mikrokontroler po włączeniu zasilania. Wejście zerujące procesor (oznaczone RES) jest wewnętrznie „podwieszane” do plusa zasilania, nie ma więc konieczności stosowania dodatkowego rezystora polaryzującego na zewnątrz. Procesor jest taktowany sygnałem zegarowym wytwarzanym w oscylatorze układu US2. Sygnał prostokątny o częstotliwości 3,579MHz jest podawany z wyjścia OSC US2 na wejście oscylatora OSC1 US1. Możliwe by było niezależne taktowanie obydwu układów, lecz wymagałoby to zastosowania dwóch rezonatorów kwarcowych, co niepotrzebnie podnosi koszt wykonania odbiornika.

Do wejścia PA7 procesora dołączone jest wyjście bramki US3C, która spełnia rolę układu formującego sygnał z detektora dzwonka. Zastosowano tutaj klasyczny układ z optoizolacją (transoptor To1). Elementy R4, R5 oraz C9 spełniają rolę układu całkującego z tak dobraną stałą czasową, aby na wyjściu bramki pojawiały się impulsy o poziomie logicznej „1” przez cały czas trwania sygnału dzwonka. Prąd diody nadawczej transoptora został ograniczony przy pomocy elementów C2, R3 oraz diod Zenera D6, D7, które spełniają rolę ograniczników napięciowych. Dzięki zastosowaniu tych diod detekcja sygnału dzwonka jest bardzo niezawodna, gdyż wszelkie sygnały zakłócające mają z reguły zbyt małą amplitudę, aby przekroczyć próg napięciowy ok. 26V. Elementy

Tabela 1.

Sygnał wejściowy	TOE	INH	Est	Q4	Q3	Q2	Q1
Dowolny	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	Wartość nie jest określona			
B	H	H	L	określona			
C	H	H	L	(podtrzymanie poprzedniej danej)			
D	H	H	L	poprzedniej danej			

H - wysoki poziom napięcia
 L - niski poziom napięcia
 X - poziom dowolny
 Z - stan wysokiej impedancji



Rys. 5. Schemat wewnętrzny procesora 68HC05J1A.

detektora dzwonka dołączone są na stałe do zacisków linii telefonicznej (LINE1, LINE2).

Po zliczeniu przez program sterujący pracą procesora zadanej, przy pomocy jumpera JP1, liczby impulsów dzwonka, zwierane są styki przekaźnika Prz1. W konsekwencji, centrala telefoniczna zostaje obciążona źródłem prądowym (D1..4, R1, R2, C1, D12 oraz T1), co jest dla niej sygnałem równoważnym podniesieniu słuchawki przez abonenta. Jednocześnie do zacisków linii zostaje dołączony transformator Tr1, przy czym występująca w linii składowa stała zostaje od niego odseparowana przez dwa połączone szeregowo kondensatory elektrolityczne C3, C4. Tak więc po wykryciu przez odbiornik odpowiedniej liczby dzwonek, połączenie telefoniczne zostaje zestawione i układ dekodera US2 może odbierać sygnały DTMF odseparowane galwanicznie od linii poprzez transformator Tr1.

Cewka przekaźnika Prz1 jest sterowana przez tranzystor T3, którego baza jest sterowana syg-

nałem HOOK. Cewka tego przekaźnika nie jest bocznikowana zewnętrzną diodą, ponieważ dioda zabezpieczająca została zintegrowana we wnętrzu przekaźnika. Dioda świecąca D13 sygnalizuje dołączenie odbiornika do linii telefonicznej (ON_LINE). Rezystor R15 ogranicza prąd płynący przez diodę D13.

Dostęp do wszystkich funkcji oferowanych przez odbiornik jest możliwy dopiero po podaniu dwucyfrowego kodu dostępu, który jest ustalany przy pomocy DIP-switchy Sw1 i Sw2. Ponieważ układ US2 pracuje w trybie dekodowania wszystkich 16 znaków DTMF jest możliwe zastosowanie jako kodu dostępu dowolnej liczby z zakresu 0..15. Stosowanie kodów dodatkowych (patrz tab.1) zmniejsza ryzyko złamania kodu przez osoby niepowołane, gdyż w większości telefonów nie są one dostępne na klawiaturze. Należy jednak pamiętać o sprawdzeniu, czy nadajnik DTMF wykorzystywany do sterowania pracą odbiornika ma możliwość generowania tych kodów.

WYKAZ ELEMENTÓW

Rezystory

R1: 6,2kΩ
 R2: 100Ω
 R3, R9, R12, R13, R14: 4,7kΩ
 R4: 470kΩ
 R5, R6, R7: 100kΩ
 R8: 330kΩ
 R10: 2,2kΩ
 R11: 560Ω
 R15, R16, R17, R18: 680Ω
 RP1: 4,7..10kΩ w obudowie SIP5..9

Kondensatory

C1: 680nF
 C2: 1μF/100V stały
 C3, C4: 10μF/63V
 C5: 22nF
 C6: 33nF
 C7, C8, C12, C15, C16: 100nF
 C9: 47nF
 C10: 4,7nF
 C11: 2,2μF/16V
 C13: 47μF/25V
 C14: 1000μF/25V
 C17, C18: 22μF/25V

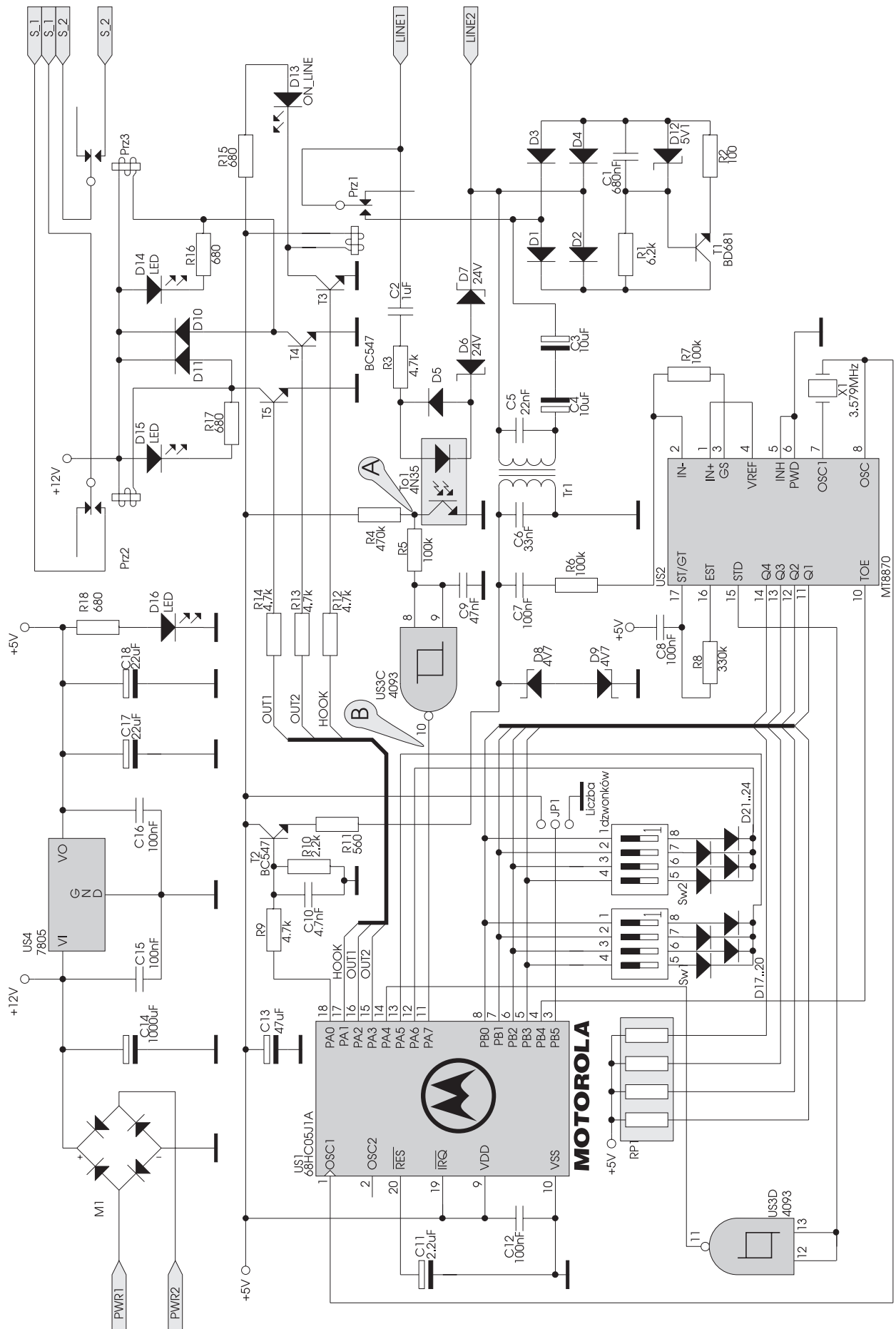
Półprzewodniki

D1, D2, D3, D4: 1N4005
 D5, D10, D11, D17..D24: 1N4148
 D6, D7: 24V/1,3W
 D8, D9: 4,7V/0,4W
 D12: 5,1V/0,4W
 D13, D14, D15, D16: LED (zalecane prostokątne 2x5mm w trzech kolorach)
 M1: B80C1000 lub podobny
 T1: BD681
 T2, T3, T4, T5: BC547 lub podobne
 To1: 4N35
 US1: MC68HC05J1A zaprogramowany (AVT-329)
 US2: MT8870D lub podobny
 US3: 4093
 US4: 7805 (78M05)

Różne

JP1: Jumper+Goldpiny 3x1
 Prz1: Omron G6H-2-U
 Prz2, Prz3: RM96P-12
 Sw1, Sw2: SW DIP-4
 Tr1: Transformator separujący 600Ω/600Ω
 X1: 3,579MHz

Ze względu na ograniczoną liczbę portów I/O procesora US1, niezbędne okazało się połączenie obydwu DIP-switchy i trójstanowych buforów układu US2 w jedną 4-bitową magistralę danych. Jest ona „podwieszana“ do plusa zasilania poprzez rezystory zin-



Rys. 6. Schemat elektryczny odbiornika DTMF.

tegowane w jednym R-Packu RP1.

Selekcji aktywnego w danej chwili źródła informacji dokonuje się poprzez zmianę stanów logicznych na wyprowadzeniach PB4 (logiczna „1” uaktywnia bufor wyjściowy US2), PA5 (logiczne „0” umożliwia odczyt liczby „zapamiętanej” w DIP-switchu Sw1), PA6 (logiczne „0” umożliwia odczyt DIP-switcha Sw2). Jednoczesne uaktywnienie kilku źródeł danych może spowodować błędne działanie układu, jednak program sterujący pracą procesora US1 zapobiega takim sytuacjom.

Chcąc ułatwić korzystanie użytkownikom z odbiornika, przewidziana została możliwość generowania przez procesor sygnałów akustycznych (potwierdzenia i negacji), wprowadzanych następnie w linię telefoniczną. Na wyjściu PA0 są generowane sygnały prostokątne o amplitudzie ok. 4,7V, przetwarzane następnie przez prosty układ filtrujący R9, R10, C10. Tranzystor T2 spełnia rolę wtórnika-separatora, który poprzez rezystor R11 zasila wtórne uzwojenie transformatora Tr1. Tak więc sygnały akustyczne generowane przez procesor przechodzą taką samą drogę (lecz w drugą stronę), jak sygnały DTMF odbierane przez odbiornik.

Kondensatory C5 oraz C6, wraz z indukcyjnościami uzwojeń Tr1, zapewniają rezonans układu separującego mniej więcej na ok. 1kHz, co z jednej strony zapewnia dodatkową filtrację pasmową sygnału wejściowego, a z drugiej

strony kompensuje straty sygnału wynikające z charakterystyki przenoszenia transformatora.

Sygnał indukowany we wtórnym uzwojeniu transformatora Tr1 jest podawany na wejście wzmacniacza napięciowego w układzie US2. Wzmacniacz ten pracuje w klasycznej konfiguracji wzmacniacza asymetrycznego o wzmocnieniu ustalonym przy pomocy rezystorów R6, R7. Kondensator C7 separuje składową stałą sygnału wejściowego. Elementy R8 i C8 ustalają stałą czasu, która określa minimalny, dopuszczalny czas trwania sygnału DTMF na linii. Kwart X1 stanowi źródło częstotliwości odniesienia zarówno dla dekodera US1, jak i dla procesora US1.

Po poprawnym zdekodowaniu przez układ US2 sygnału wejściowego na wyjściu STD pojawia się logiczna „1”, która jest negowana przez bramkę US3D. Wyjście tej bramki dołączone jest do wejścia PA4 procesora, dzięki czemu procesor może na bieżąco śledzić stan układu US2.

Diody Zenera D8 i D9, które połączono szeregowo-przeciwnie spełniają rolę symetrycznego ogranicznika napięciowego, o progu zadziałania ok. 5,5V. Ogranicznik ten zapobiega możliwości uszkodzenia tranzystora T2 oraz obwodów wejściowych US2.

Jak wspomniano wcześniej, tranzystor T1, wraz elementami otaczającymi, spełnia rolę źródła prądowego. Tranzystor pracuje jako standardowy wtórnik napięciowy ze stabilizowanym przy

pomocy diody Zenera D12 napięciem bazy. Rolę obciążenia tego wtórnika spełnia rezystor R2. Rezystor R1 polaryzuje bazę T1, a kondensator C1 ogranicza tętnienia prądu pobieranego z linii telefonicznej. Ponieważ polaryzacja napięcia w linii może się zmieniać, niezbędne okazało się zastosowanie mostka Graetza (diody D1.4), który zasila źródło prądowe.

Wartość prądu pobieranego przez źródło wynosi ok. 50mA, co gwarantuje poprawną detekcję „podniesienia słuchawki” przez centralę telefoniczną i nie grozi przeciążeniem linii.

Dwa wyjścia procesora US1 wykorzystano do sterowania przełącznikami załączającymi obciążenia zewnętrzne. Są to wyprowadzenia oznaczone PA2 i PA3. Rezystory R13, R14 ograniczają prądy baz tranzystorów T4 i T5, które spełniają rolę wzmacniaczy. Przełączniki Prz2 i Prz3 nie mają wbudowanych diod zabezpieczających przed przepięciami, dlatego niezbędne było zastosowanie D10 i D11. Fakt załączenia przełączników sygnalizują diody LED D14 i D15. Rezystory R16, R17 ograniczają prądy płynące przez te diody LED.

Stabilizator US4 pracuje w klasycznym dla siebie układzie połączeń. Dzięki zastosowaniu mostka prostowniczego M1 oraz kondensatora filtrującego C14 o dużej pojemności, odbiornik można zasilać napięciem stałym lub zmiennym.

Piotr Zbysiński, AVT