

# Mikrokontrolery COP8 firmy



## National Semiconductor

*W dzisiejszym świecie trudno wyobrazić sobie istnienie elektroniki bez mikrokontrolerów jednocukrowych. Wszechstronność zastosowań mikrokontrolerów wymusiła na producentach ciągle powiększanie ich asortymentu i możliwości operacyjnych. Na początku lat 70., były stosowane głównie w kalkulatorach lub zegarach elektronicznych. Postęp w technologii, polegający na ciągłym zmniejszaniu wymiarów i kosztów produkcji, spowodował ogromny wzrost zainteresowania nimi wśród producentów urządzeń zarówno przemysłowych, jak i powszechnego użytku. Praktycznie w każdym domu można obecnie znaleźć urządzenia, w których zastosowano mikrokontrolery 8-bitowe. Najczęściej stosowane są obecnie 8-bitowe mikrokontrolery zawierające w sobie oprócz standardowych elementów również dodatkowe bloki funkcjonalne, takie jak interfejsy, przetworniki, sterowniki LCD lub klawiatury itd.*

Podstawową częścią każdego mikrokontrolera jest jednostka centralna (ang. Central Processor Unit - CPU), układy wejścia/wyjścia (I/O) oraz różne rodzaje pamięci. Wszyscy producenci mikrokontrolerów starają się produkować całe ich rodziny w oparciu o jeden procesor. Układy wchodzące w skład rodziny różnią się między sobą rodzajem i wielkością pamięci, rodzajem wejść/wyjść i zastosowanymi dodatkowo sterownikami. Do najbardziej popularnych na rynku polskim można zaliczyć układy firm Atmel ('51 i pochodne), Microchip (PIC), Motorola (68HC05), Hitachi (H8), Philips (C51), SGS Thomson (ST62) lub Texas Instruments (TMS370). Jak widać z powyższej listy, jest w czym wybierać. Wśród producentów 8-bitowych mikrokontrolerów aktywnie działa również firma National Semiconductor, która produkuje mikrokontrolery oznaczane umownie jako rodzina COP8, a której podstawowe dane postaramy się przedstawić w artykule.



### Co oferuje COP8?

Konstruktorzy pragnący wykorzystać procesory COP8 dostają do dyspozycji mikrokontrolery z centralnie ulokowanym procesorem o architekturze Harvard, otoczonym funkcjonalnymi blokami zawierającymi pamięć RAM, ROM, pamięć programowalną przez użytkownika, układy UART, komparatory, przetworniki A/C oraz układy wejścia/wyjścia. Procesor jest wyposażony w układy kontroli (watchdog) oraz w układ pozwalający na uruchomienie aplikacji w przypadku pojawienia się sygnału na którymkolwiek z wejść (wake-up).

Długość cyklu zegarowego procesora wynosi standardowo 1µs. Podstawowym standardem wejścia/wyjścia jest szeregowy interfejs MICROWIRE/Plus opracowany przez National Semiconductor. Mikrokontrolery COP8 są wykonywane w różnych wersjach temperatury pracy, aż do wersji od -55 do +125°C, co pozwala na ich zastosowanie praktycznie we wszystkich aplikacjach z przemysłowymi i militarnymi włączniami.

### Zalety COP8

Rodzina COP8 ma wiele możliwości, których umiejętne wykorzystanie pozwala na osiągnięcie dodatkowych korzyści. Należy do nich zaliczyć bardzo efektywną listę instrukcji, co pozwala na bardzo szybkie uruchomienie procesora i skrócenie czasu opracowania produktu końcowego, a co w efekcie umożliwia wcześniejsze wystartowanie z nowym produktem na rynek. Do zalet COP8 należy zaliczyć również możliwość pracy w trybie niskiego poboru mocy lub w trybie oczekiwania. Programowanie układów wejścia/wyjścia pozwala na optymalne ich wykorzystanie w aplikacji. Elastyczny i w pełni konfigurowalny przez użytkownika proces uruchamiania ułatwia prace projektowe. Dodatkowo układy COP8 są zabezpieczone przed wpływem fal elektromagnetycznych (EMI).

### Zmniejszony pobór mocy

Coraz szersze zastosowanie mikrokontrolerów w urządzeniach przenośnych zasilanych z baterii

wymusza zastosowanie układów o zmniejszonym poborze mocy. Takimi układami są procesory COP8. Mogą one być zasilane napięciem od 2,5V, a ponadto posiadają dwa tryby pracy radykalnie zmniejszające pobór prądu:

1. **Tryb HALT** - następuje zatrzymanie oscylatora z jednoczesnym podtrzymaniem wartości pamięci RAM i rejestrów. Pobór prądu w tym trybie jest mniejszy od 1µA. Powrót do trybu pracy normalnej następuje w przypadku pojawienia się sygnału RESET, przełączenia ze stanu niskiego w wysoki pinu G7. Jeśli jest ustawiona opcja zewnętrznego oscylatora lub generatora RC, przełączenia pinu Multi-Input Wake-Up (MIWU).

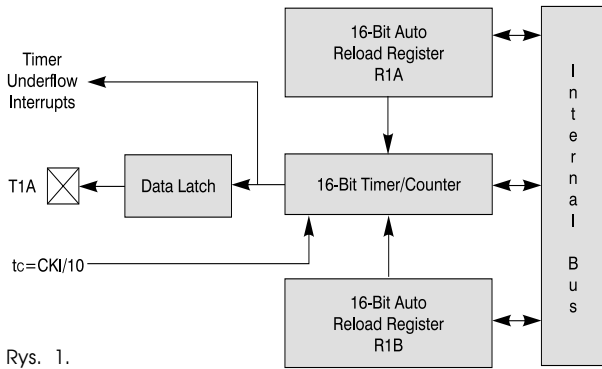
Opcja MIWU jest dostępna w wielu procesorach COP8. Wykorzystywany jest do tego Port L, który musi być ustawiony jako wejściowy i każde z jego wejść może być niezależnie wykorzystane np. do sprawdzania klawiatury lub układu zdalnego sterowania. Pojawienie się sygnału na którymkolwiek wejściu portu powoduje uruchomienie procedury MIWU. Pozwala to zredukować liczbę elementów zewnętrznych i przez to obniżyć koszty. Każde wejście może być sterowane zarówno zobczem narastającym jak i opadającym sygnałem.

2. **Tryb IDLE** - jest to tryb pracy dostępny w rodzinie „Feature” i polega na utrzymaniu w stanie aktywnym jedynie zegara systemowego i timera T0. Pobór prądu w porównaniu do pracy normalnej wynosi 1/3 I<sub>dd</sub>. Powrót do pracy normalnej następuje w przypadku: pojawienia się sygnałów RESET, MIWU lub po wykonaniu 4096 cykli programu (zmiana bitu 12 w timerze T0 - w niektórych układach ten czas jest programowalny).

### Wersje rodziny COP8

Mikrokontrolery COP8 są podzielone na dwie rodziny nazywane „Basic Family” i „Feature Family”. Mikrokontrolery z rodziny „Basic” są przeznaczone do aplikacji prostych i tanich, nie wymagających wiele pamięci i urządzeń peryferyjnych, natomiast rodzina „Feature” jest przeznaczona dla aplikacji wymagających więcej pamięci i urządzeń zewnętrznych. Obydwie rodziny używają tej samej listy instrukcji.





Rys. 1.

Procesory COP8 „Basic“ posiadają od 768B do 4kB pamięci ROM, 64 do 128 bajtów pamięci RAM oraz jeden 16-bitowy zegar. Dostępne są również proste urządzenia zewnętrzne, takie jak komparator. Najczęściej układy te występują w obudowach 20 lub 28 pinów.

Procesory COP8 „Feature“ są wyposażone w większą pamięć i posiadają od 2k do 24kB pamięci ROM, 128 do 1088B pamięci RAM i co najmniej dwa 16-bitowe liczniki-timery.

Lista instrukcji tej rodziny posiada dziewięć dodatkowych instrukcji do obsługi wektorów przerwań, stosu oraz dodatkowych operacji logicznych. Oprócz trybu pracy HALT możliwy jest dodatkowy tryb IDLE pozwalający na okresowe monitorowanie systemu, gdy inne urządzenia są wyłączone. Wszystkie procesory „Feature“ mają również bardzo użyteczny Multi-Input Wakeup (wielowejsciowy „budzik“), pozwalający na niezależne przerwania od narastających zboczy impulsów na poszczególnych pinach lub od sygnałów wychodzących od trybów HALT i IDLE. Dodatkowo układy te mogą zawierać bloki przetworników A/C, UART lub interfejs CAN. Najczęściej występują w obudowach 28, 40 lub 44 piny.

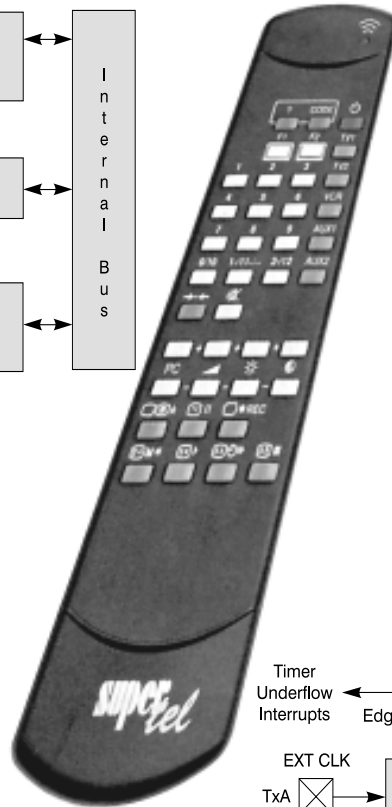
**Układy jednokrotnie programowalne OTP**

Wszystkie mikrokontrolery COP8 są dostępne w wersji z jednokrotnie programowalną pamięcią ROM. Mogą być one programowane za pomocą standardowych programatorów pamięci. Jest to wygodne nie tylko dla prototypów, lecz także przy masowej produkcji. Dodatkowo podczas programowania istnieje możliwość ustawienia bitu zabezpieczenia przed odczytaniem programu z układu. Niektóre z układów są dostępne z pamięcią poszerzoną do 32kB, co umożliwia ich zastosowanie do zaawansowanych aplikacji.

**Architektura COP8**

Wszystkie procesory COP8 są zbudowane w oparciu o zmodyfikowaną architekturę typu Harvard, co oznacza, że dostęp do pamięci programu i pamięci danych odbywa się przez niezależne szyny adres/dane. Daje to przyspieszenie pracy procesora, ponieważ w momencie gdy wykonywany jest transfer bieżących danych, pobierana jest następna instrukcja z pamięci programu. Procesory COP8 używają zmodyfikowanej architektury Harvard, ponieważ tablice danych są przechowywane w pamięci programu i mogą być dostępne za pomocą specjalnej instrukcji LAID (ang. Load Accumulator Indirect). Jednostka centralna (CPU) zawiera:

- 8-bitowy akumulator (A);
- 16-bitowy licznik programu (PC);
- dwa 8-bitowe wskaźniki danych (B, X);
- 8-bitowy wskaźnik stosu (SP);



- 8-bitowe słowo stanu procesora (PSW);
- 8-bitowy rejestr kontrolny (CNTRL);
- bank 8-bitowych rejestrów ogólnego zastosowania.

Cała pamięć RAM, wszystkie wejścia/wyjścia (I/O) oraz rejestry (poza akumulatorem i licznikiem programu) są umieszczone w przestrzeni adresowej danych. Mikrokontrolery COP8 komunikują się z otoczeniem przez kilka konfigurowalnych wejść/wyjść (I/O) lub przez interfejs szeregowy MICROWIRE/PLUS. Porty wejść/wyjść są oznaczane literami np. Port C, Port D, Port G, Port I oraz Port L. Liczba portów lub pinów zależy od typu mikrokontrolera i obudowy.

**Timery**

*Timer Tx*

Wszystkie mikrokontrolery COP8 posiadają co najmniej 16-bitowy, wielofunkcyjny timer Tx. W układach rodziny „Basic“ jest to pojedynczy rejestr 16-bitowy timer/licznik, natomiast w rodzinie „Feature“ składa się on z 16-bitowego rejestru i dwóch 16-bitowych rejestrów TxRA i TxRB. Może on być programowany do pracy w trzech trybach:

1. PWM (Pulse Width Modulation) (rys. 1):
  - niezależne od procesora wyjścia przełączające;
  - dwa indywidualnie maskowane przerwania dla rejestrów TxRA i TxRB;
  - licznik sterowany zegarem.

Zmiana zawartości rejestru Tx powoduje również zmiany w TxRA i TxRB, co w przypadku ustawienia zezwolenia powoduje wystąpienie przerwania.

2. Licznik zdarzeń zewnętrznych (rys. 2):

Zawartość timera Tx jest modyfikowana zarówno przez rosnące, jak i opadające zbocze impulsu z TxA. Zmiana zawartości Tx

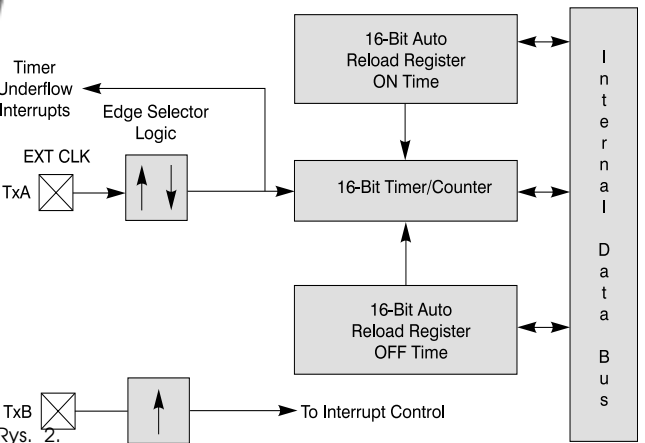
następuje kolejno z rejestrów TxRA i TxRB oraz jest ustawiana w tym momencie odpowiednia flaga. W przypadku ustawienia zezwolenia jest generowane przerwanie. Maksymalna częstotliwość dla wejścia TxA wynosi 500kHz. Rejestr TxB może być użyty jako zewnętrzne źródło przerwania od zbocza narastającego.

3. Kontroli wejść (ang. capture input) (rys. 3):

- dwa wejścia z możliwością wyboru zbocza;
- łatwy pomiar szerokości i częstotliwości impulsu.

W tym trybie pracy timer Tx może być użyty do precyzyjnego pomiaru zewnętrznych zdarzeń czasowych. Po wystąpieniu wybranego zbocza na pinie TxA lub TxB, zawartość timera T1 jest zapisywana do rejestru TxRA lub TxRB. Jak w poprzednich przypadkach, jeśli ustawiono zezwolenie na przerwanie, to przerwanie jest generowane.

Wiele procesorów posiada dwa lub więcej takich zegarów pozwalających dodatkowo na pracę w trybie bezczynności (IDLE). W try-



Rys. 2.

bach 1 i 3 timer jest taktowany impulsem tc, którego częstotliwość jest mniejsza dziesięciokrotnie od częstotliwości oscylatora CKI (tc=CKI/10).

*Timer T0*

Przeznaczony jest do sterowania procesora w trybie IDLE, przy powrocie ze stanu HALT oraz do sterowania czasu WATCHDOG. Standardowo generuje przerwanie po upływie 4096 cykli instrukcji (tc). W trybie rozszerzonym może generować przerwania po upływie 4k, 8k, 16k 32k, 64k cykli instrukcji. Jest to stosowane między innymi w procesorach COP888EB, COP8ACC, COP888GD.

**Timer-modulator**

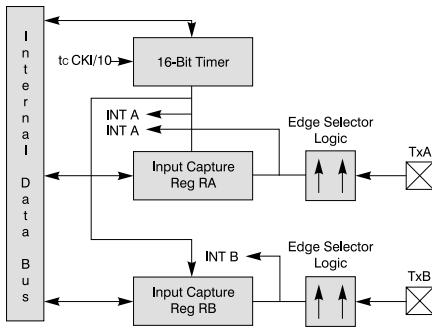
Jest on zastosowany w procesorach COP8xxCJ i zawiera 8-bitowy, automatycznie ładowany rejestr. Może być użyty w dwóch trybach pracy, w których następuje zmiana na pinie L7:

1. Modulator

Modulator jest przeznaczony do generowania impulsów wysokiej częstotliwości na wyjściu L7, przeznaczonych do sterowania diody nadawczej podczerwieni.

2. Timer PWM

Ten tryb pozwala na generowanie impulsów o różnym współczynniku wypełnienia. Standardowo jest to 50%, lecz przy użyciu 16-bitowego timera T1 współczynnik ten może być zmieniany. Jest to bardzo wygodne przy aplikacjach wymagających kontroli fazy.



Rys. 3.

### Watchdog

Zastosowano go w układach COP8xxCJ i zawiera 8-bitowy licznik taktowany 8-bitowym preskalarem synchronizowanym czasem tc. Podstawową funkcją licznika WATCHDOG jest generowanie przerwania i ustawienie odpowiedniej flagi po jego wyzerowaniu. Gdy funkcja WATCHDOG jest zabroniona, wówczas timer jest używany jako licznik ogólnego zastosowania.

### Szybki timer PWM o stałej rozdzielczości/kontroler wyjść (COP884BC)

Blok tego układu zawiera 8-bitowy, wolny licznik w górę, 8-bitowy preskaler oraz 8-bitowy rejestr PWM zapis/odczyt (RLON). Przy zastosowaniu preskalera licznik może być taktowany impulsem o zmiennej długości, między CKI a CKI/256. Można go stosować w dwóch trybach pracy:

#### 1. PWM, który charakteryzuje się:

- stałą częstotliwością sygnału PWM (do 39 kHz) na dwóch wyjściach;
- przerwanie jest zgłaszane od przepełnienia 8-bitowego licznika;
- wyjścia mogą być multipleksowane do dwóch pinów.

Jeśli zawartość 8-bitowego licznika jest równa lub większa od zawartości RLON, to wejścia są przełączane. Ponadto, przełączenie może nastąpić po przepełnieniu timera.

#### 2. Kontroler wyjść

Ten tryb pracy pozwala użytkownikowi na testowanie momentu, kiedy częstotliwość źródła zewnętrznego osiągnie ustalony próg. Istnieje również możliwość wyboru zbrocza impulsu wejściowego oraz generowania przerwania w momencie gdy licznik osiągnie wartość większą niż jest w rejestrze RLON. Oba tryby mają możliwość generowania przerwań.

### Capture Timer

Blok tego timera jest zbudowany z dwóch niezależnych timerów i wejść. Każdy z nich zawiera 16-bitowy licznik w dół, związany z nim 16-bitowy rejestr i 8-bitowy preskaler. Zastosowanie preskalera pozwala na zmienne ustawienie taktu licznika między CKI a CKI/256. Przy wystąpieniu odpowiedniego zbrocza impulsu na odpowiednim pinie układu, zawartość licznika jest kopiowana do rejestru kontrolnego (capture) i, jeśli jest to dozwolone, jest generowane odpowiednie przerwanie.

### Generator ciągu impulsów

W układzie COP888GW istnieje możliwość generowania ciągu impulsów o zadanym współczynniku wypełnienia. Każdy blok generatora składa się z czterech niezależnych liczników zawierających 16-bitowy preskaler taktowany impulsem tc oraz 16-bitowy licznik.

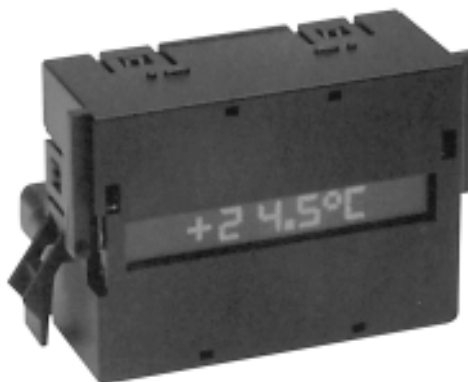
Każdy licznik generuje określoną liczbę impulsów o współczynniku wypełnienia 50%. Szerokość impulsu zależy od zawartości preskalera, a liczba impulsów od zawartości rejestru licznika. Każdy licznik ma możliwość generowania przerwania przy przepełnieniu licznika.

### Funkcje analogowe

Procesory COP8 zawierają układy analogowe takie jak komparatory, szybkie 8-bitowe przetworniki A/D typu SAR oraz przetworniki A/D dużej rozdzielczości.

#### Komparator (rys. 4):

- dostępny w układach COP8xxCJ i COP888CS/CG/EG/GG;
- oba wejścia i wyjścia komparatora są dostępne przez PORT I;
- komparator może być włączany lub wyłączany programowo;



- jeśli komparator jest wyłączony, to odpowiednie piny są pinami ogólnego zastosowania.

#### Przetwornik A/D typu SAR (Successive Approximation)

Przetworniki zastosowane w układach COP888 (rys. 5) są nazywane przetwornikami typu „kolejnych przybliżeń” (successive approximation). Posiadają następujące możliwości:

- rozdzielczość 8-bitów, przy dokładności  $\pm 1$  LSB;
- wbudowany 3-bitowy preskaler taktowany CKI;
- minimalny czas trwania konwersji wynosi 10,2µs, przy impedancji źródła do 3kΩ (COP888EB i COP888GD);
- możliwość pracy różnicowej lub od poziomu odniesienia.

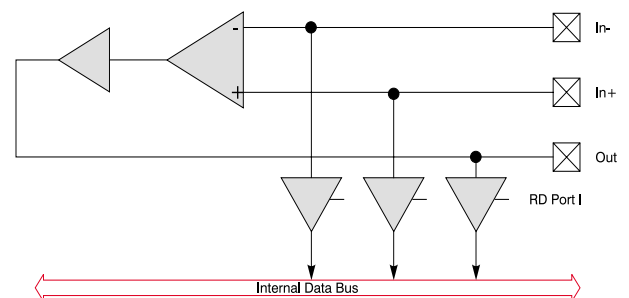
#### Blok funkcji analogowych

Blok ten zawiera:

- szybki, 8-bitowy, szeregowy przetwornik A/D (COP8ACC) - czas konwersji 26µs (CKI=10MHz);
- do 6 wejść analogowych;
- wbudowane źródło referencyjne Vcc/2.

### Sprzętowe mnożenie/dzielenie

Dużą zaletą procesorów COP8 jest możliwość sprzętowego wykonywania operacji mnożenia i dzielenia. Mnożenie wymaga tylko jednego cyklu zegarowego. Do przeprowadzenia dzielenia są potrzebne dwa cykle zegarowe. Jak widać trwa to krócej niż



Rys. 4.

wykonanie tej operacji programowo i pozwala zaoszczędzić miejsce w pamięci programu, którego w prostszych procesorach nie mamy zbyt wiele do dyspozycji.

### Interfejsy komunikacyjne

Rodzina COP8 oferuje szeroki wybór interfejsów komunikacyjnych pozwalających na ich użycie w wielu aplikacjach. Są to standardy najczęściej używane w komunikacji między procesorem a urządzeniami zewnętrznymi lub standardy wewnętrznych dużych systemów.

#### Magistrala CAN

W układach COP8 zastosowano zoptymalizowaną magistralę COPCAN dostosowaną do standardu magistrali CAN 2.0B. Oznacza to, że COPCAN zapewnia w pełni standardowy format ramki z 11-bitowym identyfikatorem. Rozszerzony standard ramki z 29-bitowym kodem identyfikacyjnym może być sprawdzany (aprobowany), lecz nie może być nadawany lub odbierany. Obniżenie kosztów uzyskano przez zmniejszenie do 4 liczby rejestrów przeznaczonych do nadawania i odbierania informacji (każda paczka danych używa dwóch rejestrów do przesłania kodów identyfikatora/danych i dwóch do samych danych).

#### Możliwości interfejsu:

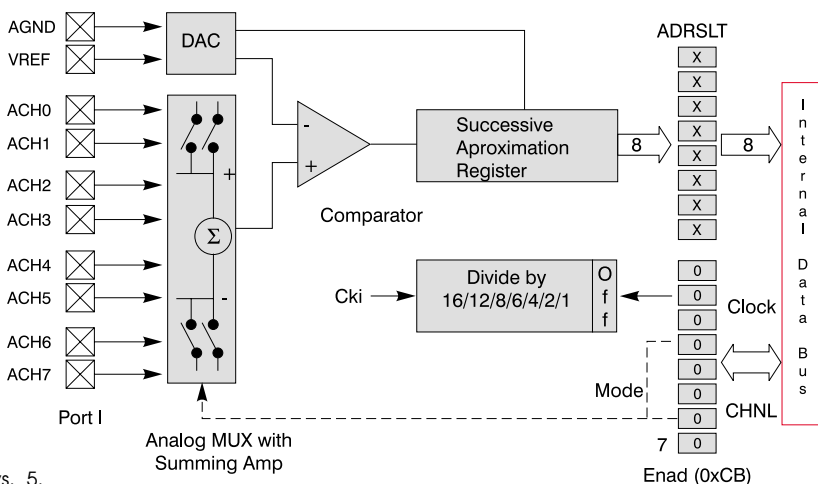
- przyjęcie/wysłanie do magistrali CAN maksimum ośmiobajtowych meldunków z prędkością do 125kb/s;
- przyjęcie/przesłanie dwubajtowych meldunków z prędkością do 1Mb/s;
- trzy niezależne przerwania od nadawania, odbioru i błędu - możliwość dostępu jest programowo ustawiana na bitach ID4 do ID10;
- możliwość spowodowania wyjścia z trybu HALT/IDLE przez magistralę CAN.

#### Interfejs szeregowy SPI

Interfejs SPI jest standardowym, 4-przewodowym, synchronicznym, szeregowym interfejsem z dwiema 12-bitowymi pamięciami typu FIFO (jedna dla przyjęcia, druga dla nadawania danych). Pozwala to na zwiększenie ogólnej liczby przesyłanych danych przy zredukowaniu obciążenia CPU. Istnieje również możliwość konwersji danych z szeregowych na równoległe za pomocą układu nazwanego Master Out Slave In (MOSI). Zastosowano go w układzie COP888EB, gdzie dane są wprowadzane na wyprowadzenia Portu N niezależnie od CPU.

#### Możliwości SPI:

- przesyłanie danych z prędkością do 1Mb/s;
- 2x12-bitowy bufor nadawczy/odbiorczy;
- tryb master dostępny z wewnętrznego generatora;
- tryb slave dostępny z zewnętrznego generatora przez pin SCK;
- przerwania od SPI mogą być wykonywane po pierwszym i/lub ostatnim bajcie odczytanym z bufora RX lub TX;



Rys. 5.

- możliwość sterowania hierarchicznego magistrali SPI.

### Uniwersalny Synchroniczny/Asynchroniczny Odbiornik/Nadajnik (USART)

Układ USART użyty w COP8 jest pełnoduplexowym interfejsem z możliwością transmisji synchronicznej lub asynchronicznej. Interfejs zawiera dwa rejestry RX i TX oraz siedem rejestrów adresowanych. Dane z rejestrów TX i RX są podwójnie buforowane. Wewnętrzny generator prędkości transmisji pozwala na określenie prędkości transmisji niezależnie od częstotliwości oscylatora.

Możliwości USART:

- prędkość transmisji asynchronicznej do 625kb/s;
- prędkość transmisji synchronicznej do 5Mb/s;
- standardowy format 7,8,9 bitów danych;
- pełny zakres opcji kontroli parzystości;
- jeden lub dwa bity stopu.

### Interfejs MICROWIRE

MICROWIRE/PLUS jest szeregowym interfejsem synchronicznym. Pozwala on na połączenie między sobą wielu układów produkowanych przez National Semiconductor (m.in. przetworniki A/D, pamięci EEPROM, sterowniki wyświetlaczy oraz inne mikrokontrolery).

Możliwości interfejsu MICROWIRE:

- tryb master dostępny z wewnętrznym generatorem;
- tryb slave dostępny z zewnętrznym generatorem podłączonym do pinu SK;

- maksymalna prędkość transmisji w trybie master i slave do 500kb/s.

Dodatkowo wszystkie procesory rodziny „Feature“ mają programową możliwość zmiany polaryzacji przy opadającym lub rosnącym zboczku zegara oraz mogą generować przerwania (po 8 cyklach przełączenia) do sterowania 8-bitowym rejestrem przełączającym.

### Lista instrukcji

Procesory COP8 są wyposażone w listę efektywnych jednobajtowych instrukcji, wykonywanych w jednym cyklu zegarowym. Umożliwia to napisanie zwięzłego, zajmującego mało pamięci programu. Sporo instrukcji jednobajtowych jest dostępnych jako instrukcje wykonujące dodatkowe rozkazy. Na przykład, instrukcja DRSZ odejmuje od określonego rejestru i omija następną instrukcję, jeśli wynik odejmowania jest równy zero.

Lista instrukcji oferuje kilka możliwości adresowania pamięci:

- bezpośredni;
- rejestr B lub X pośrednio;
- rejestr B lub X pośrednio z post-dodawaniem/odejmowaniem;
- natychmiastowy;
- natychmiastowy skrótowy;
- pośredni z pamięci programu.

Rozkazy skoków:

- relatywny;
- absolutny;
- absolutny długi;
- pośredni.

W procesorach COP8 istnieje możliwość indywidualnego ustawiania, zerowania i testowania każdego bitu pamięci danych włączając w to bity powiązane z wejściami/wyjściami i rejestrami.

### Przerwania

Jak bardzo ważna dla poprawnej pracy każdego systemu mikroprocesorowego jest prawidłowa obsługa przerwania nie trzeba nikogo przekonywać. W układach COP8 można znaleźć minimum trzy sposoby generowania przerwania.

#### Przerwania niemaskowalne

Jest to tzw. pułapka programowa, która jest zawsze ustawiona w stan aktywny. Może ona wykryć błędy podczas działania programu, polegające np. na przepełnieniu stosu lub odwołaniu się licznika programu do nieistniejącego adresu. Jest to bardzo ważny sposób kontroli poprawności działania programu.

#### Przerwania maskowalne

Zezwolenie na wystąpienie maskowalnego przerwania od dowolnego zdarzenia polega na ustawieniu w rejestrze przerwania odpowiedniego bitu. W przypadku wystąpienia przerwania zostają również ustawiane odpowiednie przyporządkowane im flagi.

#### Wektor przerwania

W przypadku wystąpienia przerwania Licznik Programu (PC) jest ustawiony na adres 0xff. Jeśli nastąpiło to w procesorze rodziny „Basic“, to użytkownik musi sprawdzić, która flaga została ustawiona i oczywiście wykonać procedury obsługi przyporządkowanego jej przerwania. W przypadku procesorów rodziny „Feature“ instrukcją VIS kieruje program do procedur obsługi odpowiedniego przerwania.

Obsługa wszystkich przerwania jest uzależniona od ustawienia w Słowie Stanu Procesora (PSW) bitu Global Interrupt Enable (GIE).



### Źródła przerwania

- Procesory rodziny „Basic“:
- pułapka programowa;
  - zewnętrznie włączane przerwanie 'GO';
  - niedopełnienie T1 i pojawienie się sygnału na pinie 'TIO' (G3).

- Procesory rodziny „Feature“:
- pułapka programowa;
  - zewnętrznie włączane przerwanie 'GO';
  - niedopełnienie T1 i pojawienie się sygnału na pinie 'TIO' (G3);
  - stan zajętości magistrali MICROWIRE/PLUS;
  - koniec stanu IDLE;
  - przerwanie od MIWU;
  - niedopełnienie timera i obsługa wejść/wyjść TxA/TxB;
  - wektor przerwania ustawiany przez rozkaz 'VIS'.

- Przerwania dodatkowe występujące w niektórych procesorach rodziny „Feature“:
- nadawanie i odbiór w układzie UART;
  - magistrala CAN w stanie nadawania, odbioru lub błędu;
  - szybki timer PWM;
  - specjalny timer kontroli wejść/wyjść oraz licznik przerwania;
  - układ kontroli przetwornika A/D.

Waldemar Jaworski  
Olaf Lewiński