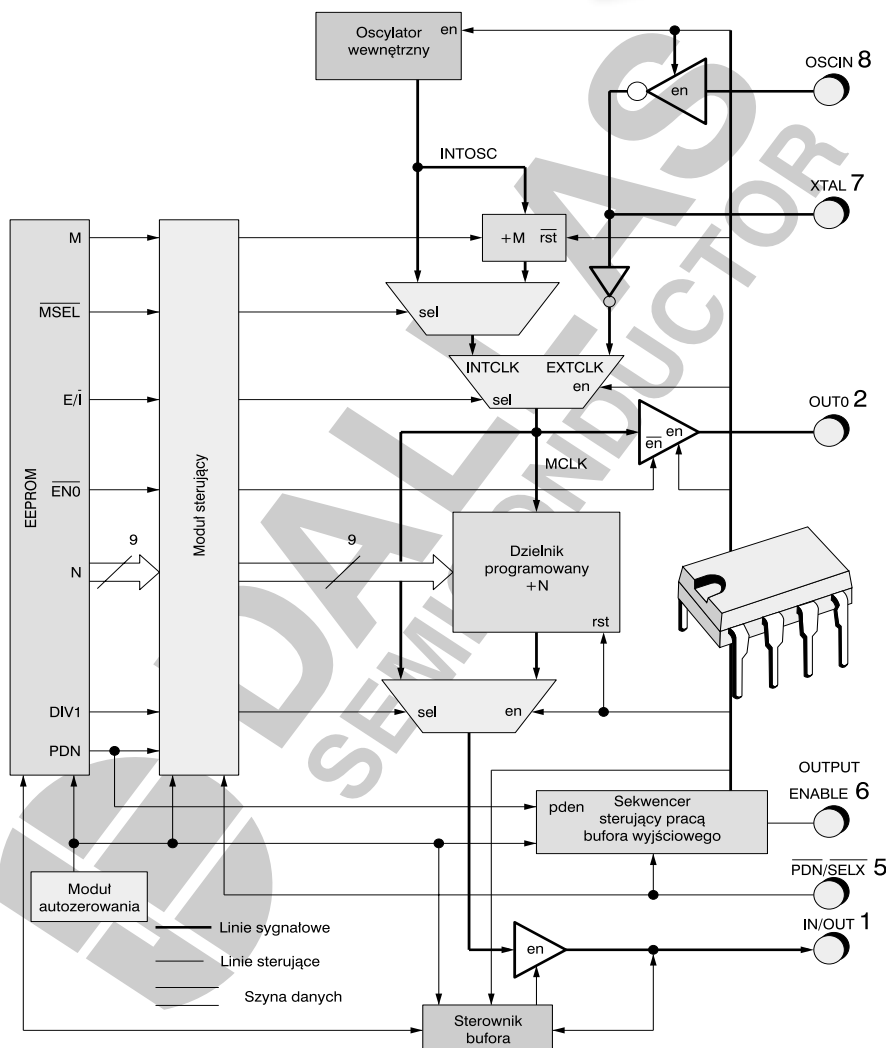


Interfejs I²C, część 2

kit AVT-265

Drugą część artykułu poświęcamy przybliżeniu sposobu montażu i uruchomienia karty interfejsu, a także podstawowym zasadom konfigurowania układu 8584. Poznanie i zrozumienie tych zasad jest bardzo ważne dla wykorzystania wszystkich możliwości oferowanych przez prezentowane w artykule urządzenie.

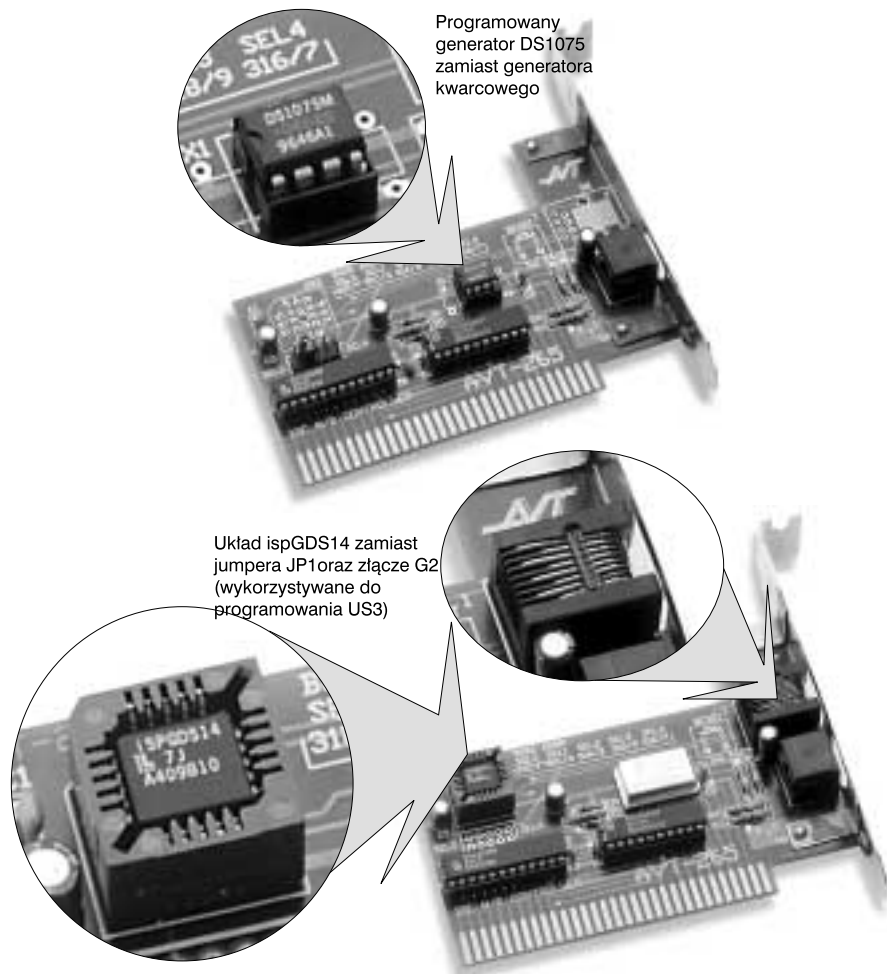


Rys. 15. Schemat blokowy układu DS1075.

Montaż i uruchomienie

Przed rozpoczęciem montażu układu należy zdecydować się na jedną z możliwych wersji. Do wyboru są następujące możliwości:

- Zastąpienie jumpера JP1 układem ispGDS14 (US3, rys.12 w pierwszej części artykułu). Zastosowanie tego układu wymaga zamontowania w płytce drukowanej złącza G2 (MiniDIN6). Rozwiązanie to jest interesujące technicznie, lecz droższe w wykonaniu, wymaga ponadto zastosowania odpowiedniego oprogramowania.
- Wykorzystanie zamiast generatora X1 układu DS1075. W układzie tym zintegrowano oscylator z układem wzbudzającym oraz programowanym preskalerem (patrz schemat blokowy na rys. 15). W zależności od wersji zastosowanego układu DS1075 należy go zaprogramować w taki sposób, aby generowany na wyjściu przebieg miał częstotliwość 6MHz. Czytelnikom zainteresowanym lepszym poznaniem możliwości układu DS1075 i narzędzi projektowych do niego polecamy artykuł, który został opublikowany w EP7/97. Na rys. 16 zaznaczono charakterystyczne punkty interfejsu, w których możliwe są istotne zmiany typów montowanych elementów.



Rys. 16. Możliwe wersje interfejsu.

Decyzja o konfiguracji sprzętowej karty interfejsu wiąże się z wycięciem odpowiedniej ilości otworów w śledziu mocującym. Najprostszym sposobem ich wykonania jest przymierzenie śledzia do płytki z zamontowanymi gniazdami G1 i ewentualnie G2, a następnie późniejsze wycięcie odpowiednich otworów.

Po podjęciu decyzji o wyborze konkretnej konfiguracji i skompletowaniu elementów można rozpocząć montaż płytki. Podczas montażu pomocny będzie rys. 17, na którym przedstawiono rozmieszczenie elementów. Widok ścieżek na każdej z warstw płytki drukowanej znajdował się na wkładce wewnątrz czerwonego numeru EP.

Ze względu na zastosowanie standardowych elementów i ich niezbyt gęste upakowanie można zastosować klasyczne reguły montażu. Rozpoczynamy od wlutowania elementów najbardziej płaskich, na końcu należy wlutować

podstawki dla układów scalonych i przykręcić śledzia do otworów znajdujących się na skraju płytki drukowanej. Podczas montażu należy unikać kontaktu rozgrzanego grota lutownicy ze złoconą krawędzią złącza ISA. Dzięki pokryciu punktów styku szlachetnym metalem trwałość złącza jest bar-

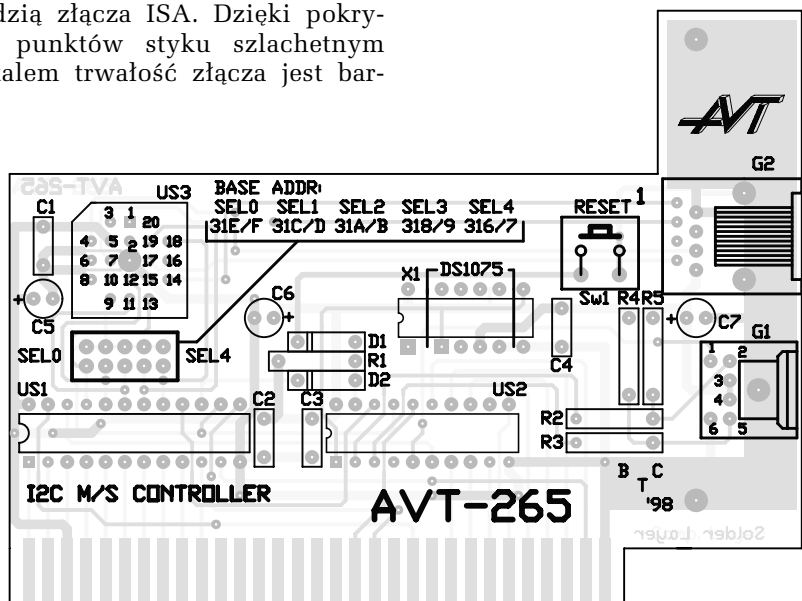
dzo duża. Karta jest wyposażona w układ samoczynnego zerowania, ale istnieje możliwość wyprowadzenia na śledzia przycisku zerującego Sw1. W egzemplarzach modelowych przycisk ten nie został wyprowadzony, ponieważ - jak pokazała praktyka - nie zdarzyła się konieczność zerowania kontrolera.

Uruchomienie układu sprowadza się do ustawienia przy pomocy jumpera JP1 adresu karty i sprawdzeniu poprawności pracy generatora X1 lub US3 (w zależności od wersji). Dokładne przetestowanie karty wymagać będzie wykorzystania programu sterującego, który przedstawimy w dalszej części artykułu. Testowanie karty można przeprowadzić także przy pomocy programu narzędziowego PTEST.EXE, lecz wymaga to naprawdę dużo cierpliwości.

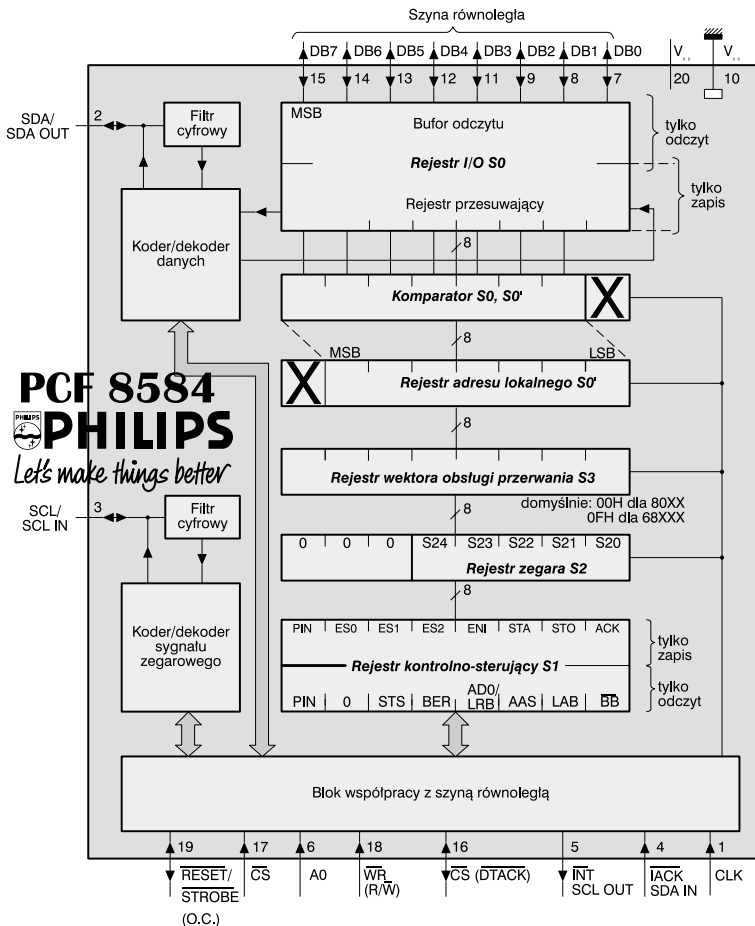
Konfiguracja układu 8584

Dzięki zastosowaniu w prezentowanym urządzeniu scalonego sterownika I2C, oprogramowanie całości jest stosunkowo proste. Na rys. 18 przedstawiony został schemat blokowy wnętrza układu PCF8584, który będzie pomocny podczas omawiania sposobów inicjalizacji układu. Rozpocznijmy od przybliżenia funkcji rejestrów układu PCF8584.

Rejestr S0 (możliwy zapis i odczyt) spełnia rolę bufora danych, które są wysyłane i odbierane. Dostęp do niego jest możliwy



Rys. 17. Rozmieszczenie elementów na płycie drukowanej.



Rys. 18. Schemat blokowy układu PCF8584.

Ze względu na założenia przyjęte przez producenta układu PCF8584 procedura jego konfiguracji i programowania musi przebiegać według określonych algorytmów. Pierwszym krokiem po wyzerowaniu układu jest ustalenie sposobu wymiany informacji z otoczeniem. Dzięki zastosowaniu prostego „chwytu“ w układzie dekodera adresowego US1 każdy pierwszy wpis dowolnej danej, pod wybrany przez użytkownika adres, powoduje automatyczne skonfigurowanie bloku wejściowego US2 do pracy w trybie 80xx. Dzięki temu pierwszy krok inicjalizacji jest niemal całkowicie „przezroczysty“ dla użytkownika.

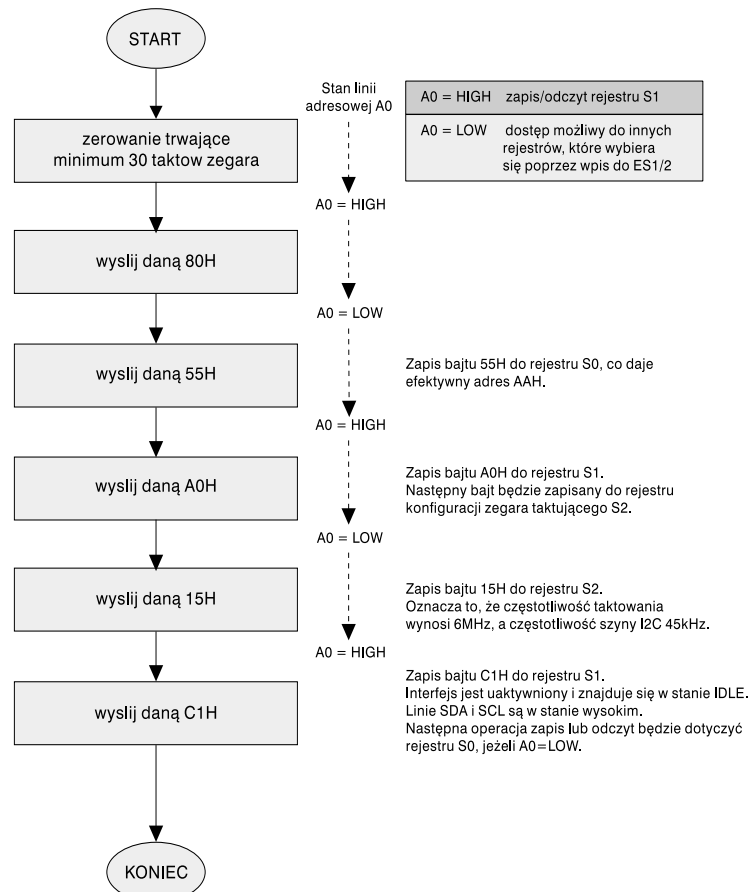
Kolejny krok to ustalenie trybu pracy oraz dostosowanie stopnia podziału wewnętrznych dzielników do częstotliwości oscylatora i oczekiwanej częstotliwości taktowania szyny I2C. Zalecana kolejność czynności wykonywanych podczas tego etapu inicjowania układu została przedstawiona na rys. 19. W przedstawionym przykładzie częstotliwość taktowania szyny I2C wynosi 45kHz, przy

dopiero po wybraniu go jako rejestru aktywnego (poprzez zapis bitów ES1 i ES2 w S1).

Rejestr S1 (podzielony na dwie niezależne części - jedna tylko do zapisu, druga tylko do odczytu) jest rejestrem kontrolnym, przy pomocy którego możliwa jest konfiguracja trybu pracy układu, nadzór nad stanem linii I2C, obsługa przerw itp.

Rejestr S2 (zapis i odczyt) jest odpowiedzialny za ustalenie szybkości przesyłu danych przez szynę I2C oraz ustawienie współczynnika podziału dzielników częstotliwości wzorcowej, w zależności od częstotliwości dołączonego do układu generatora kwarcowego.

Rejestr S3 (adres obsługi przerwania) oraz S0 nie są wykorzystywane w prezentowanej aplikacji, nie będziemy więc ich omawiać. Szczegółowe informacje oraz notę katalogową układu PCF8584 można znaleźć w Internecie pod adresem www-us2.semiconductors.philips.com/acrobat/datasheets/PCF8584_4.pdf.



Rys. 19. Algorytm inicjalizacji układu PCF8584.

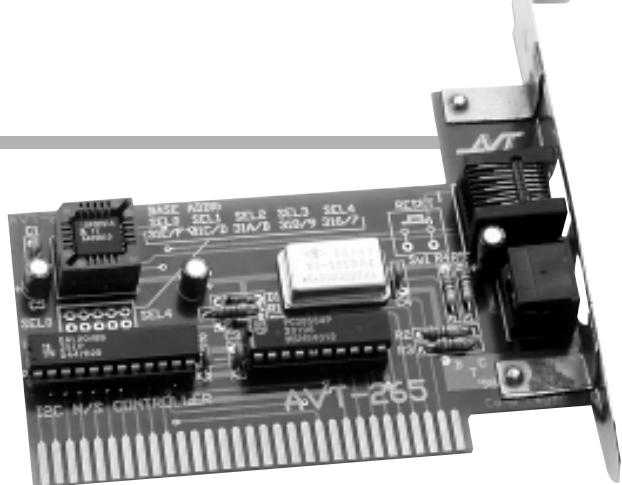
podstawowej częstotliwości zegarowej 6MHz.

Na rys. 20 przedstawiono algorytm przesyłania danych przez układ PCF8584, który pracuje jako nadajnik-master szyny komunikacyjnej. Kolejny algorytm (rys. 21) przedstawia przebieg wymiany informacji pomiędzy układem PCF8584, który pracuje w trybie odbiornik-master, a nadajnikiem-slave.

Piotr Zbysiński, AVT

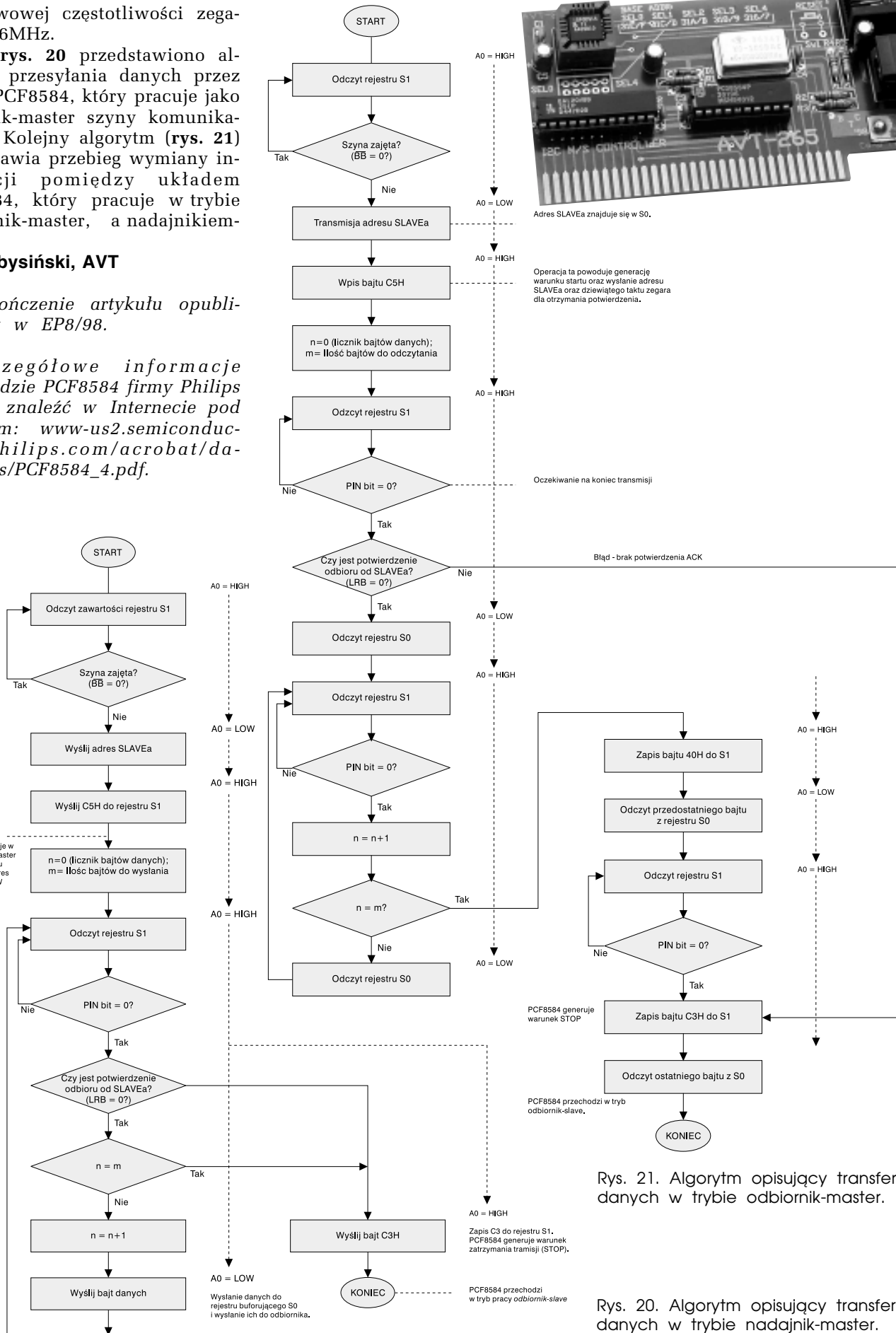
Dokończenie artykułu opublikujemy w EP8/98.

Szczegółowe informacje o układzie PCF8584 firmy Philips można znaleźć w Internecie pod adresem: www-us2.semiconductors.philips.com/acrobat/datasheets/PCF8584_4.pdf.



Adres SLAVEa znajduje się w S0.

Operacja ta powoduje generację warunku startu oraz wysłanie adresu SLAVEa oraz dziewiątego taktu zegara dla otrzymania potwierdzenia.



Rys. 21. Algorytm opisujący transfer danych w trybie odbiornik-master.

Rys. 20. Algorytm opisujący transfer danych w trybie nadajnik-master.