

# Pamięci $\mu$ Port Saver

Miniaturyzacja współcześnie produkowanych urządzeń elektronicznych stawia coraz to nowe wyzwania producentom elementów półprzewodnikowych.

Z jednej strony bardzo ważna jest miniaturyzacja obudów, w jakich są montowane podzespoły, z drugiej strony prowadzone są starania w kierunku zmniejszenia liczby połączeń pomiędzy nimi.

Obydwa trendy zaimplementowali projektanci firmy Xicor w pamięciach serii MPS (ang. Micro Port Saver), które dzięki pomysłowemu interfejsowi pozwalają oszczędzić w systemie bardzo wiele miejsca.

Pamięci MPS nie są nowością na rynku - pierwsze ich wersje Xicor wyprodukował już w 1994 roku. Pomimo upływu czasu układy te nie są popularne - całkiem niesłusznie - na naszym rynku. Postanowiliśmy je więc nieco przybliżyć naszym Czytelnikom.

## Założenia...

...jaki przyświecały projektantom Xicora były następujące: opracować pamięć EEPROM współpracującą ze standardowym interfejsem mikroprocesorowym (sygnały sterujące: Chip Enable, Output Enable, Write Enable), do której dane będą przekazywane szeregowo.

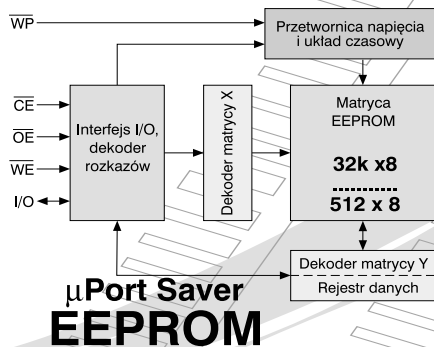
Po co takie utrudnienie? Dzięki niemu możliwe jest dołączenie do systemu mikroprocesorowego wielu pamięci dołączanych (każda) zaledwie czterema liniami sygnałowymi, bez konieczności budowania dodatkowych, zewnętrznych dekodów i układów konwertujących zapisywane i odczytywane dane. Tak więc pamięci MPS są idealne dla twórców systemów mikroprocesorowych, w których musi znaleźć się szybka pamięć nieulotna, a ze względów ekonomicznych lub



konstrukcyjnych nie można stosować specjalnych interfejsów I<sup>2</sup>C, SPI, itp.

## Budowa...

...pamięci MPS jest bardzo podobna do standardowych pamięci EEPROM z interfejsem I<sup>2</sup>C, SPI lub MicroWire (rys. 1). Jedyna istotna



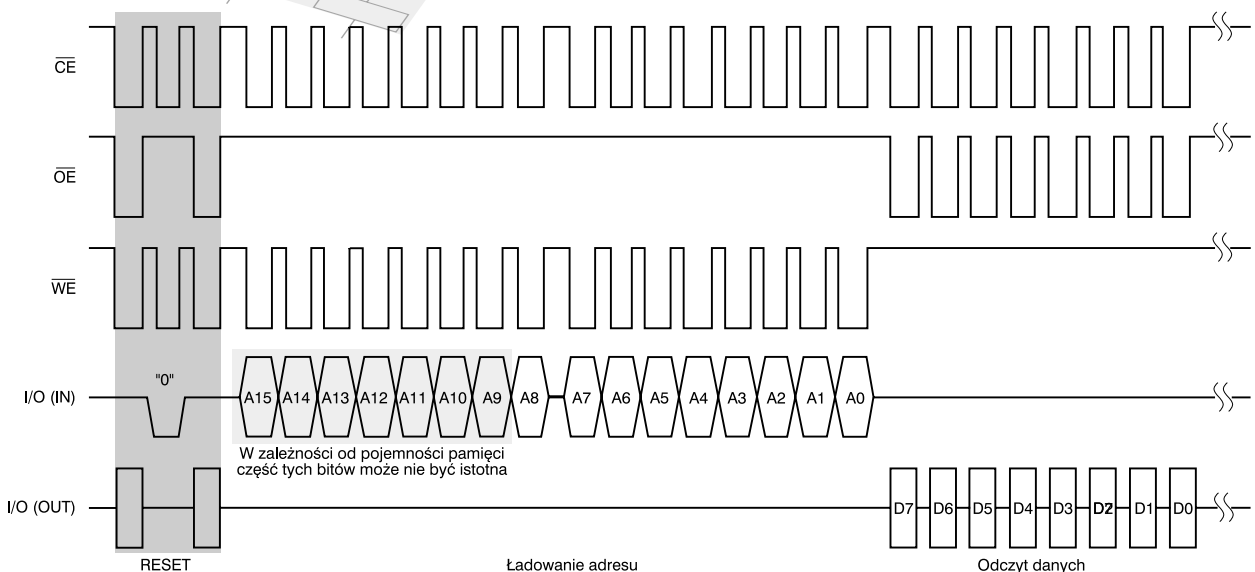
Rys. 1.

Tab. 1. Zestawienie dostępnych wersji pamięci MPS.

Typ układu	Organizacja [B]	Bufor [B]	Częstotliwość taktowania interfejsu (max) [MHz]	Napięcie zasilania [V]	Obudowy
X84041	512 x 8	8	3,3	2,7..5,5	DIP/SOIC8 TSSOP14
X84161	2k x 8	32	10	1,8..3,6 2,5..5,5 5	DIP/SOIC/ TSSOP8
X84641	8k x 8	32	10	1,8..3,6 2,5..5,5 5	XBGA8 DIP/SOIC8 TSSOP20
X84129	16k x 8	32	10	1,8..3,6 2,5..5,5 5	XBGA8/DIP8 SOIC14 TSSOP28
X84256	32k x 8	64	10	-	-

### Uwagi:

1. Układ X84256 jest opracowywany. Jego parametry mogą ulec zmianie.
2. Czas programowania matrycy EEPROM starszych wersji układu X84041 wynosi do 5ms.



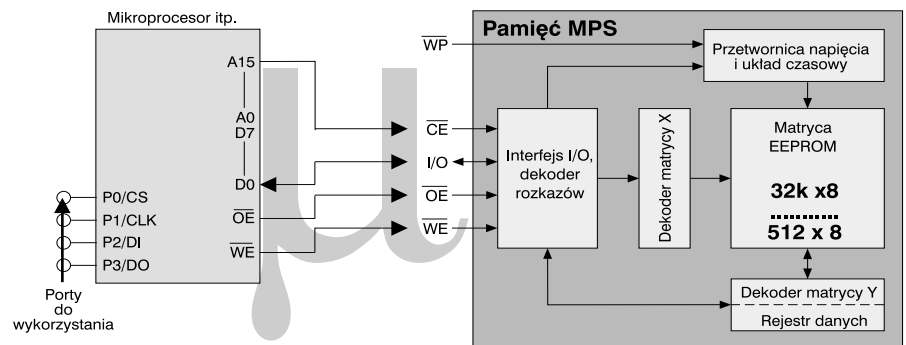
Rys. 2.

różnica polega na zastosowaniu zmodyfikowanego interfejsu współpracującego z otoczeniem. Sygnały /CE, /OE i /WE są sygnałami wejściowymi, które należy dołączyć do odpowiednich wyjść mikroprocesora sterującego systemem. Wejście /WP służy do sprzętowego zablokowania możliwości modyfikowania zawartości pamięci. Dwukierunkowy, jednobitowy port I/O służy do przekazywania danych do i z pamięci. Kierunek transmisji wybierany jest poziomem logicznym wejścia /WE.

Pamięć MPS przed każdym odwołaniem do jej zawartości wymaga wyzerowania, które polega na wykonaniu prostej sekwencji odczyt-zapis 0-odczyt (rys. 2). W ten sposób inicjowane są: bufor zapisu/odczytu oraz liczniki adresowe. Ponadto, wygenerowanie takiej sekwencji umożliwia przerwanie każdej realizowanej wcześniej operacji, za wyjątkiem wcześniej zainicjowanego cyklu zapisu do matrycy EEPROM.

Po sekwencji zerowania ładowany jest 16-bitowy adres i następuje odczyt danych. W zależności od pojemności pamięci, część słowa adresowego może nie być wykorzystana, ale sekwencja wpisu adresu musi zawsze mieć długość 16 bitów.

W każdej operacji dostępu do zawartości pamięci pośredniczy zintegrowana w strukturze MPS pamięć RAM, której rozmiar jest zależny od typu układu (tab. 1). Przepisanie zawartości pamięci buforującej do matrycy EEPROM wymaga wykonania procedury podobnej do zerowania z tym, że zamiast „0” wpisywana do pamięci jest logiczna „1”. Status procedury zapisującej można odczytać na wyjściu I/O - jeżeli znajduje się na nim „0” oznacza to, że matryca EEPROM jest



Rys. 3.

nadal zapisywana. Typowy czas zapisywania matrycy wynosi 2ms.

### Aplikacje...

...pamięci MPS są niemal identyczne ze standardowymi, równoległymi pamięciami RAM lub EEPROM (rys. 3). W odróżnieniu od wersji równoległej, pamięć MPS zajmuje tylko jeden adres w całej przestrzeni adresowej, co w pewnych aplikacjach może być jej dodatkowym atutem.

Najpoważniejszą wadą prezentowanych układów jest konieczność programowej konwersji przesyłanych danych pomiędzy postacią szeregową i równoległą. Procedu-

ry konwersji są jednak dość proste, a dzięki dużej dopuszczalnej szybkości przesyłania danych przez interfejs szeregowy, czas dostępu do danych jest dość krótki.

**Piotr Zbysiński, AVT**  
piotr.zbysinski@ep.com.pl

Przedstawicielami Xicora w Polsce są firmy: Elatec (tel. (0-12) 413-89-29) i Setron (tel. (0-22) 634-47-36).

Więcej informacji o pamięciach MPS firmy Xicor można znaleźć pod adresem: [http://www.xicor.com/products\\_serial\\_eeproms.-html#mps](http://www.xicor.com/products_serial_eeproms.-html#mps).