

ELEKTRONIK ELEKTOR

MIESIĘCZNIK DLA ELEKTRONIKÓW

co miesiąc w
Elektronice Praktycznej

Tester wyświetlaczy VGA

Przenośny instrument testowy opisany w niniejszym artykule dostarcza sygnałów testowych RGB dla twojego kolorowego wyświetlacza VGA, takiego, jak stosowane w wielu współczesnych systemach komputerowych.

Tester obsługuje częstotliwości linii 31..83kHz i częstotliwości ramki 55..114Hz z możliwością wybierania polaryzacji synchronizacji jako pożytecznym dodatkiem.

Tester VGA umożliwia nie tylko testowanie na miejscu „podejrzanych“ wyświetlaczy („superokazji“), nadaje się również doskonale dla serwisów komputerowych i zakładów naprawczych.

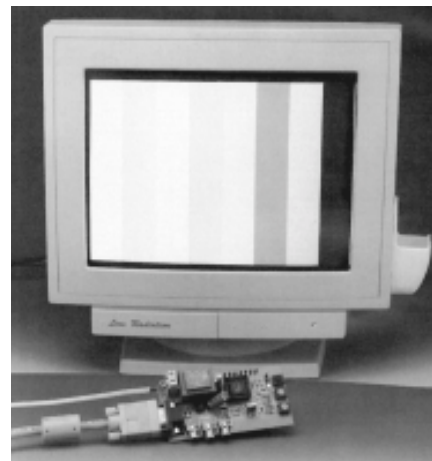
Klasyczna konstrukcja, wykorzystująca elementy dyskretne i scalone programowalne układy logiczne, w tym przypadku nie jest bynajmniej dobrym

rozwiązaniem. Gdyby postąpić zgodnie ze strategią konstrukcji „wszystko dyskretne“, przyrząd testowy, jak ten tu opisany, wymagałby jednego lub dwu tuzinów układów scalonych i wielkiej liczby elementów biernych.

Odwrotnie, zastosowanie podzespołów logiki programowalnej (takich jak PLD) skutkuje zwartym i najbardziej przydatnym przyrządem, łatwym do powielania po rozsądnej cenie.

Charakterystyka testera:

- ✓ 8 częstotliwości odchylenia poziomego od 31 - 83kHz,
- ✓ 8 częstotliwości odchylenia pionowego od 55 - 114Hz,
- ✓ 8 wzorów testowych,
- ✓ dowolna kombinacja częstotliwości odchylenia poziomego, pionowego i wzoru testowego,
- ✓ wszystkie częstotliwości wytwarzane z dokładnością kwarcu,
- ✓ wybór trybu za pośrednictwem 3 przycisków,
- ✓ wyświetlacz: 8 + 3 diody LED.



Tab. 1. Tryby i wskaźniki			
Mode 1:	Ustawienia:	Częstotliwość linii (H)	
	Wyświetlacz:	Dioda LED świeci jasno	
	Działanie:	UP: Częstotliwość rośnie, DOWN: Częstotliwość maleje	
	Częstotliwość linii w kHz (dokładnie)	wyświetlacz	Diody trybu S V H
Dzielnik			
1k÷12	83,333	83	0 0 x
1k÷14	71,429	71	
1k÷16	62,500	63	
1k÷18	55,556	56	
1k÷21	47,619	48	
1k÷26	38,462	38	przeplatanie
1k÷28	35,714	36	
1k÷32	31,250	31	reset
Mode 2:	Ustawienia:	Częstotliwość rastra (H)	
	Wyświetlacz:	Dioda LED świeci słabo	
	Działanie:	UP: Częstotliwość rośnie, DOWN: Częstotliwość maleje	
	Częstotliwość rastra w kHz (dokładnie)	wyświetlacz	Diody trybu S V H
Dzielnik			
6720÷13	114,47	114	0 0 x
6720÷15	99,21	99	
6720÷17	87,54	88	
6720÷20	74,40	74	
6720÷21	70,86	71	
6720÷22	67,65	68	
6720÷25	59,52	60	reset
6720÷27	55,11	55	
Mode 3:	Ustawienia:	Wzory testowe	
	Wyświetlacz:	Dioda LED świeci jasno	
	Działanie:	UP: następny wzór, DOWN: poprzedni wzór	
	Obraz	Diody trybu S V H	
	Paski kolorów	reset	0 0 x
	Krata		
	Czerwony		
	Zielony		
	Niebieski		
	Biały		
	Kropki		
	Linie		
Mode 0:	Ustawienia:	impulsy synchronizacji	
	Wyświetlacz:	świeci jasno: pozioma, słabo: pionowa	
	Działanie:	UP: -SH zanegowana, DOWN: -VH zanegowana	
		Diody trybu S V H	
			0 0 x
Reset	Ustawienia:	FH = 31kHz, FV = 60Hz, wzór testowy = paski koloru, Mode 0	
	Działanie:	SEL + UP lub SEL + DOWN (we wszystkich wyborach)	

Po stronie wad, podzespół logiki programowalnej „ukrywa” swoje działanie, tak że jego funkcje nie są oczywiste na pierwszy rzut oka, a modyfikacje są niemal niemożliwe do zaimplementowania. Z tego powodu niemało uwagi poświęcimy zawartości układu EPLD zastosowanego w testerze VGA.

Dla odmiany, można powiedzieć, że schemat blokowy testera VGA (rys. 1) dostarcza więcej informacji niż rzeczywisty schemat elektryczny! Górna część zajmuje się generowaniem czę-

stotliwości synchronizacji poziomej (zwanej również częstotliwością linii), natomiast część dolna częstotliwością pola (odświeżania obrazu lub po prostu „pionowa”).

Centralnym źródłem sygnału zegarowego jest oscylator 10MHz na kwarcu X1, generujący sygnał oznaczony „CF”. Sygnał ten jest podawany do dwóch łańcuchów liczników, z których każdy składa się z licznika o stałym modulo i licznika z programowalnym współczynnikiem podziału. Oczywiście, w rzeczywistości liczniki

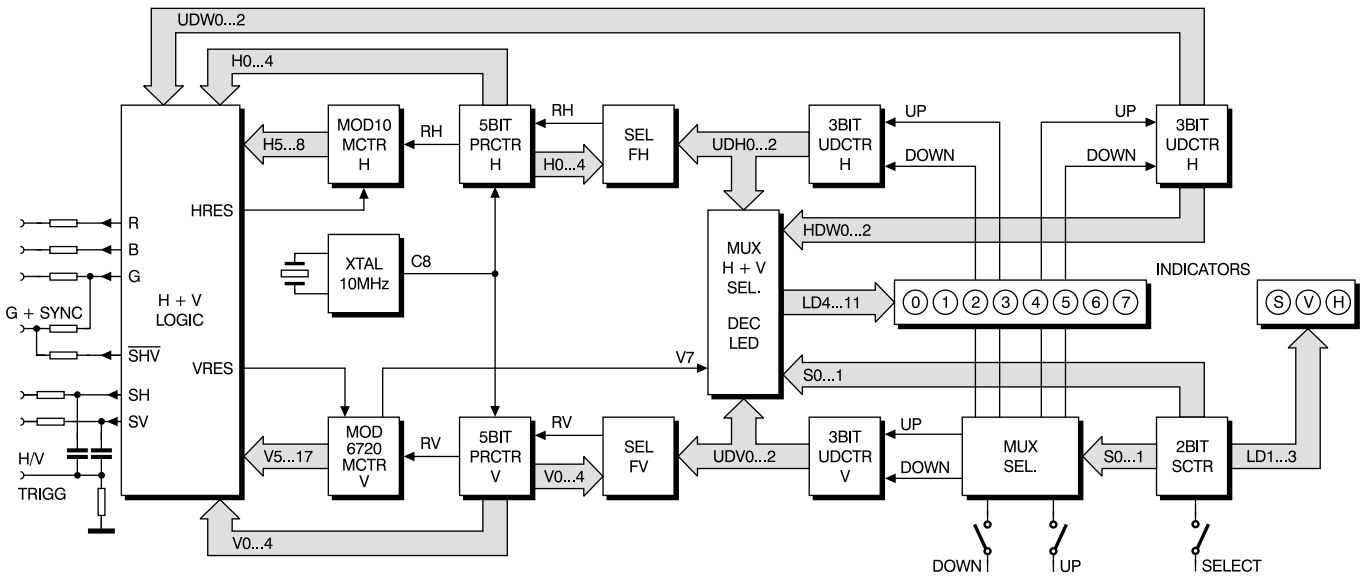
te nie dzielą, po prostu zliczają stałą liczbę impulsów zanim powrócą do zera.

Częstotliwość pozioma (linii) jest określona przez 5-bitowy licznik PRCTR H o 8 regulowanych krokach i licznik modulo-10, MCTR H. Cała zawartość obrazu, sygnały synchronizacji i wygaszania (powrotu obrazu) pochodzą z licznika modulo-10. Dzieje się tak dla zapewnienia, że wzory testowe pozostaną niezależne od częstotliwości dzielnika programowalnego. Zasadniczo to samo odnosi się do częstotliwości rastra (V). Tu również znajdziemy 5-bitowy licznik (PRCTR V), obniżający częstotliwość oscylatora w ośmiu krokach, wraz z licznikiem modulo-8060 MCTR V. W tab. 1 wymieniono dzielniki regulowane, związane z nimi dokładne wartości i wypadkowe częstotliwości, jakie pojawiają się na płycie przedniej przyrządu. Częstotliwości linii zmieniają się od 31kHz do 83kHz, częstotliwości rastra pomiędzy 55Hz i 114Hz.

Dwa bloki oznaczone SELFH i SEL FV dostarczają dwu zestawów impulsów zerowania dla PRCTR H i PRCTR V. Są one przełączane za pośrednictwem 3-bitowych liczników UDCTRH i UDCTRV.

Licznik UDCTR jest tylko licznikiem w górę/dół, blokowanym dla bezpośrednich przejść od 31kHz do 83kHz. W pewnych warunkach taki przeskok mógłby spowodować poważne uszkodzenie testowanego wyświetlacza VGA!

Tab. 2. Wyjścia		
Gniazdo K1: DC15-HD, rozkład styków zgodny ze standardem VGA		
Styk	Symbol	sygnał
1	R	0,7V _{pp} /75Ω
2	G	0,7V _{pp} /75Ω
3	B	0,7V _{pp} /75Ω
13	-SH	TTL/75Ω
14	-SV	TTL/75Ω
15	H/V	TTL/75Ω
	sygnał	2,2kΩ
	wyzwalania	
Wyjścia „cinch”		
	R	0,7V _{pp} /75Ω
	G	0,7V _{pp} /75Ω
	B	0,7V _{pp} /75Ω
G + Scomp (SH/SV)		1V _{pp} /75Ω



Rys. 1. Schemat blokowy testera VGA, ze zwróceniem szczególnej uwagi na bloki logiczne wewnątrz układu EPLD.

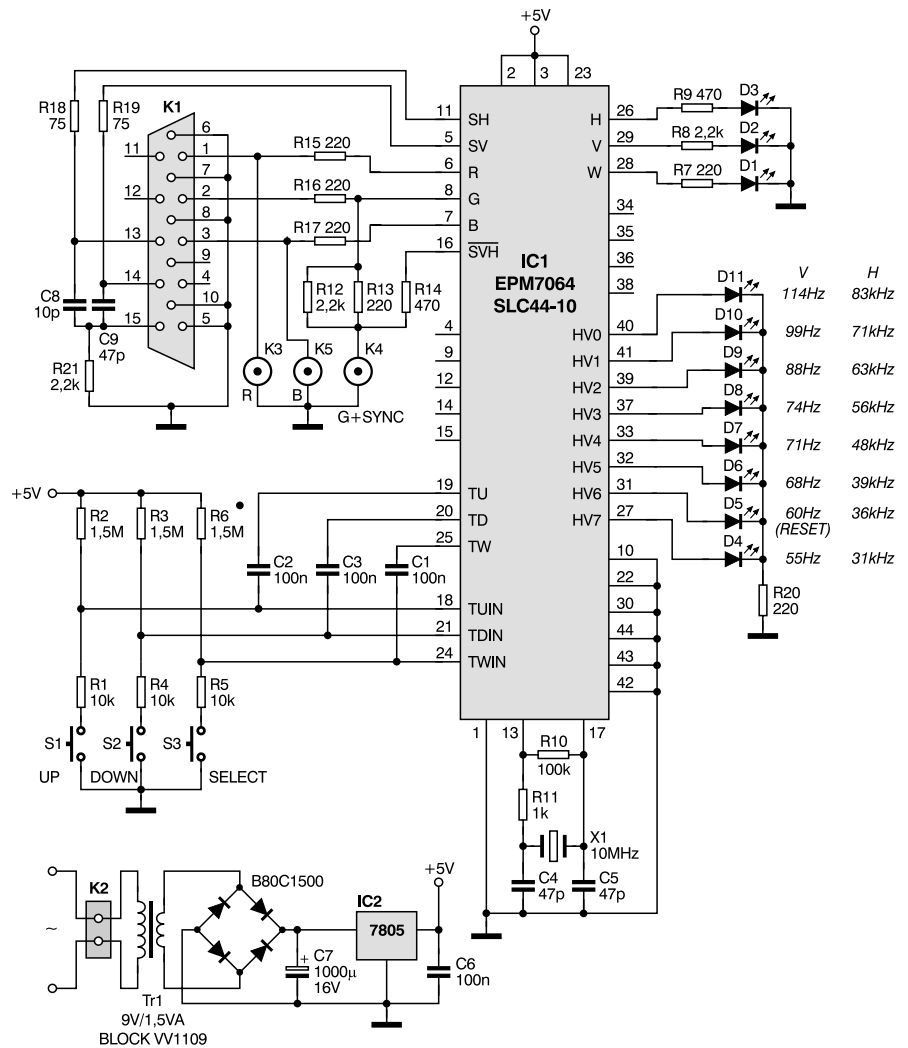
Dla stałych wzorów testowych potrzebujemy parzystego współczynnika linii na obraz. Przy 64 możliwych kombinacjach częstotliwości, sprawy stają się naprawdę bardzo trudne, ponieważ wszystkie częstotliwości pochodzą z jednego kwarcu. Co więcej, częstotliwości te powinny z grubsza odpowiadać typowym rozdzielczościom, oferowanym z jednej strony przez karty wideo, a z drugiej przez wyświetlacze VGA - patrz dane w **tab. 2**.

Stosunek H:V dwu „stałych“ liczników modulo został wybrany tak, że poziome odcinki obrazu pojawiają się z przeplataniem (wybieraniem międzyliniowym) tylko przy 38kHz. We wszystkich innych obrazach pojawiają się skoki linii. Aby je wyeliminować, potrzeba bardziej rozbudowanego układu.

W górę i w dół

Tester VGA jest sterowany tylko trzema przyciskami. Przycisk SEL(ect) służy do wybierania jednego z czterech trybów. W trybie Mode 1 wybierana jest częstotliwość pozioma (linii). W trybie Mode 2 częstotliwość pionowa (rastra), a w trybie Mode 3 wzór testowy. Wybrany tryb sygnalizują trzy diody LED Mode: S, V i H.

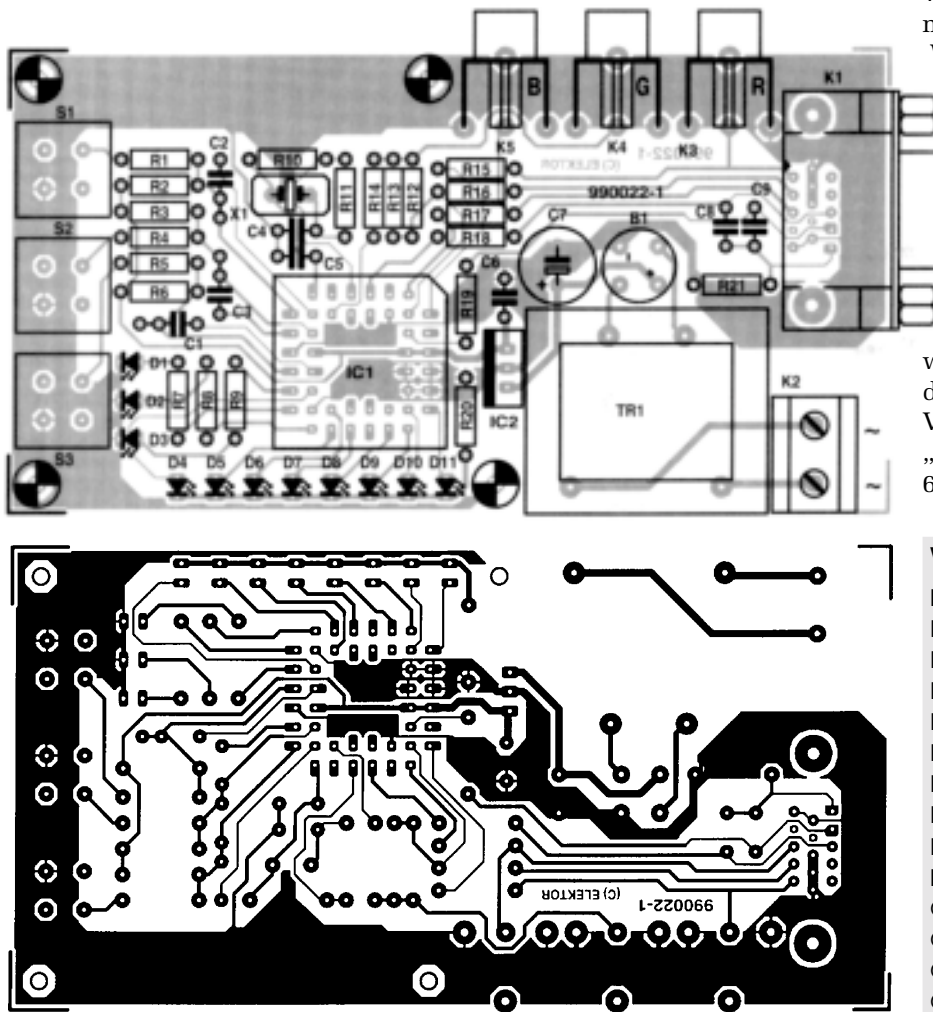
Przycisk SEL taktuje 2-bitowy licznik pierścieniowy (2BIT



Rys. 2. Schemat elektryczny testera VGA.

SCTR), sterujący podwójnym multiplekserem „4 na 1“ (MUX SEL), jak również trzema wskaźnikami

LED Mode za pośrednictwem LD1, LD2 i LD3. W zależności od położenia przełączania multiplekse-



Rys. 3. Widok płytki drukowanej.

ra, impulsy generowane przez przełączniki UP i DOWN są podawane do liczników w górę/w dół (3BIT UDCTR, H i V). Liczniki te z kolei kopiują binarne równoważniki impulsów „w górę” i „w dół” do kaskad liczników dokonujących ustawienia częstotliwości.

W trybie Mode 3 impulsy w górę/w dół pojawiają się na wejściu licznika 3BIT UDCTR PICT, służącego do wyboru wzoru testowego w stopniu wyjściowym.

Informację z tych trzech liczników w górę/w dół i 2-bitowych liczników pierścieniowych odbiera blok MUX H+V, gdzie służą do sterowania ośmioma diodami LED (0..7). Ich odczyt dostarcza wskazania odnośnie aktualnie ustawionych częstotliwości (H i V) i wzoru testowego. W trybach Mode 1 i 2 jedna dioda świeci jasno, wskazując

wybraną częstotliwość linii i jedną świeci słabo, wskazując wybraną częstotliwość pionową. W trybie Mode 3, na koniec, jedna dioda LED świeci jasno wskazując wybrany wzór testowy.

W tym miejscu nie powinniśmy przeoczyć wspomnianego czwartego trybu, którym oczywiście jest Mode 0. Wskazują go wszystkie cztery diody wygaszone. W tym stanie liczniki w górę/w dół nie mogą być przełączane. Można jednak wykorzystać klucz UP do zmiany polaryzacji sygnału synchronizacji H z ujemnej na dodatnią. To samo dotyczy klucza DOWN i impulsów synchronizacji V. Niestandardowych polaryzacji synchronizacji mogą wymagać niektóre typy wyświetlaczy.

Tryb Mode 0 jest również aktywny po włączeniu urządzenia.

Wszystkie liczniki są wyzerowane, a diody LED Mode wygaszone. Wciśnięcie przycisku SEL przełącza tester VGA w tryb częstotliwości poziomej. Ponowne wciśnięcie przełączy go w tryb częstotliwości pionowej i tak dalej.

Specjalna właściwość: gdy przyciski UP i DOWN zostaną wciśnięte jednocześnie, wszystkie ustawienia testera VGA wracają do ustawień dla standardowego sygnału wyjściowego VGA. Obrazem testowym będą „kolorowe paski” o rozdzielczości 640x480 pikseli.

WYKAZ ELEMENTÓW

Rezystory

- R1, R4, R5: 10k Ω
- R2, R3, R6: 1,5M Ω
- R7, R13, R15, R16, R17, R20: 220 Ω
- R8, R12, R21: 2,2k Ω
- R9, R14: 470 Ω
- R10: 100k Ω
- R11: 1k Ω
- R18, R19: 75 Ω

Kondensatory

- C1, C2, C3, C6: 100nF
- C4, C5, C9: 47pF
- C7: 100 μ F/16V stojący
- C8: 10pF

Półprzewodniki

- B1: B80C1500 (w obudowie okrągłej)
- D1: niskoprądowa LED, ϕ 3mm, zielona
- D2..D11: niskoprądowe LED, ϕ 3mm, czerwone
- IC1: EPM7064SLC44-10, zaprogramowany, nr katalogowy 996501-1
- IC2: 7805

Różne

- S1, S2, S3: wyłączniki przyciskowe typu ITC D6-R-RD, opcjonalnie z przyciskiem typu D6Q-RD-CAP
- TR1: transformator sieciowy do druku 9V/1,5VA (np. typu blokowego VV1109)
- K1: 15-stykowe złącze VGA z wyprowadzeniami kątowymi, do druku
- K2: 2-drożny blok śrubowy, rozstaw 7,5mm
- K3, K4, K5: gniazda „cinch” do druku, kątowne
- X1: kwarc 10MHz
- 44-stykowe gniazdo układu scalonego PLCC

Tab. 3. Rozdzielczość wyświetlacza testera VGA

Pozioma	31kHz	36kHz	38kHz	48kHz	56kHz	63kHz	71kHz	83kHz
Pionowa								
55Hz	640x480	800x600	800x600	1024x768	1280x960	1280x1024	1280x1024	1600x1280
60Hz	640x480	640x480	640x480	1024x768	1152x900	1280x1024	1280x1024	1600x1280
71Hz	640x480	640x480	640x480	800x600	1024x768	1152x900	1280x1024	1280x1024
74Hz	640x400	640x400	640x480	800x600	800x600	1024x768	1152x900	1280x1024
88Hz	640x480	1024x768	640x400	1280x1024	800x600	800x600	1024x768	1152x900
99Hz	800x600	640x400	640x400	1152x900	1280x1024	800x600	800x600	1024x768
114Hz	640x400	800x600	640x400	1024x768	1152x900	1280x1024	800x600	800x600

Wzory testowe - logiczna droga

Stany (wartości wyjściowe) liczników częstotliwości są dostępne jako równoległe słowa binarne (H0 - H8 i V0 - V18) w bloku oznaczonym H+V LOGIC, wraz z „pozycją” licznika wyboru obrazu (UDW 0-2). Informacja ta jest przez blok H+V LOGIC połączona w osiem wzorów testowych. We wszystkich wzorach współczynniki taktowania Synchro/Wygaszanie/Obraz opierają się na tychże dla „standardu VGA” (640x480 pikseli, H = 31,5kHz, V = 60Hz).

Licznik modulo określa również możliwość pobierania impulsów poziomych i pionowych za pośrednictwem prostej logiki.

Wyjścia RGB i synchronizacji są doprowadzone do standardowego gniazda VGA (zagięte 15-stykowe), co powinno umożliwić dołączenie większości wyświetlaczy. Oprócz regularnych składowych R i B, niektóre monitory wymagają sygnału „synchronizacji na zieleni” (GS), zawierającego połączone kolor i zanegowany połączony (H+V) sygnał syn-

chronizacji. Dla tego typu monitorów są dostępne na płytce trzy gniazda „cinch”. Ten połączony sygnał również doskonale nadaje się do wyzwalania oscyloskopu. Dla wyeliminowania składowej stałej zieleni po prostu skorzystaj z wejścia zmiennoprądowego (AC) oscyloskopu. W **tab. 3** przedstawiono przegląd wyjść.

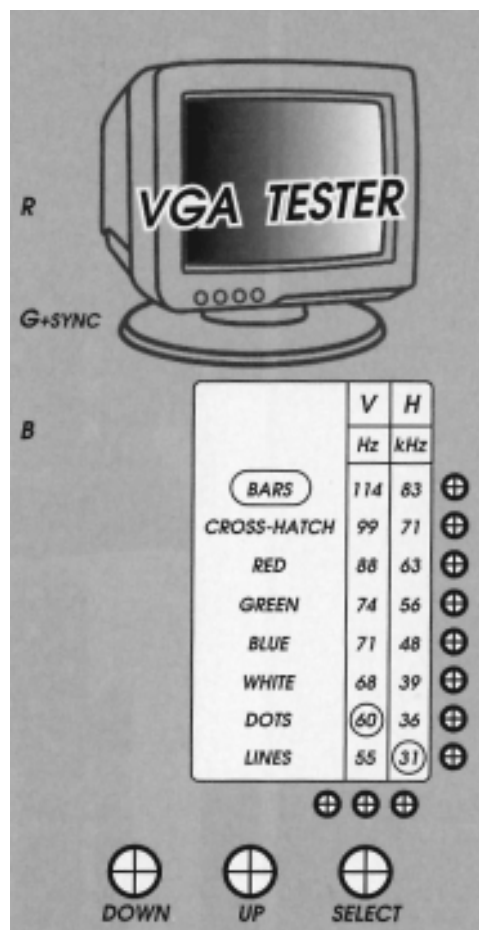
Oprócz układu EPLD i jego peryferii (przełączniki przyciskowe, diody LED i wyjścia VGA), kompletny schemat elektryczny na **rys. 2** zawiera również mały zasilacz 5V, składający się z miniaturowego transformatora, prostownika mostkowego, kondensatora wygładzającego i stabilizatora nieregulowanego napięcia 5V.

Montaż układu na płytce drukowanej, przedstawionej na **rys. 3**, nie powinien, jak nam się wydaje, przedstawiać problemu i to samo dotyczy umieszczenia zmontowanej płytki w odpowiedniej obudowie z plastyku.

[990022-1]
Projektował W. Foede

Artykuł publikujemy na podstawie umowy z redakcją miesięcznika "Elektor Electronics".

Editorial items appearing on pages 13..17 are the copyright property of (C) Segment B.V., the Netherlands, 1998 which reserves all rights.



Rysunek 4. Proponowany układ płyty przedniej przyrządu.