

Nowa "Fundacja" Xilinx

Jeden z największych na świecie producentów układów programowalnych - amerykańska firma Xilinx - po latach prowadzenia polityki elitarniej dystrybucji narzędzi projektowych, konsekwentnie zbliża się do szerokiego grona użytkowników. „Zbliżanie” dotyczy zarówno cen, jak i łatwości obsługi oprogramowania.

W artykule przedstawiamy krótką prezentację najnowszej wersji pakietu Foundation z wbudowanym kompilatorem VHDL.

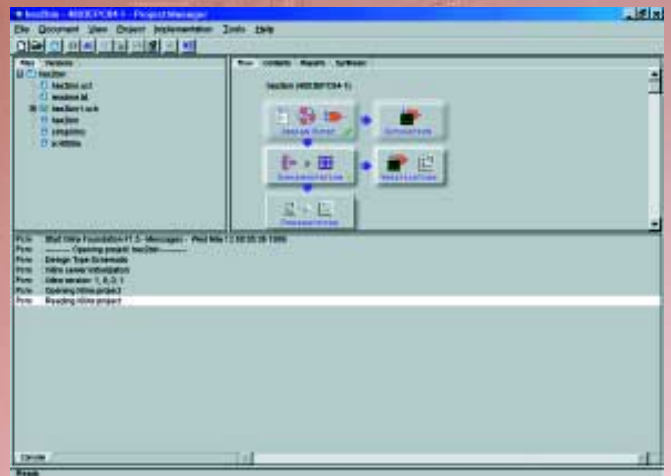
Jednym z najsilniej zarysowanych trendów we współczesnych systemach CAD jest ułatwianie ich obsługi. Idealnym przykładem takiego trendu jest najnowsza wersja pakietu projektowego Foundation dla układów CPLD i FPGA firmy Xilinx. Obsługę projektu i zarządzanie jego fragmentami ułatwia specjalny shell, którego okno podzielono na trzy podstawowe części (rys. 1):

- edytor hierarchii (lewa część okna), zintegrowany z edytorem kompilowanych wersji projektu,
- konsolę komunikacyjną (dolna część okna), poprzez którą pakiet informuje użytkownika o swoim działaniu,
- nawigator projektu (prawa część okna), który odpowiada za tworzenie modułów wchodzących w jego skład, przypisanie do projektu odpowiedniego układu programowalnego, weryfikację i analizę (funkcjonalną i czasową) działania skompilowanego układu, a także za programowanie układów przez interfejs szeregowy lub JTAG.

Udostępniona nam do testowania wersja pakietu jest wyposażona w kompilator języka VHDL, a także kreator modułów (makr) zapisanych w tym języku. Jest to - z punktu widzenia współczesnego projektanta - bardzo duży atut pakietu, ponieważ VHDL stał się uniwersalnym, uznanym przez wszystkich producentów, sposobem zapisu projektów dla układów programowalnych. Na rys. 2 pokazano okno edytora tekstowego, który umożliwia zapisanie programu zarówno w VHDL, a także HDL oraz ABEL-u.

Inną, znacznie bardziej lubianą przez użytkowników, możliwość opisywania projektu daje edytor schematów (rys. 3). Zapewnia on dostęp do wszelkich, typowych dla tego typu oprogramowania, „chwytów”. Możliwe jest m.in. opisywanie połączeń etykietami, hierarchiczne osadzanie symboli przygotowanych wcześniej w dowolnym edytorze pakietu, itp.

Jednym z rzadko spotykanych w pakietach CAD tego typu, a bardzo przydatnych narzędzi, jest graficzny edytor stanów automatu (rys. 4). Przy jego pomocy można stworzyć w niezwykle prosty sposób nawet najbardziej



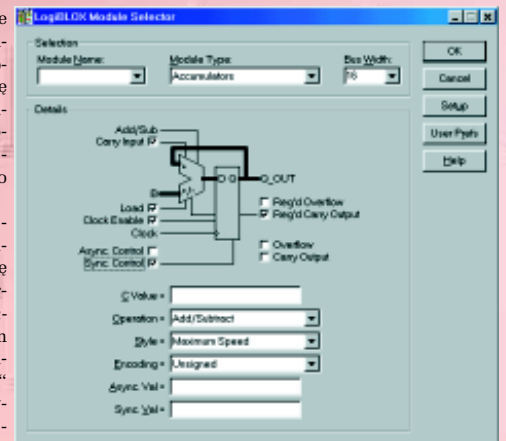
Rys. 1.

złożone automaty sekwencyjne, a ich przejrzysty i bardzo naturalny zapis (z edytorem stanów pracuje się niemal tak wygodnie, jak z kartką papieru!) powoduje, że po szybkim nabraniu wprawy w posługiwaniu się nim autor artykułu większość projektów przygotowuje przy jego pomocy.

Kolejnym udogodnieniem znajdującym się w najnowszej wersji pakietu Foundation jest system budowania modułów „na miarę” LogiBLOX. Z pewnym uproszczeniem można stwierdzić, że jest to generator skalowalnych modułów funkcyjnych, o właściwościach definiowanych przez użytkownika, który może je dostosować do wymagań aplikacji. Konfiguracja modułów jest nad wyraz prosta i sprowadza się do wybrania odpowiednich opcji w oknie, którego przykładowy widok przedstawiamy na rys. 5.

Po wykonaniu projektu pakiet Foundation umożliwia jego wszechstronną weryfikację i analizę, dzięki czemu projekt moż-

na zoptymalizować pod kątem szybkości pracy, a także sprawdzić poprawność realizacji założonych funkcji. Na rys. 6 zna-



Rys. 5.

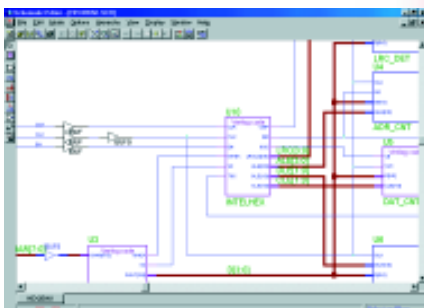
kuje się widok przykładowego okna działającego programu do analizy funkcjonalnej. Przed rozpoczęciem analizy oraz po każdej modyfikacji projektu należy go zrekompilować, do czego przeznaczony jest specjalny moduł pakietu (rys. 7), odpowiedzialny także za implementację projektu w wybraną przez użytkownika strukturę logiczną.

Jeżeli wszystkie przedstawione wcześniej etapy projektu zakończyły się pomyślnie można rozpocząć procedurę

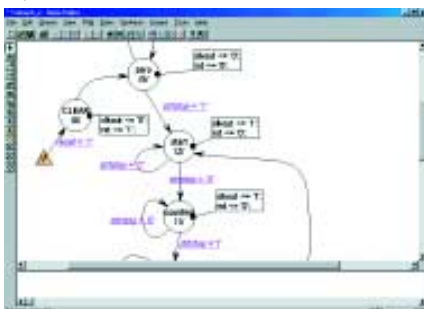
przygotowywania pliku wynikowego dla układu CPLD (JEDEC) lub FPGA (BIN/HEX). Pomocą służy specjalny program PROMFormatter (rys. 8), który zapewnia użytkownikowi duży wpływ na sposób przygotowania i postać pliku wynikowego. Możliwe jest m.in.



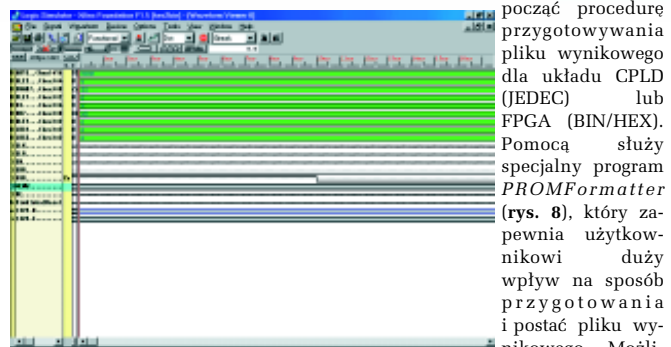
Rys. 2.



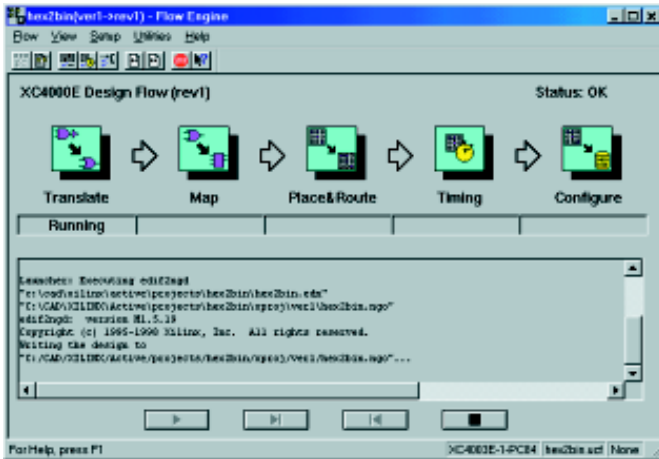
Rys. 3.



Rys. 4.



Rys. 6.



Rys. 7.

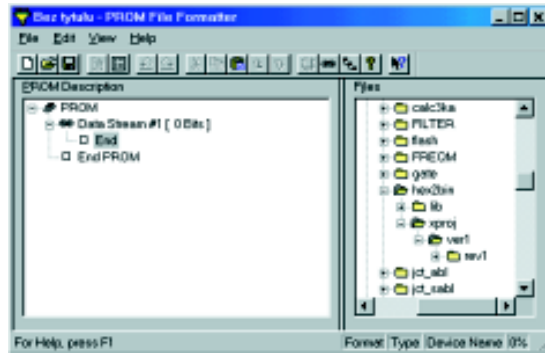
przygotowanie pliku zawierającego kilka różnych projektów, przy pomocy którego programowane będzie kilka układów FPGA. Opcjonalnie, na etapie tworzenia projektu, można wykorzystać sprzętowy debugger JTAG, który jest standardowym elementem wyposażenia zestawu *Foundation*. Spełnia on także rolę programatora JTAG dla układów z matrycą EEPROM rodziny XC9500.

Oprócz możliwości, przedstawionych w artykule z konieczności skrótowo, prezentowane

narzędzie ma szereg mniej spektakularnych, a nawet oczywistych możliwości (np. tworzenie własnych elementów bibliotecznych, makrofunkcji, konwersje VHDL/HDL/ABEL), które przedstawimy w najbliższym czasie na łamach EP.

Piotr Zbysiński, AVT

Zestaw oprogramowania Foundation v. 1.5 z kompilatorem VHDL udostępniła redakcji firma Atest, tel. (0-32) 238-03-60, e-mail: info@atest.com.pl.



Rys. 8.