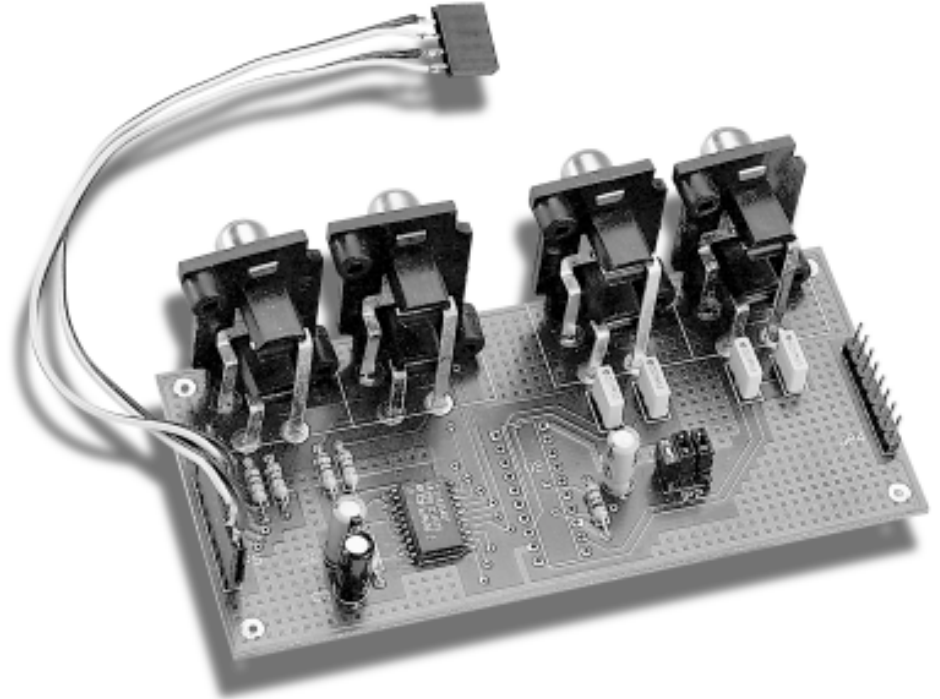


# Wieloweściowy przełącznik sygnałów wizji

## kit AVT-492

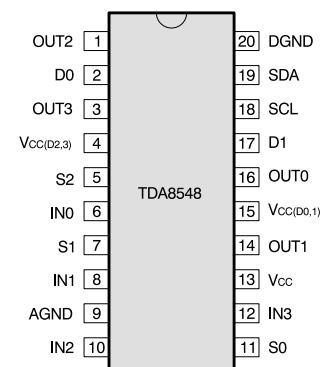
*W artykule prezentujemy konstrukcję elektronicznego, wielokanałowego przełącznika sygnałów wideo. Dzięki zastosowaniu układów sterowanych magistralą PC, strukturę przełącznika można dostosować do indywidualnych potrzeb użytkownika bez żadnych przeróbek sprzętowych.*



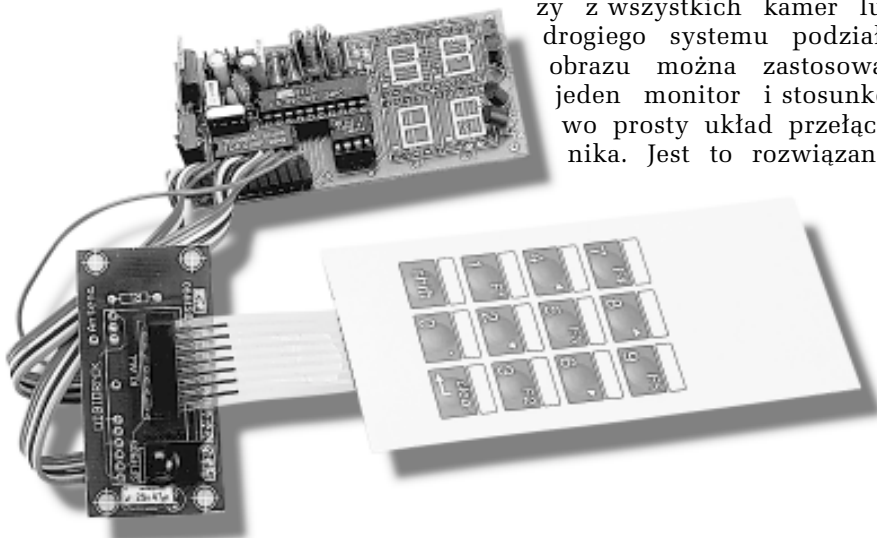
Przełączniki wizji znajdują zastosowanie zarówno w studiu telewizyjnym jak i w rozbudowanych systemach nadzoru i ochrony. Stosowane są tam, gdzie spośród wielu jednocześnie dostępnych sygnałów wizji trzeba dokonać chwilowego wyboru jednego z nich. W systemie instalowanym w chronionym budynku, kilka lub kilkanaście kamer dostarcza jednocześnie obrazy z różnych miejsc obserwacji. Zamiast instalacji wielu monitorów pokazujących obrazy z wszystkich kamer lub drogiego systemu podziału obrazu można zastosować jeden monitor i stosunkowo prosty układ przełącznika. Jest to rozwiązanie

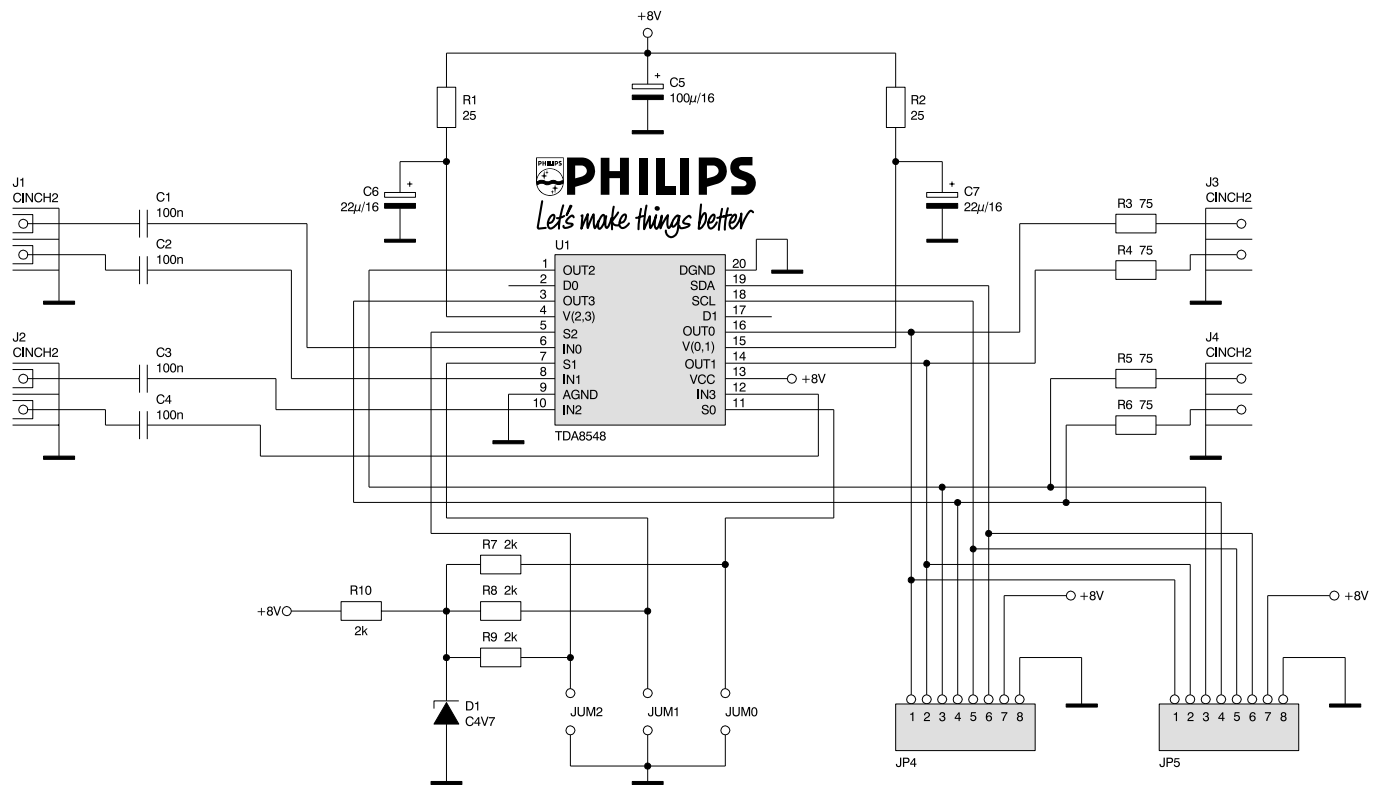
najtańsze, w dodatku pozwala skupić uwagę operatora tylko na jednym ekranie. Tego rodzaju przełączniki lub krosownice wizji (kilka wejść i wyjść z możliwością dowolnego zestawiania połączeń między nimi) w postaci układów scalonych produkują różne firmy.

Jako przykład przytoczmy układ TDA8548, matrycę przełącznika wizji produkowaną przez firmę PHILIPS. Układ ten stanowić będzie także podstawę konstrukcji naszego wieloweściowego przełącznika wizji, który będzie mógł współpracować ze sterownikiem procesorowym.



Rys. 1. Opis wyprowadzeń układu TDA8540.





Rys. 2. Schemat elektryczny przełącznika wideo.

### Układ scalony TDA8548

Rozmieszczenie wyprowadzeń tego układu pokazano na rys. 1. Układ ma 4 wejścia i 4 wyjścia wizji, które mogą być dowolnie ze sobą łączone. Do sterowania układu jest wykorzystywana magistrała I<sup>2</sup>C. Końcówki SDA i SCL mogą być także używane jako wejścia sterowane zwykłymi przełącznikami mechanicznymi. Oprócz tego układ posiada dwa dwustanowe wyjścia DO i D1, które mogą włączać dodatkowe zewnętrzne układy.

Całkowity sygnał wizyjny ze względu na swoją strukturę, tj. dodanie do sygnału treści obrazu także impulsów wygaszania i synchronizacji, wymaga specjalnych obwodów wejściowych. Obwody te powinny zapewnić przeniesienie sygnału z niezmiennym poziomem składowej stałej. Oznacza to, że bez względu na zmiany amplitudy sygnału wizji (obraz jaśniejszy lub ciemniejszy), dolny poziom impulsów synchronizacji powinien być „przyklepiony” do niezmiennego poziomu napięcia stałego. Zabieg taki zapobiega nieprzyjemnemu migotaniu obrazu, czasami nawet zrywaniu synchronizacji, i nazywa się odtwarzaniem składowej stałej lub z angielska klampowaniem.

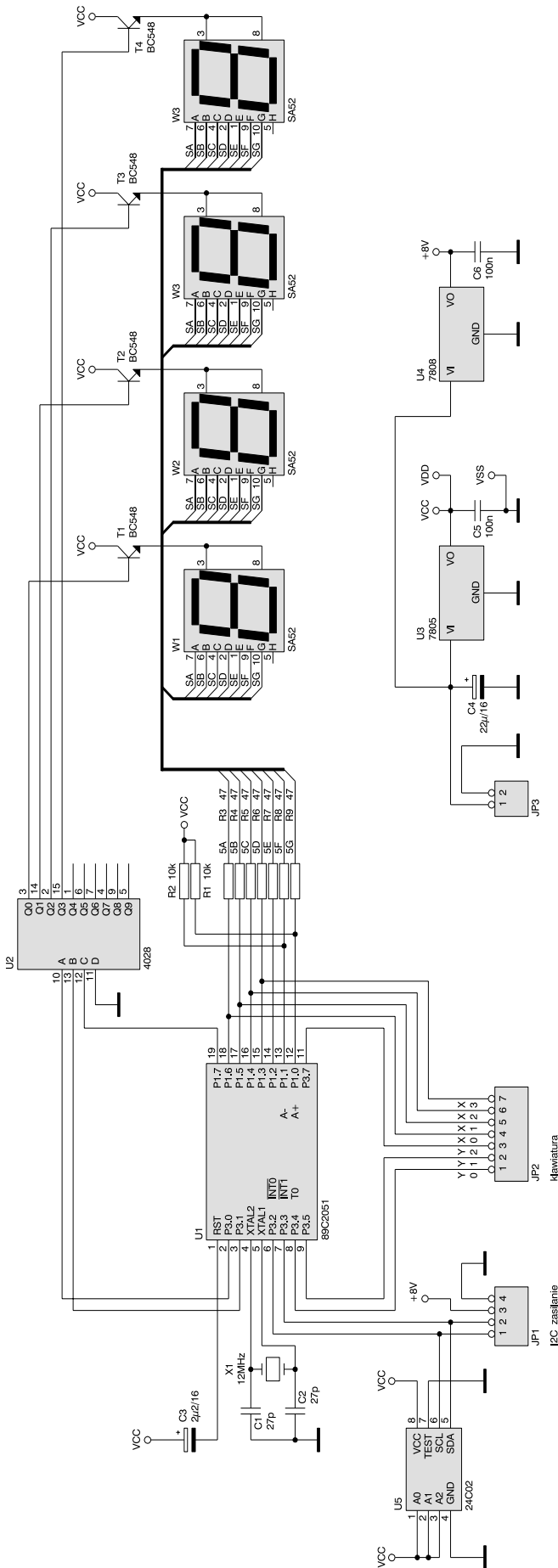
Sygnał z obwodów wejściowych jest podawany na zasadniczy blok przełączników sterowany zespołem dekoderek. W układzie TDA8548 sygnał może być podawany na wyjście ze wzmocnieniem równym 1 lub 2. Stosując wzmocnienie sygnału można skompensować tłumienie jakie wprowadzają długie linie przesyłowe między np. kamerą a przełącznikiem. Na koniec, sygnał jest podawany do wyjściowych wzmacniaczy mocy, buforujących jedno z czterech wyjść OUT0..3.

Oprócz zapewnienia odpowiedniego poziomu sygnału wyjściowego, wzmacniacze posiadają jeszcze dodatkową właściwość: mogą ustawić wyjścia OUT w stan wysokiej impedancji. Dzięki temu wyjścia kilku przełączników TDA8548 można łączyć równolegle i tworzyć układy obsługujące większą liczbę wejść. Ze względu na sposób adresowania, w systemie może jednocześnie pracować 7 przełączników obsługujących w sumie 28 wejść i 4 wyjścia.

Konstruktorzy układu przewidzieli dwa sposoby jego sterowania, oba wykorzystują do tego wyprowadzenia SDA i SCL. W pierwszym przypadku wyprowadzenia te pracują jak klasyczna

magistrała I<sup>2</sup>C i wysyłane tą drogą rozkazy zapewniają dostęp do wszystkich funkcji układu.

Rozkazy wysyłane magistralą ustawiają 3 wewnętrzne rejestry układu. Do rejestrów można tylko wpisywać dane i próba ich odczytu spowoduje błąd i przerwanie komunikacji. Tak jak w przypadku innych układów wyposażonych w interfejs I<sup>2</sup>C, transmisja rozpoczyna się sygnałem startu, a następnie wysyłany jest ADRES układu wraz z wyzerowanym najmłodszym bitem. Ogólny adres układów przełącznika wynosi 90H. W bajcie adresu bity *b1..3* określają indywidualny adres każdego z zamontowanych w systemie układów. Bity te odpowiadają wyprowadzeniom *S0..2* układu TDA8548. Jeżeli ustawienie bitów adresu odpowiada ustawieniom wyprowadzeń *S0..2* (stan niski - zwarcie do masy, stan wysoki - wyprowadzenie nie podłączone lub połączone z napięciem +5V), to wybrany układ opowie sygnałem potwierdzenia po ostatnim bicie adresu. Następnie magistralą powinien być wysłany bajt subadresu SUB określający, który rejestr wewnętrzny przełącznika będzie zapisywany. Bajt SUB może być liczbą z przedziału *0..2*



Rys. 3. Schemat elektryczny sterownika.

i wskazuje kolejno na następujące wewnętrzne rejestry układu:

- SWI - rejestr kontrolujący zestawianie połączeń między wejściami a wyjściami TDA8548. Rejestr ten steruje wewnętrznymi dekoderni matrycy. Każdemu dekoderni odpowiada dwa bity rejestru SWI. Na przykład wyzerowanie bitów *b0..1* spowoduje połączenie wyjścia *OUT0* z wejściem *IN0*, a ustawienie bitu *b3* i wyzerowanie *b2* połączy *OUT1* z *IN2*.
- GCO - rejestr kontrolny parametrów pracy. Bity *b7..4* odpowiadają za wzmocnienie sygnału odpowiednio na wyjściach *OUT3..0*. Bit (związany z danym wyjściem) wyzerowany oznacza dwukrotne wzmocnienie sygnału, pojawiającego się na wyjściu, bit ustawiony oznacza wzmocnienie =1. Bity *b3* i *b2* sterują funkcją otwierania składowej stałej sygnału podawanego na wejścia *IN0* i *IN1*. Ustawienie tych bitów spowoduje wyłączenie mechanizmu odtwarzania składowej przez te wejścia. Bity *b1..0* sterują poziomami na wyjściach *D1* i *D0*.
- OEN - rejestr aktywności po-

szczególnych wyjść. Bity *b3..0* sterują odpowiadającymi im wyjściami (tj. *b0* wyjściem *OUT0* itd.) i gdy są wyzerowane wyjścia znajdują się w stanie wysokiej impedancji. Ustawienie bitów uaktywnia wyjścia.

Protokół transmisji umożliwia jednocześnie wpisanie danych do wszystkich rejestrów. Oznacza to, że po bajcie subadresu trzeba wysłać trzy bajty danych. Zakończenie transmisji wymaga wysłania magistralą I<sup>2</sup>C sekwencji STOP.

Drugi sposób sterownia układem TDA8548 jest znacznie łatwiejszy, ale pozwala jedynie zestawiać połączenia wejść i wyjść, poprzez podawanie na wyprowadzenia SDA i SCL odpowiednich stanów logicznych. Aby uzyskać dostęp do tego trybu sterowania, wejścia *S0..2* w momencie włączenia zasilania powinny być w stanie wysokim. Od tej chwili podanie na wyprowadzenia SDA i SCL poziomów logicznych 0 lub 1 zestawia wewnętrzne połączenia przełącznika według następującej tabelki:

wyjście	SCL=0, SDA=0	SCL=0, SDA=1	SCL=1, SDA=0	SCL=1, SDA=1
	OUT3	IN3	IN2	IN1
OUT2	IN2	IN3	IN0	IN1
OUT1	IN1	IN0	IN3	IN2
OUT0	IN0	IN1	IN2	IN3

Pozostałe rejestry sterujące pracą układu zostają po resece zapisane stałymi wartościami. Wszystkie wyjścia układu są aktywne, wzmocnienie każdego kanału jest równe 2, a sygnał na wszystkich wejściach jest klampowany. Przy takim sposobie sterowania, w systemie może pracować tylko jeden układ TDA8548.

### Budowa przełącznika wizji

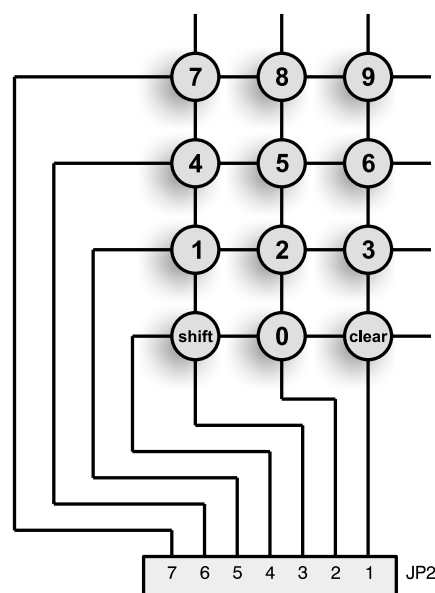
Wykorzystując układ TDA8548 w łatwy sposób można zbudować wielowejściowy przełącznik, który może znaleźć zastosowanie w niewielkim domowym systemie ochrony czy podczas montażu amatorskich filmów wideo. Schemat takiego układu pokazują rys. 2 i 3. Układ składa się z dwóch części: matrycy wideo (rys. 2) i procesorowego sterownika systemu z wyświetlaczem (rys. 3).

Zaletą układu jest możliwość jego rozbudowy i dostosowania do

potrzeb użytkownika. W najprostszym zestawieniu można zastosować tylko układ z rys. 2, który jest bezpośrednią aplikacją TDA8548. W takiej konfiguracji przełącznik będzie sterowany poziomami logicznymi podawanymi na gniazda JP4-5,6 lub JP5-5,6, do których są dołączone wyprowadzenia linii SDA i SCL układu. Połączenia wejść i wyjść będą zestawiane zgodnie z podaną wcześniej tabelą.

Wejściowe sygnały wizji są podawane na gniazda J1 i J2 (na schemacie oznaczone jako podwójne gniazdo cinch), a wyjścia *OUT1..3* są połączone z podwójnymi gniazdami J3 i J4. Układ jest zasilany napięciem stałym z przedziału 7,2V do 8,8V poprzez końcówki 7 i 8 gniazda JP4 lub JP5. Dla takiej konfiguracji jumpy *JUM0..3* powinny być rozwarowane. Jako układ kodujący zestawianie wejść i wyjść można zastosować przełącznik mechaniczny dołączany poprzez gniazda na płytce do wejść SDA i SCL układu.

Możliwości układu powiększa zastosowanie procesorowego sterownika z rys. 3. Układ ten zwiększa komfort obsługi urządzenia, pozwala na rozbudowę przełącznika o dodatkowe wejścia oraz wprowadza nowe funkcje. Sterownik zbudowany na jednocukładowym procesorze 89C2051 obsługuje zarówno magistralę sterującą I<sup>2</sup>C jak i wyświetlacz i klawiaturę.



Rys. 4. Połączenie styków klawiatury.

Na płytce sterownika znalazła miejsce także pamięć EEPROM i stabilizatory napięć zasilających układ. Na czterech wyświetlaczach 7-segmentowych jest pokazywany stan czterech wyjść przełącznika. Każdy z wyświetlaczy pokazuje numer połączonego z wyjściem wejścia lub poziomą kreskę „-“ jeżeli wyjście jest wyłączone. Numery wyświetlaczy na rys. 3 odpowiadają przypisanemu każdemu wyświetlaczowi wyjściu.

Jak łatwo się domyślić, wyświetlacze są multipleksowane, czyli zapalają się po kolei z dużą częstotliwością, dzięki czemu powstaje złudzenie ich równoczesnej pracy. Obsługą wyświetlaczy steruje procesor poprzez multipleksor U2 i tranzystory T1..4. Procesor odczytuje także zewnętrzną klawiaturę, która ze względu na brak wolnych portów procesora częściowo jest połączona z wyjściami sterującymi zapaleniem odpowiednich segmentów wyświetlaczy. Klawiatura pracuje w układzie XY, co oznacza, że klawisze znajdują się na przecięciu trzech linii poziomych dołączonych do portów P3.4,5 i 7 oraz czterech linii poziomych połączonych z portami P1.3..6. Obsługa klawiatury i ustalenie, który z klawiszy jest naciskany polega na podawaniu kolejno stanu niskiego na trzy linie Y, odczycie czterech linii X i odczycie kodu klawisza z tablicy zaszytej w programie procesora.

Schemat połączeń klawiatury i przypisane oznaczenia poszczególnym klawiszom pokazano na rys. 4.

### Opis działania

Procesor, poprzez złącze JP1 i magistralę I<sup>2</sup>C, może mieć dostęp do wszystkich rejestrów układu TDA8548 wykorzystując wszelkie możliwości jakie to daje. Program sterownika umożliwi operatorowi, przy pomocy klawiatury, łatwo i szybko zmienić połączenie dowolnego wejścia z dowolnym wyjściem.

Najpierw trzeba wybrać numer wyjścia naciskając klawisz o numerze od 0 do 3. Wyjściu o najmłodszym numerze (*OUT0*) odpowiada klawisz 0. Wybranie wyjścia sygnalizuje migotanie wyświetlacza odpowiadającego temu

wyjściu. Teraz naciśnięcie kolejnego klawisza spowoduje, że na wyjściu pojawi się sygnał z wybranego wejścia. Jeżeli chcemy wprowadzić wybrane wyjście w stan wysokiej impedancji, to należy nacisnąć klawisz „clear“, a na wyświetlaczu pojawi się symbol „-“. Naciśnięcie klawisza „shift“ spowoduje wyjście z procedury zestawiania połączeń i zapisania konfiguracji do pamięci EEPROM U5. Teraz, po każdorazowym włączeniu zasilania sterownik będzie automatycznie odtwarzał stan połączeń zapisanych w pamięci U5. Kolejną funkcją jest możliwość zaprogramowania automatu czasowego, który cyklicznie będzie zestawiał nowe połączenia wejść i wyjść. Istnieje możliwość zaprogramowania maksymalnie 20 kroków o czasie trwania każdego kroku ustawianym od 1s do 99s.

Programowanie automatu polega na dodawaniu do już zapamiętanych kroków kolejnego wybranego zestawienia wyjść i wejść oraz czasu trwania kroku. Po wybraniu ustawienia (np. sygnał z wejścia 1 podawany na wyjście 3), gdy nie migoce żaden z wyświetlaczy, należy nacisnąć klawisz „9“. Na wyświetlaczach pojawi się stylizowana litera „t“, a na dwóch dolnych wyświetlaczach (płytką) liczba określająca czas w sekundach. Czas ustawia się naciskając klawisze cyfr na klawiaturze. Naciśnięcie klawisza „clear“ spowoduje dopisanie kolejnego kroku automatu do pamięci pod dwoma warunkami: ustawiony czas był większy od 0s i liczba już zapamiętanych kroków jest mniejsza od 20. Po naciśnięciu klawisza i zapisaniu danych w pamięci, program opuści opcję programowania automatu. Wyjście z programowania bez zapisu do pamięci nastąpi po naciśnięciu klawisza „shift“.

Uruchomienie automatu, czyli cyklicznego zestawiania wybranych połączeń, nastąpi po naciśnięciu klawisza „clear“, gdy żaden z wyświetlaczy nie migoce. Program wykona wszystkie zapamiętane kroki, a po wykonaniu ostatniego będzie kontynuował całą procedurę od początku. Żeby przerwać tę karuzelę przełączeń wystarczy nacisnąć jakikolwiek klawisz.





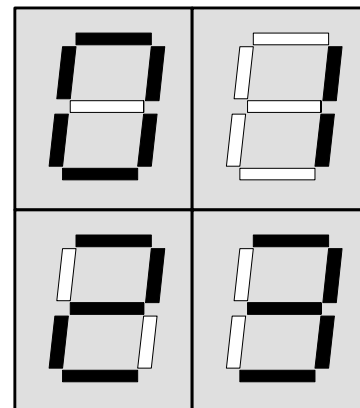
go przesuwając. Dopiero gdy wszystko jest właściwie zgrane można zalutować pozostałe wyprowadzenia wystrzegając się nadmiaru cyny i trudnych do usunięcia zwarć.

W modelu jako złącza wejściowe i wyjściowe sygnału wideo zastosowano podwójne pionowe gniazda cinch, ale do otworów w płytce można dolutować także krótkie przewody i dołączyć jakiegokolwiek inne gniazda. Na płytce sterownika wyświetlacze są montowane po przeciwnej stronie płytki niż pozostałe elementy. Pozycja kropki (ósmą element na wyświetlaczu) powinna pokrywać się z kropką zaznaczoną na obrysie wyświetlacza na płytce drukowanej. Takie rozłożenie elementów powinno ułatwić montaż układu w obudowie. Widok wyświetlaczy z przypisanym każdemu numerem wyjścia pokazuje **rys. 7**.

Do zasilania układu potrzebne jest napięcie stałe 10..12V. Pobierany prąd zależy od liczby zainstalowanych wejść i waha się od 100mA do 200mA. Po podłączeniu do zasilania samego układu sterownika z wyjętą z podstawki pamięcią EEPROM na wyświetlaczu powinien pojawić się napis Err0. Taki komunikat pojawiający się w czasie pracy urządzenia będzie świadczyć o uszkodzeniu pamięci lub jej niewłaściwym osadzeniu w podstawie. Wyświetlenie tego komunikatu zawiesi dalszą pracę układu. Po wyłączeniu

zasilania należy włożyć do podstawki pamięć i dołączyć do sterownika płytkę lub płytki przełączników, z właściwie ustawionymi jumperami (!). Pierwszą płytkę przełącznika łączy się ze sterownikiem w taki sposób, aby styki JP1 1..4 sterownika łączyły się ze stykami 5..8 gniazda JP4 lub JP5. Po ponownym włączeniu zasilania na wyświetlaczach mogą pojawić się przypadkowe dziwne znaki lub napis Err1. Dzieje się tak, ponieważ w nowej pamięci EEPROM sterownik nie znajduje prawidłowo zapisanych parametrów pracy. Ponadto komunikat błędu Err1 będzie pojawiał się zawsze w czasie pracy układu, gdy będziemy próbowali uaktywnić nie istniejące wejście (np. gdy przy dołączonej jednej płytce przełącznika nastąpi próba włączenia wejścia o nr 8). Po ukazaniu się tego komunikatu wystarczy nacisnąć dowolny przycisk, komunikat zniknie, a zamiast numeru nie istniejącego wejścia pojawi się symbol „-“. Podczas uruchamiania układu wszystkim wyjściom należy przypisać numery istniejących wejść w sposób opisany wcześniej. Podczas kolejnego włączenia układu nie powinny pojawić się żadne komunikaty o błędach.

Sterownik umożliwi zmianę wzmocnienia dla wszystkich kanałów i wyłączenie układów odtworzenia składowej stałej dwóch pierwszych wejść na każdej z do-



Rys. 7. Sposób wyświetlania informacji o włączonym kanale.

łączonych płytek przełącznika. Ustawienia tych parametrów dokonuje się przez naciskanie odpowiednich klawiszy w momencie włączania zasilania. Naciskanie klawisza 1 ustawia wzmocnienie wszystkich wejść na 1. Klawisz 2 zmienia wzmocnienie na 2. Naciskanie klawisza o numerze 3 spowoduje wyłączenie klampowania sygnału na dwóch pierwszych wejściach. Nowe ustawienie tych parametrów zostaje zapamiętane w EEPROM-ie i przy następnym włączeniu układu automatycznie odtwarzane.

Połączenia pomiędzy płytkami powinny być krótkie. Nie używane wyjścia należy wyłączać, a nie używane wejścia można zamykać rezystorami 75Ω, zamontowanymi we wtyczkach.

**Ryszard Szymaniak, AVT**