

# Dotknij JTAG-a

## Zestaw edukacyjny firmy Jawi ASIC

*Programowanie układów w systemie, znane od wielu lat z implementacji w PLD, zdobywa coraz większą popularność wśród konstruktorów, a to dzięki wyposażeniu w interfejsy ISP coraz większej liczby wprowadzanych na rynek mikrokontrolerów.*

*Standardem o najlepszych perspektywach upowszechnienia wydaje się być JTAG, który oprócz programowania pozwala także na testowanie układów cyfrowych w urządzeniu. Prezentowany w artykule zestaw edukacyjny umożliwia poznanie możliwości i sposób wykorzystywania JTAG-a w praktycznych aplikacjach.*

Altera była jedną z pierwszych firm półprzewodnikowych, która wprowadziła do masowej produkcji układy programowalne z interfejsem JTAG. Pierwotnie był on wykorzystywany tylko do testowania krawędziowego BST (ang. Boundary Scan Testing), dość szybko zauważono jednak, że za jego pomocą można udostępnić konstruktorom wygodną metodę programowania struktur PLD w systemie. Obecnie większość układów PLD oferowanych przez Alterę i jej konkurentów jest wyposażona w JTAG lub inny rodzaj interfejsu szeregowego.

Chcąc przybliżyć zalety programowania w systemie za pomocą JTAG-a, firma Jawi Asic Design opracowała interesujący zestaw edukacyjny SK1, którego możliwości przedstawiamy poniżej.

### Dla praktyków

Zestaw SK1 składa się z dwóch identycznych modułów funkcjonalnych, składających się z:

- układu programowalnego dużej skali integracji,
- dwóch wyświetlaczy 7-segmentowych LED,
- 9-bitowego panelu odczytowego LED,
- dwóch jumperów o uniwersalnym zastosowaniu,
- dwóch nastawników szesnastkowych,
- dwóch przycisków o uniwersalnym zastosowaniu,
- przycisku zerującego.

Elementami wspólnymi dla obydwu bloków funkcjonalnych są: prostownik i filtr tętnień ze stabilizatorem, generator sygnału zegarowego o częstotliwości 200kHz.



Moduły funkcjonalne można połączyć w jeden łańcuch JTAG - programowane są wtedy obydwie układy PLD, można także jeden z nich wyłączyć z łańcucha, co pozwala użytkownikowi skupić się na szczegółowej analizie działania pojedynczego modułu.

Duże walory edukacyjne zestawu osiągnięto przez wykorzystanie układów o odmiennych architekturach, co pozwala ocenić m.in. rozłożenie implementowanego układu w strukturach programowalnych w różnych architekturach. Pierwszy z układów - EPM7128S z rodziny MAX7K - jest klasycznym układem CPLD o architekturze opartej o znacznie udoskonaloną makrokomórkę o właściwościach logicznych podobnych do tych, jakie miały makrokomórki stosowane w popularnych GAL-ach. Drugi układ - EPF10K10 z rodziny FLEX10K - jest przykładem nieco awangardowej architektury łączącej większość zalet rozwiązań spotykanych w FPGA i CPLD. Dane o konfiguracji układu EPM7128S są przechowywane w nieulotnej pamięci EEPROM, dzięki czemu nie wymaga on konfigurowania po

włączeniu. Pamięć konfiguracji układu EPF10K10 jest typu SRAM, w związku z czym po włączeniu zasilania układ ten należy każdorazowo skonfigurować.

W skład zestawu SK1 wchodzi ponadto oprogramowanie projektowe MaxPlus II-SE oraz *Digital Library* - kompletny katalog układów i rozwiązań wraz z dokumentacją do narzędzi firmy Altera. Firma Jawi Asic Design przygotowała ponadto CD-ROM z przy-

kładowymi, bardzo efektywnymi projektami, które można przetestować na prezentowanej płycie laboratoryjnej. Na płycie znajduje się także dokumentacja zestawu.

### Podsumowanie

Prezentowany zestaw jest doskonałym narzędziem laboratoryjnym, które może znaleźć zastosowanie m.in. w pracowniach techniki cyfrowej w średnich szkołach technicznych i na wyższych uczelniach. Dołączone do zestawu przykłady dobrano tak, aby pokazać możliwości współczesnych narzędzi projektowych i różnice w implementacji identycznych struktur w układy programowalne o odmiennych architekturach.

**Andrzej Gawryluk, AVT**

*Prezentowany w artykule zestaw udostępniła redakcji firma Jawi Asic Design, tel. (0-22) 818-19-41, www.jawi.internet.pl.*