

Piękne wnętrze

FPSLIC™

Nowa generacja mikrokontrolerów

Dział marketingu firmy Atmel miał chyba podobny problem, bo jak w sensowny sposób nazwać tak nowatorską architekturę, aby zainteresować nią klientów i już w nazwie zwrócić uwagę na jej niezwykle możliwości. Wybrano rozwiązanie - moim zdaniem - najszcześniejsze z możliwych. Nazywają nowe układy tajemniczym skrótem FPSLIC, czyli *Field Programmable System Level Integrated Circuit*.

FPSLIC od środka

W skrócie: „piękne wnętrze!”, oczywiście dla konstruktora potrafiącego wykorzystać oferowane przez FPSLIC możliwości. W skład struktury tego układu wchodzi (rys. 1):

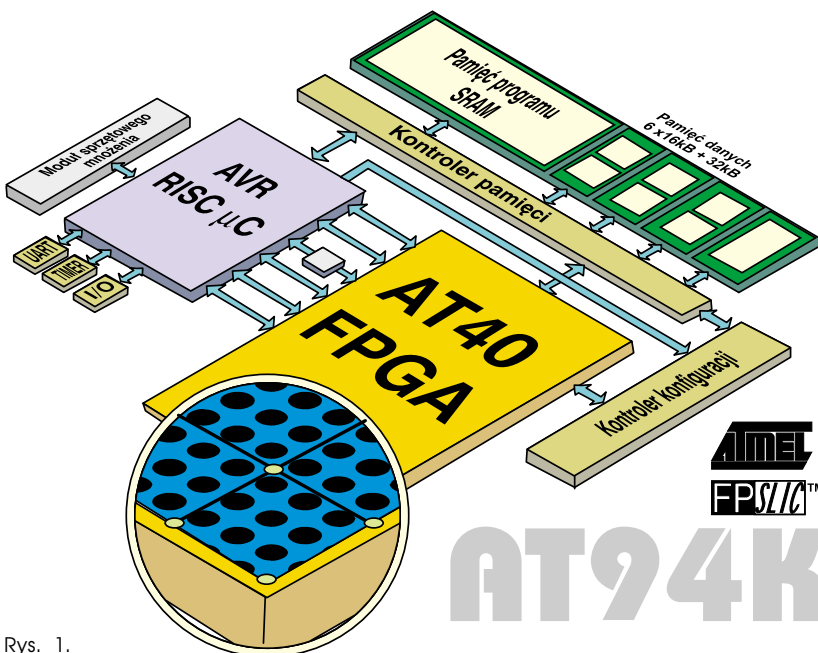
- 8-bitowy mikrokontroler z rodziny AVR o wydajności 30MIPS,
- matryca FPGA składająca się z 10000..40000 bramek,
- dwóch obszarów pamięci SRAM o łącznej pojemności 36kB,
- szereg peryferiów, w tym programowalne porty I/O, szeregowy interfejs I²C i UART (podwójny), timery o ogromnych możliwościach (w tym 10-bitowy

PWM) i moduł sprzętowego mnożenia.

Architektura mikrokontrolera jest niemal identyczna ze standardową, a najważniejsza różnica polega na zastąpieniu pamięci programu Flash pamięcią SRAM. Zawartość tej pamięci jest ładowana z zewnętrznej pamięci szeregowej EPROM, EEPROM lub Flash, w której przechowywane są także dane konfiguracyjne dla matrycy FPGA.

Uzasadnieniem takiej, dość nietypowej, konstrukcji pamięci programu jest przewidziana przez konstruktorów możliwość jej dynamicznej konfiguracji, w zależności od bieżących potrzeb mikrokontrolera i matrycy FPGA. Na rys. 2 znajduje się mapa pamięci układu AT94K z zaznaczeniem obszarów przypisanych na „szywno” do określonych funkcji, kolorem czarnym zaznaczono pamięć bezpośrednio niedostępną dla użytkownika, natomiast białe moduły mogą być wykorzystane przez użytkownika jako rozszerzenia pamięci programu lub wykorzystane jako fragment pamięci danych.

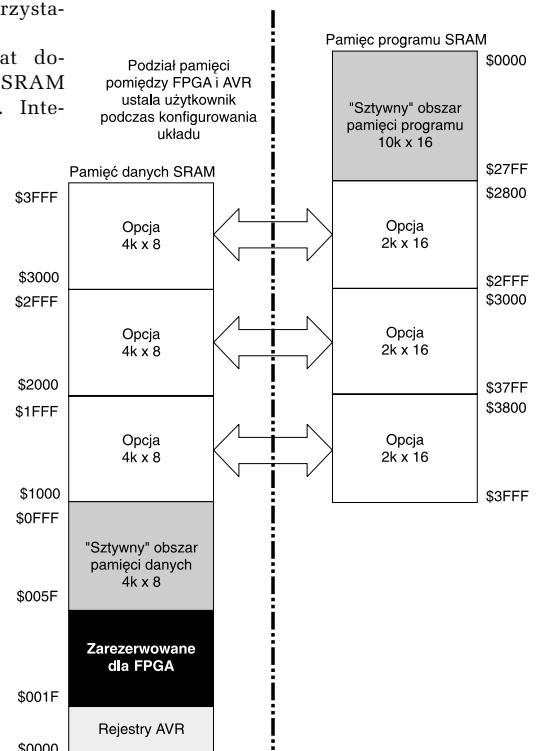
Na rys. 3 znajduje się schemat dostępu do wbudowanej pamięci SRAM przez do FPGA i mikrokontroler AVR. Inte-



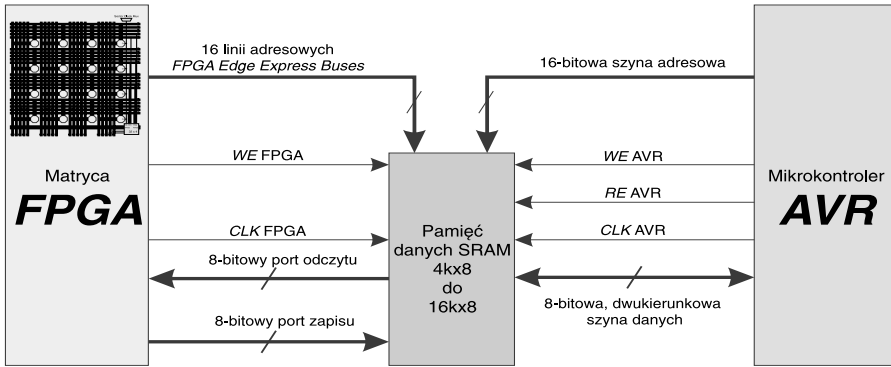
Rys. 1.

Nie lada kłopot sprawiło mi nazwanie układów, które przedstawiam w artykule, ponieważ są to mikrokontrolery zintegrowane z ogromną matrycą programowalną FPGA. Biorąc pod uwagę ciężar gatunkowy obydwu struktur, trudno ocenić, czy jest to bardziej mikrokontroler, czy też matryca programowalna. Niezależnie od nazwy, FPSLIC otwiera przed konstruktorami zupełnie nowe możliwości.

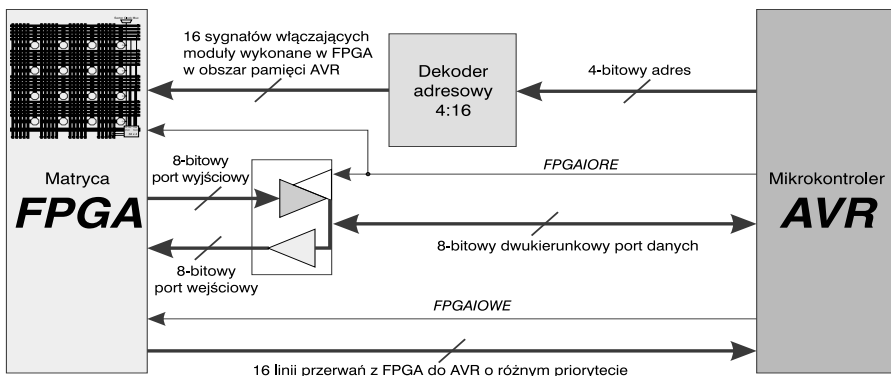
resującą właściwością rozwiązania zaproponowanego przez Atmela jest permanentna aktywność odczytu SRAM w stronę FPGA (w związku z tym brak sygnału RE FPGA) oraz możliwość jednoczesnego dostępu do SRAM przez FPGA i mikrokontroler. Producent nie przewidział żadnych mechanizmów arbitrażowych, które zapobiegałyby próbom wykonania operacji przez FPGA i AVR na tej samej komórce, w związku z czym projektant systemu opartego na FPSLIC powinien opracować je samodzielnie.



Rys. 2.



Rys. 3.



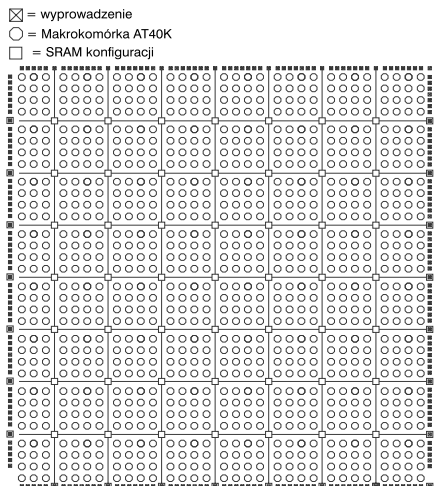
Rys. 4.

Konstrukcja układu FPSLIC pozwala na wymianę informacji pomiędzy FPGA i mikrokontrolerem, przy czym zalecanym do tego celu mechanizmem jest włączanie modułów wykonanych w strukturze FPGA w obszar pamięci mikrokontrolera (rys. 4), co zapewnia ich łatwą obsługę.

Tajemnicze FPGA

Układy FPGA owiane są ciągle nimbem tajemniczości, postaramy się więc nieco przybliżyć podstawowe możliwości tych interesujących układów.

Z punktu widzenia użytkownika FPGA jest bardzo dużą matrycą bramek logicznych (rys. 5), połączonych w bloki funkcjonalne zwane makrokomórkami, które można skonfigurować w taki sposób, aby realizowały praktycznie dowolne funkcje logiczne. Wszystkie bloki (makrokomórki) są identyczne i przed załadowaniem do

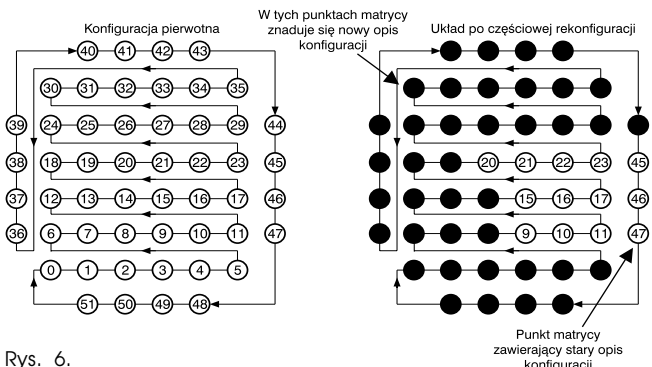


Rys. 5.

Parametr	AT94K10	AT94K20	AT94K40
Liczba bramek w FPGA	10000	20000	40000
Liczba makrokomórek FPGA	576	1024	2304
Pamięć konfiguracji FPGA	4096	9192	18432
Liczba rejestrów FPGA	864	1408	2880
Pamięć programu SRAM	20..32kB	20..32kB	20..32kB
Pamięć danych SRAM	4..16kB	4..16kB	4..16kB
Moduł sprzętowego mnożenia	+	+	+
Interfejs I ² C, watchdog, RTC	+	+	+
UART	2	2	2
Wydajność AVR (przy 40MHz)	30MIPS	30MIPS	30MIPS
Zasilanie	3..3,6V	3..3,6V	3..3,6V

wewnętrznej pamięci SRAM pliku konfiguracyjnego nie są ze sobą połączone.

Chcąc wykorzystać FPGA w praktycznej aplikacji, konstruktor musi przygotować jej opis (za pomocą schematu lub jakiegoś języka HDL) i - podobnie jak to się dzieje w przypadku mikrokontrolerów - opis ten skompilować. W wyniku kompilacji powstaje plik binarny zawierający informacje o tym, w jaki sposób mają zostać skonfigurowane makrokomórki i jak powinny zostać połączone, aby realizować zadania przewidziane przez projektanta. Ze względu na duże rozmiary matrycy programowalnej można w niej umieścić np. dodatkowe, nietypowe peryferia (np. szyfrator DES, „logikę” interfejsu kart chipowych), zwiększyć liczbę standardowych portów lub dodać kolejny UART.



Rys. 6.

Bardzo interesującą i rzadko spotykaną w FPGA właściwością matrycy wykorzystanej w FPSLIC jest możliwość jej częściowej rekonfiguracji (rys. 6), dzięki czemu mikrokontroler AVR może dopasowywać współpracujące moduły do chwilowych zmian wymagań aplikacji. Podawanym przez Atmelą przykładem możliwości wykorzystania częściowej rekonfiguracji są telefony komórkowe, w których możliwa jest wymiana algorytmów dekompresji sygnałów audio, w zależności od standardu (kraju) w jakim telefon pracuje.

Wersje

Układy FPSLIC obecnie są dostępne w trzech wersjach, różniących się między sobą wielkością matrycy FPGA (tab. 1) oraz wersjami obudów. Dostępna gama obudów dla FPSLIC jest bardzo szeroka, począwszy od PLCC84, przez VQFP200, TQFP144, PQFP208 i PQFP240, aż po BG352 z wyprowadzeniami kulkowymi. Producent duży wysiłek włożył w ograniczenie mocy pobieranej przez układy, co wiąże się m.in. z obniżeniem napięcia zasilającego do 3V, ale zachowano możliwość współpracy z cyfrowymi układami TTL5V.

Piotr Zbysiński, AVT
piotr.zbysinski@ep.com.pl

Informacje o układach FPSLIC są dostępne w Internecie, pod adresem: <http://www.atmel.com/atmel/products/prod39.htm>.

Nota katalogowa układów FPSLIC znajduje się na płycie CD-EP5/2000 w katalogu \Nowe podzespoły\FPSLIC\.