

# Co w LPT-cie piszczy

## część 1

Przez wiele lat port drukarkowy w komputerach PC był traktowany jako nieco ułomny, ale łatwy w stosowaniu, interfejs równoległy. Za jego pomocą można było sterować pracą różnych urządzeń zewnętrznych przy czym obszar aplikacji zawężały: stosunkowo niewielka szybkość transmisji, brak standaryzacji dwukierunkowości linii danych i sterujących, a także trudności w dołączeniu do interfejsu więcej niż jednego urządzenia. Zaczynamy od prezentacji podstawowego trybu pracy SPP, w którym Centronics można wykorzystać jako uniwersalny port I/O.

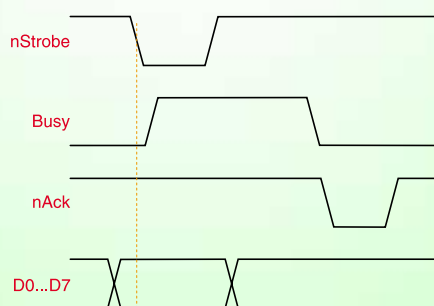
## Tryby SPP/ECP/EPP od strony praktycznej

Centronics należy - obok RS232 - do grona klasycznych interfejsów komputerowych, stosowanych w różnego rodzaju urządzeniach współpracujących z komputerami. Centronics jest szczególnie przyjazny użytkownikom, ponieważ transmisja danych odbywa się w sposób równoległy (12 linii wyjściowych i 9 wejściowych), a zapis i odczyt danych wymaga tylko prostych operacji zapisu i odczytu odpowiednich rejestrów.

Od chwili powstania, Centronics w zasadzie nie był poddawany żadnym modyfikacjom aż do roku 1994, kiedy to wprowadzono istotnie zmodyfikowane protokoły (IEEE1284: ECP i EPP) zwiększające możliwości interfejsu bez konieczności wprowadzania (widocznych dla użytkownika) zmian elektrycznych i mechanicznych.

### Klasyka: SPP

W trybie SPP (Standard Parallel Port), czyli w trybie odpowiadającym klasycznemu Centronicsowi, dane mogą być przesyłane z szybkością ok. 50...150kB/s w kierunku od komputera do urządzenia współpracującego. W protokole obsługi transferu danych przyjęto potwierdzanie przez odbiornik przyjęcia każdego bajtu danych, co jednak zbyt nie komplikuje transmisji. Przebiegi ilustrujące pracę interfejsu pokazano na rys. 1, a przebiega ona następująco:



Rys. 1.

- nadajnik (komputer) ustawia na liniach danych  $D0...D7$  kombinację bitów odpowiadającą przesyłanemu bajtowi,
- następnie sterowany przez nadajnik sygnał strobojący  $nStrobe$  przyjmuje poziom niski, co sygnalizuje odbiornikowi konieczność odebrania danych,
- na czas odbierania danych odbiornik ustawia stan „1” na linii  $Busy$ , dzięki czemu nadajnik jest informowany o konieczności wstrzymania dalszej transmisji na czas zajętości odbiornika,
- po minięciu czasu niezbędnego dla przyjęcia danych odbiornik potwierdza ich odbiór za pomocą impulsu na linii  $nAck$ , która przyjmuje stan logiczny „0”.

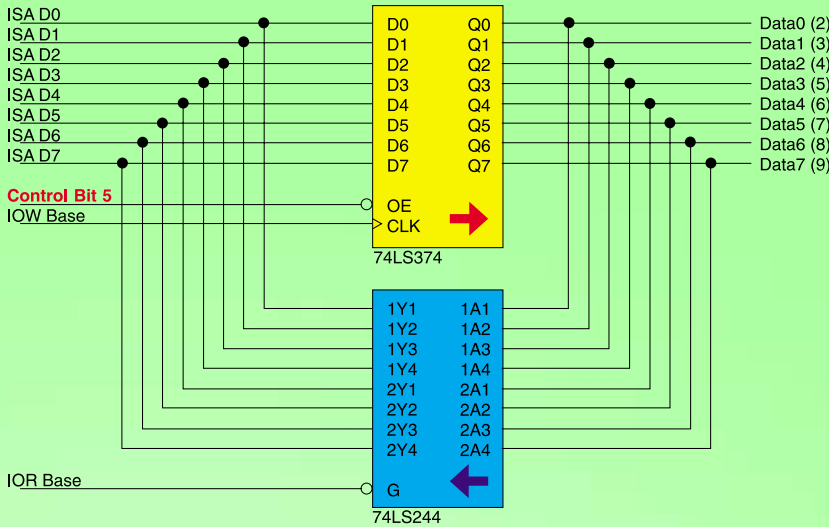
W opisanym przebiegu transmisji nie uwzględniono kilku sygnałów po-

mocniczych (wszystkie wymieniono w tab. 1), które mogą m.in. wstrzymać lub przerwać transmisję w przypadku braku papieru lub wystąpienia błędu wewnętrznego kontrolera drukarki. Szczegółowa specyfikacja funkcji tych sygnałów jest istotna tylko w przypadku korzystania z Centronicsa jako interfejsu drukarkowego. W przypadku wykorzystania go jako uniwersalnego interfejsu I/O, specyficzne zadania realizowane przez dodatkowe sygnały sterujące można zignorować, traktując poszczególne linie interfejsu jako zwykłe linie I/O przyporządkowane rejestrom, których adresy przedstawiono w tab. 2.

W większości współcześnie oferowanych komputerów, Centronics jest przystosowany do dwukierunkowego przesyłania danych poprzez 8-bitowy port danych. Schemat bufora wejścio-

Tab. 1. Sygnały interfejsu Centronics wraz z ich przypisaniem do rejestrów i numerów styków w typowych złączach.

Numer styku w DB25	Numer styku w 36-stykowym złączu Centronics	Nazwa sygnału	Kierunek	Dostęp poprzez rejestr	Inwersja
1	1	nStrobe	we/wy	Control	tak
2	2	Data 0	wy	Data	nie
3	3	Data 1	wy	Data	nie
4	4	Data 2	wy	Data	nie
5	5	Data 3	wy	Data	nie
6	6	Data 4	wy	Data	nie
7	7	Data 5	wy	Data	nie
8	8	Data 6	wy	Data	nie
9	9	Data 7	wy	Data	nie
10	10	nAck	we	Status	nie
11	11	Busy	we	Status	tak
12	12	PaperOut	we	Status	nie
13	13	Select	we	Status	nie
14	14	nAutoLineFeed	we/wy	Control	tak
15	32	nError	we	Status	nie
16	31	nInitialize	we/wy	Control	nie
17	36	nSelectIn	we/wy	Control	tak
18...25	19...30	GND			

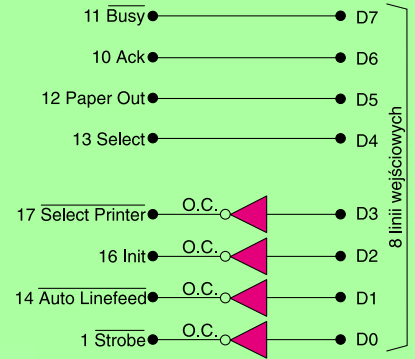


Rys. 2.

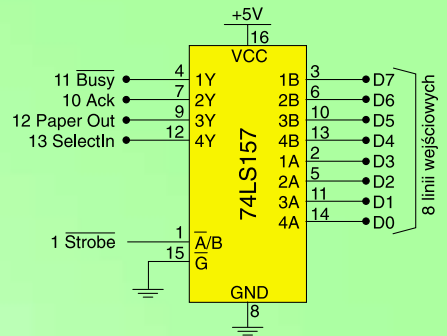
wo-wyjściowego „prawdziwie“ dwukierunkowego portu pokazano na rys. 2. Zaznaczony na czerwono sygnał *Enable BiDir* (bit 5 rejestru *Control*) służy do blokowania i uaktywniania trójstanowego bufora wyjściowego rejestru '374. Jego zablokowanie (co wymaga wpisania na bit 5 rejestru *Control* logicznej „1“), czyli ustawienie buforów wyjściowych w stan wysokiej impedancji, umożliwia odczytanie poprzez bufor wejściowy '244 dowolnego doprowadzonego stanu na wejścia *Data0..Data7*. Jeżeli bufor wyjściowy nie zostanie zablokowany, może ulec

uszkodzeniu wywołanemu przez przeciążenie prądowe.

Istnieją także inne sposoby odczytania 8-bitowego słowa wejściowego, które można zastosować w przypadku, gdy wbudowany w komputer interfejs nie jest dwukierunkowy. Najprostsze wydaje się być zastosowanie dostępnych dwukierunkowych linii sterujących z rejestru *Control* (jak to pokazano na rys. 3), ale ze względu na bezpieczeństwo sterownika (nie zawsze jest on wyposażony w bufor z otwartym kolektorem!) lepiej jest zastosować nieco bardziej złożony układ (rys. 4),



Rys. 3.



Rys. 4.

który umożliwia przekazanie 8-bitowego słowa poprzez 4-bitowy port wejściowy utworzony z części (4 najstarszych bitów) rejestru *Status*. Wybór przesyłanej do komputera połówki bajtu odbywa się poprzez zmianę stanu logicznego na linii *Strobe* z rejestru *Control* (dla „0“ - cztery młodsze bity, dla „1“ - cztery starsze bity). Transfer danych prowadzony w taki sposób pochłania stosunkowo dużo czasu, ale z punktu widzenia pewności działania jest on lepszy od sposobu z rys. 3.

Poziomy napięć przyporządkowane wejściowym i wyjściowym stanom logicznym w Centronicsie odpowiadają standardowi TTL. Wydajność prądowa poszczególnych linii interfejsu Centronics jest zależna od wykonania, ale można przyjąć, że minimalna wydajność prądowa pojedynczej linii (w obydwu kierunkach) wynosi 6mA. Spotykane są także interfejsy z wysokowydajnymi buforami prądowymi, które można obciążyć prądem o natężeniu do 48mA.

**Tomasz Jakubik, AVT**

**Dodatkowe informacje**

Dodatkowe informacje można znaleźć w Internecie pod adresami:

- <http://www.beyondlogic.org/pardebug/pdebug.htm>,
- <http://www.beyondlogic.org/spp/parallel.pdf>,
- <http://www.beyondlogic.org/epp/epp.pdf>,
- <http://www.beyondlogic.org/ecp/ecp.pdf>,
- <http://www.lvr.com/parport.htm>,
- <http://www.lpt.com/Downloads/downloads.htm>.

**Tab. 2. Rozmieszczenie rejestrów obsługujących LPT w przestrzeni adresowej PC.**

Adres	Nazwa	Kierunek	Numer bitu	Opis
bazowy+0	Data	Zapis (w niektórych wykonaniach także odczyt)	7	Data 0
			6	Data 1
			5	Data 2
			4	Data 3
			3	Data 4
			2	Data 5
			1	Data 6
			0	Data 7
bazowy+1	Status	Odczyt	7	Busy
			6	nAck
			5	PaperOut
			4	SelectIn
			3	Error
			2	IRQ (zanegowany)
			1	-
			0	-
bazowy+2	Control	Odczyt/Zapis	7	-
			6	-
			5	Enable BiDir
			4	Enable IRQ via Ack
			3	Select
			2	nInitialize
			1	AutoLineFeed
			0	Strobe

**Uwaga!** Adresy bazowe: LPT1 - 378h, LPT2 - 278h oraz LPT1 (tylko na karcie grafiki, obecnie rzadko stosowane) - 3BCh.