

FPSLIC Starter Kit

Jeżeli interesują Cię najnowsze trendy we współczesnej elektronice, to musisz, Drogi Czytelniku, przeczytać ten artykuł! Prezentujemy w nim bowiem najnowsze opracowanie Atmela - układy umożliwiające budowanie kompletnych, rekonfigurowalnych modułów sprzętowych w jednym układzie. Nowe układy określany są mianem System-on-a-Chip.

Więcej niż **FPGA**, więcej niż **AVR**

Po raz pierwszy o układach FPSLIC (ang. Field Programmable System Level Integrated Circuit) firmy Atmel pisaliśmy w EP05/2000. Temat jest ważki, ponieważ Atmel jest pierwszym na świecie producentem, który oferuje produkowane seryjnie układy łączące w jednej strukturze mikrokontroler współpracujący z rekonfigurowalną matrycą FPGA. Jest to nie lada osiągnięcie, dziś jeszcze awangardowe (jak mikrokontrolery na początku lat 80.), lecz w najbliższych latach z pewnością wpłynie na sposób budowania urządzeń elektronicznych: rekonfigurowalny sprzęt jest już w zasięgu ręki!

Pretekstem do przygotowania tego artykułu jest najnowszy Starter Kit firmy Atmel, przygotowany z myślą o budowaniu systemów testowych na układach FPSLIC.

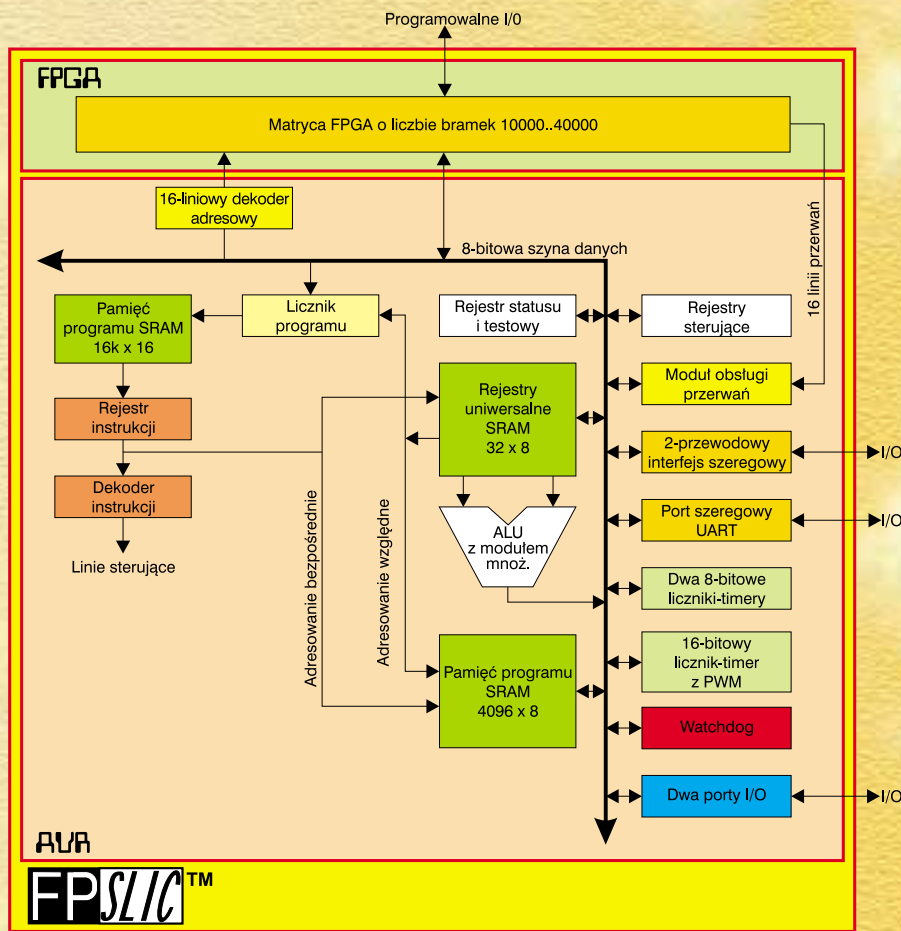
FPSLIC od środka

Zacznijmy od wyjaśnienia, czym układy FPSLIC różnią się od układów dostępnych na rynku. Jak łatwo zauważyć na schemacie blokowym układów FPSLIC (rys. 1), łączą one w sobie dobrze wyposażone w moduły peryferyjne mikro-

kontroler oraz konfigurowalną matrycę FPGA o architekturze odpowiadającej układom AT40K. Wydajność 8-bitowego mikrokontrolera RISC z rodziny AVR wynosi ok. 30MIPS, a możliwości logiczne matrycy FPGA odpowiadają ok. 10000..40000 bramek przeliczeniowych. W strukturze układów FPSLIC zintegrowano także dwie pamięci SRAM (jedną z nich przeznaczono na pamięć programu dla AVR) o łącznej pojemności 36kB. Mikrokontroler wyposażono w szereg uniwersalnych peryferii, w tym programowane porty I/O, szeregowo interfejsy I²C i UART (podwójny), timery o ogromnych możliwościach (w tym 10-bitowy PWM) i moduł sprzętowego mnożenia.

Architektura mikrokontrolera AVR jest niemal identyczna ze standardową. Najważniejsza różnica polega na zastąpieniu pamięci programu Flash pamięcią SRAM. Zawartość tej pamięci jest ładowana z zewnętrznej pamięci szeregowo EPROM, EEPROM lub Flash, w której przechowywane są także dane konfiguracyjne dla matrycy FPGA. Uzasadnieniem takiej, dość nietypowej, konstrukcji pamięci programu jest, przewidziana przez projektantów układu, możliwość jego dynamicznej rekonfiguracji w zależności od bieżących potrzeb mikrokontrolera i matrycy FPGA.





Rys. 1.

Na rys. 2 przedstawiono mapę pamięci układów FPSLIC (AT94K) z zaznaczeniem obszarów przypisanych na „sztywno“ do pełnienia określonych funkcji: kolorem czarnym zaznaczono pamięć bezpośrednio niedostępną dla użytkownika, natomiast moduły zaznaczone na biało mogą być wykorzystane przez użytkownika jako rozszerzenia pamięci programu lub jako fragment pamięci danych.

Zarówno mikrokontroler, jak i logika zaimplementowana w matrycy FPGA mają równoprawny dostęp do zasobów pamięci SRAM. Jedynym niemodyfikowalnym w standardowy sposób fragmentem tej pamięci jest obszar spełniający rolę pamięci konfiguracji FPGA. Na rys. 3 pokazano schemat dostępu do wbudowanej pamięci SRAM przez FPGA i mikrokontroler AVR. Interesującą właściwością rozwiązania zaproponowanego przez Atmelą jest permanentna aktywność od-

czytu SRAM w stronę FPGA (w związku z tym brak sygnału *RE* FPGA) oraz możliwość jednoczesnego dostępu do SRAM przez FPGA i mikrokontroler. Podczas tworzenia projektu dla układu FPSLIC należy pamiętać, że producent nie przewidział żadnych mechanizmów arbitrażowych, które zapobiegałyby próbom wykonania operacji przez FPGA i AVR na tej samej komórce, w związku z czym projektant systemu powinien opracować je samodzielnie.

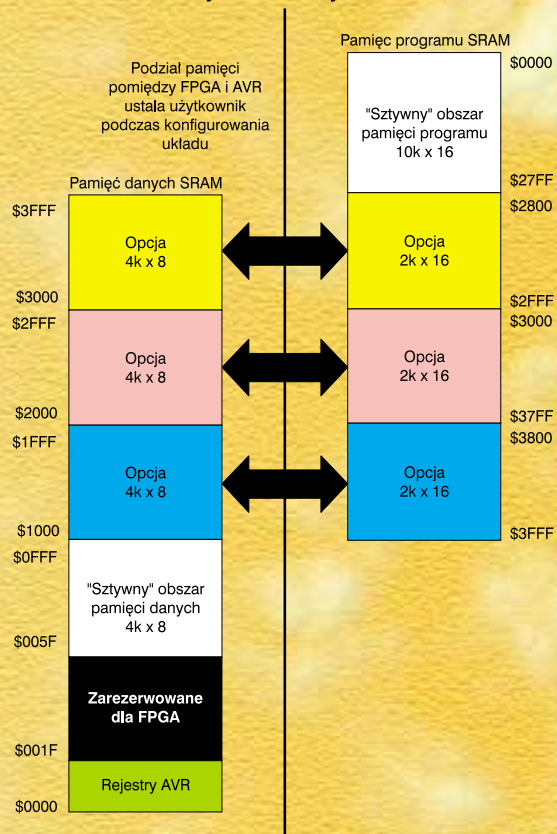
Konstrukcja układu FPSLIC pozwala na bezpośrednią wymianę informacji pomiędzy FPGA i mikrokontrolerem, przy czym zalecany do tego celu mechanizm jest włączanie modułów wykonanych w strukturze FPGA w obszar pamięci mikrokontrolera (rys. 4), co zapewnia ich łatwą obsługę.

Z punktu widzenia użytkownika matryca FPGA zintegrowana w strukturze układu FPSLIC jest bardzo dużą matrycą bramek logicznych, połączonych w bloki funkcjo-

nalne zwane makrokomórkami (uproszczony schemat blokowy FPGA pokazano na rys. 5). Makrokomórki można konfigurować tak, aby realizowały praktycznie dowolne funkcje logiczne. Wszystkie makrokomórki mają identyczną budowę i przed załadowaniem do wewnętrznej pamięci SRAM pliku zawierającego mapę konfiguracji nie są ze sobą połączone.

Bardzo interesującą i rzadko spotykaną w FPGA właściwością matrycy wykorzystanej w FPSLIC jest możliwość jej częściowej rekonfiguracji (rys. 6), dzięki czemu mikrokontroler AVR może dopasowywać budowę bloków implementowanych w FPGA do chwilowych wymagań aplikacji. Jednym spośród wielu możliwych przykładów wykorzystania częściowej rekonfiguracji są telefony komórkowe, w których możliwa jest wymiana algorytmów dekompresji sygnałów audio, w zależności od standardu (kraju) w jakim telefon pracuje. Kolejną, bardzo istotną zaletą matryc FPSLIC jest możliwość wykorzystania ich fragmentu jako dwuportowych, asynchronicznych pamięci RAM. Są one wyposażone w niezależne sygnały zapisu i odczytu, niezależne adresowe *Wadd* i *Radd* oraz rozdzielone linie danych wejściowych i wyjściowych.

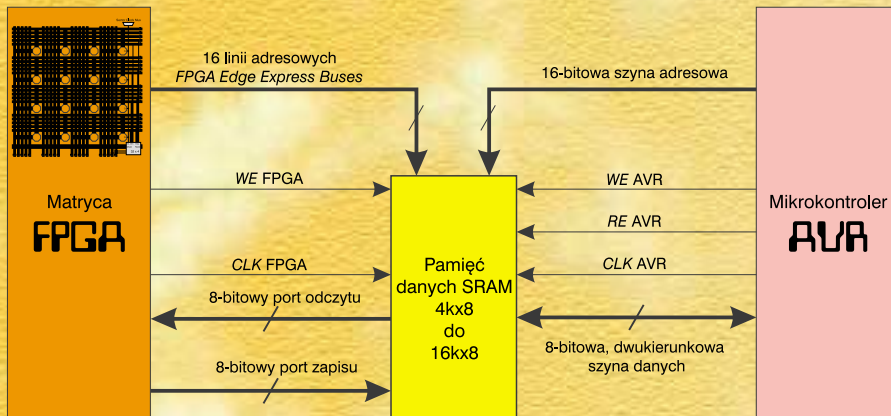
Alternatywne obszary adresowe



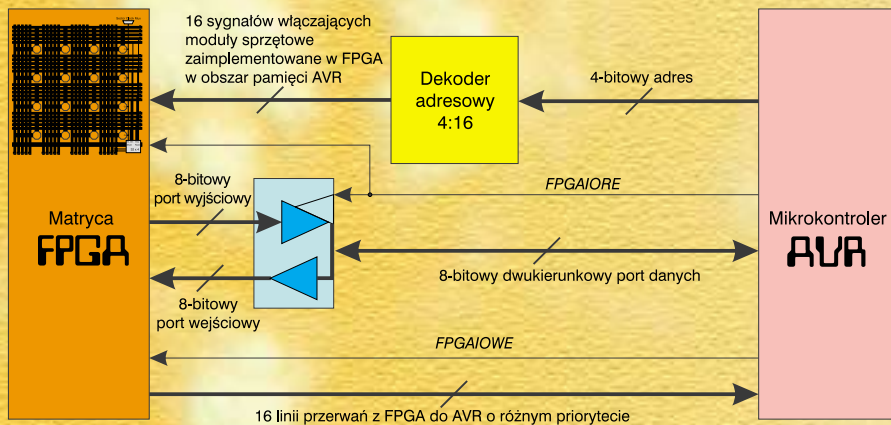
Rys. 2.

W skład zestawu FPSLIC Starter Kit wchodzi:

- ♦ płytka prototypowa z układem AT94K40 i niezbędnymi peryferiami,
- ♦ interfejs-programator ISP,
- ♦ drukowana dokumentacja zestawu,
- ♦ płyta CD-ROM z pakietem System Designer oraz programami pomocniczymi.



Rys. 3.



Rys. 4.

Dostępne wersje

Układy FPSLIC są obecnie dostępne w trzech wersjach różniących się między sobą wielkością matrycy FPGA (tab. 1) oraz obudowami. Dostępne są obudowy począwszy od PLCC84, przez VQFP200, TQFP144, PQFP208 i PQFP240, aż po BG352 z wyprowadzeniami kulkowymi. Ciekawostką jest fakt zachowania kompatybilności rozmieszczenia wyprowadzeń układów FPSLIC z produkowanymi przez Atmela klasycznymi układami FPGA.

Producent duży wysiłek włożył w ograniczenie mocy pobieranej przez układy, co wiąże się m.in. z obniżeniem napięcia zasilającego do 3V, ale zachowano możliwość współpracy z cyfrowymi układami TTL5V. Pomimo stosunkowo niskiego napięcia zasilania, mikrokontroler można taktować sygnałem zegarowym o częstotliwości do 40MHz, przy której wydajność

mikrokontrolera wynosi ok. 30MIPS (ang. Million Instructions Per Second).

Zestaw uruchomieniowy

Chęć szybkiego wypromowania przez Atmela nowej technologii spowodowała, że szczególnie dużo uwagi producent poświęcił opracowaniu zestawu uruchomieniowego (fot. 1), który umożliwi szybkie poznanie możliwości nowych układów.

Na płytce drukowanej zestawu umieszczono następujące elementy, tworzące nieco uproszczony, lecz w pełni funkcjonalny system testowy:

- największy spośród dostępnych FPSLIC - układ AT94K40,
- podwójny konwerter napięciowy i dwa gniazda DB9 dla interfejsów RS232,
- podstawkę z reprogramowalną pamięcią konfiguracyjną AT17LV010,
- po 8 diod LED i chwilowych przycisków, które za pomocą jumperów

można dołączać do wyprowadzeń układu FPSLIC,

- cztery 15-segmentowe wyświetlacze LED, na których można wyświetlać znaki alfanumeryczne,
- przyciski umożliwiające zerowanie układu i ręczną generację sygnału zegarowego,
- oscylator kwarcowy 32,768kHz oraz generator kwarcowy o częstotliwości sygnału wyjściowego 4MHz.

Układ FPSLIC zamontowany na płytce można wykorzystać także w dowolnej własnej aplikacji, co umożliwiają złącza szpilkowe rozmieszczone wokół niego. Dołączono do nich wszystkie uniwersalne wyprowadzenia I/O układu FPSLIC.

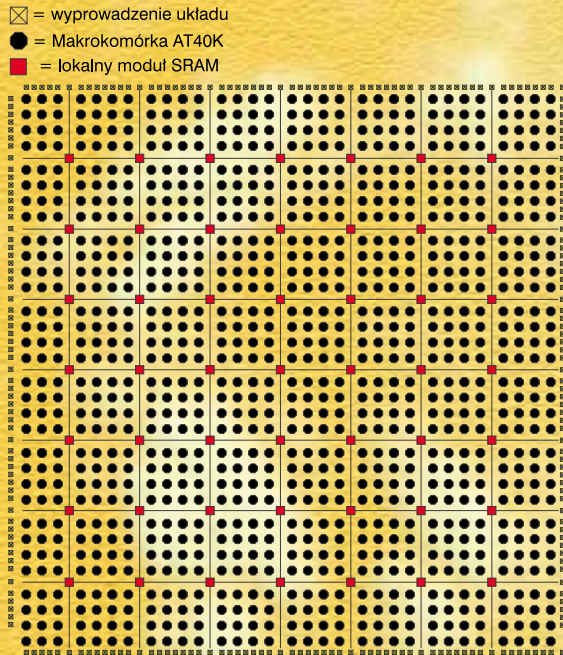
Projektowanie układów SoC jest realizowane w nieco inny sposób, niż ma to miejsce w przypadku standardowych układów FPGA i mikrokontrolerów. Z tego powodu Atmel dołączył do zestawu pakiet programów pod nazwą *System Designer*, dzięki któremu proces przygotowywania projektu został zautomatyzowany. Podobnie jak i wcześniejsze programy narzędziowe oferowane przez Atmela, *System Designer* wykonano z modułów programowych opracowanych przez firmę Mentor Graphics (m.in. ModelSim, Leonardo, Figaro IDS), jednego z najpoważniejszych dostawców narzędzi programowych dla układów FPGA i SoC.

W skład prezentowanego zestawu wchodzi także opracowany przez Atmela interfejs umożliwiający programowanie i konfigurowanie układów zamontowanych w urządzeniu (ISP - ang. In System Programming). Jest to uniwersalny interfejs sterowany przez specjalizowany program CPS, także wchodzący w skład zestawu. Interfejs można wykorzystać do programowania wszystkich układów z interfejsem JTAG produkowanych przez Atmela, także pamięci konfiguracyjnych z pamięcią EEPROM lub Flash.

Przeprowadzone w redakcyjnym laboratorium badania zestawu uruchomieniowego dla układów FPSLIC wykazały, że jego jedyną istotną wadą jest brak zasilacza sieciowego. Na płytce zestawu zintegrowano tylko stabilizator napięcia z prostymi filtrami pojemnościowymi. Ze względu na niewielką pojemność zastosowanych przez producenta kondensatorów filtrujących, zasi-

Tab. 1. Dostępne warianty układów FPSLIC

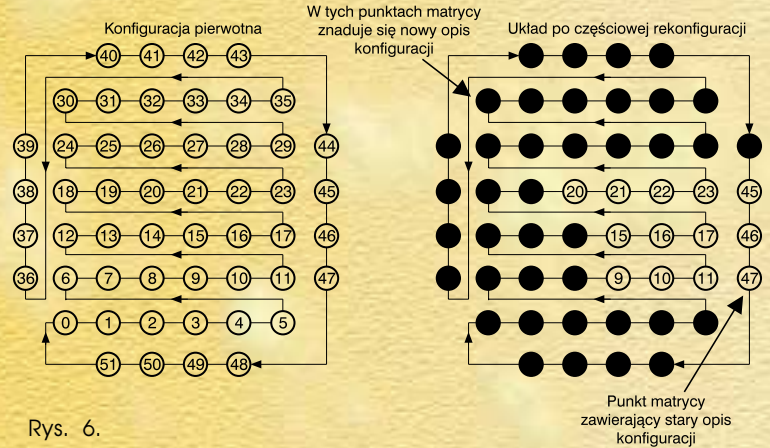
Typ układu	Liczba bramek w FPGA	Liczba makrokomórek FPGA	Liczba rejestrów w FPGA	Pamięć FreeRAM [b]	Pamięć programu SRAM [kb]	Pamięć danych SRAM [kb]	Moduł sprzętowego mnożenia	Timery-liczniki	Interfejs I ² C, RTC	Interfejsy UART	Wydajność AVR (przy 40MHz)	Napięcie zasilania
AT94K10	10000	576	864	4096	20...32	4...16	+	3	+	2	30MIPS	3...3.6V
AT94K20	20000	1024	1408	8192	20...32	4...16	+	3	+	2	30MIPS	3...3.6V
AT94K40	40000	2304	2880	18432	20...32	4...16	+	3	+	2	30MIPS	3...3.6V



Rys. 5.

łącz stosowany do zasilania zestawu powinien być wyposażony we własne filtry napięcia tętnień.

FPGA (ang. co-desing) oraz weryfikację logiczną i strukturalną projektu (ang. co-verification). W jednym z kolejnych numerów EP poświęcimy sys-



Rys. 6.

Moim zdaniem najbardziej interesującym elementem zestawu jest pakiet narzędziowy *System Designer*, który wyposażono w oprogramowanie równoległego projektowania systemu opartego na mikrokontrolerze i matrycy

temom projektowym tego typu nieco więcej miejsca.

Piotr Zbysiński, AVT

Prezentowany w artykule zestaw udostępniła redakcji firma JM Elektronik, tel. (0-32) 339-69-00, www.jm.pl.

Informacje o układach FPSLIC są dostępne w Internecie, pod adresem: <http://www.atmel.com/atmel/products/prod39.htm>.