

Nie dla przeciętniaków



Jeżeli jesteś dynamiczny, lubisz sporty ekstremalne, nie boisz się ryzyka i nie przerażają Cię niepewne losy odkrywcy, mamy dla Ciebie atrakcyjną propozycję: wykorzystaj fakt pojawienia się w Polsce układów firmy Triscend. Wykorzystaj nieograniczone możliwości układów CSoC, których funkcjonalności nie da się porównać z żadnymi dotychczas dostępnymi układami.

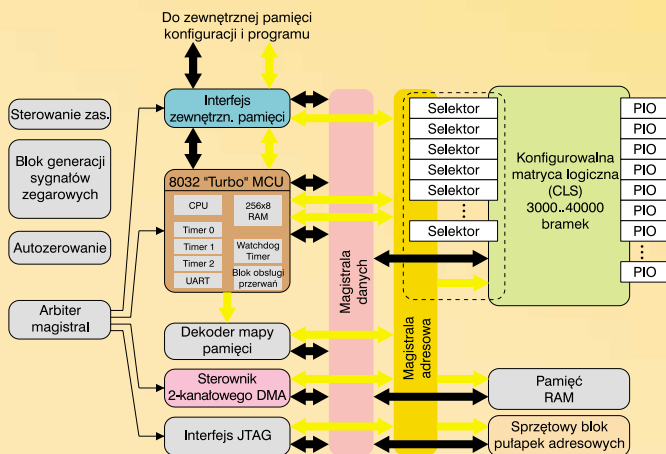
8- i 32-bitowe układy CSoC firmy Triscend

Co się kryje pod tyleż ostatnio modnym, co nierozumianym akronimem CSoC (ang. Configurable System on Chip)? Mikrokontrolery podbój świata rozpoczęły w końcu lat 70., czego efekty są powszechnie odczuwalne: większość otaczających nas urządzeń jest na wskroś zelektronizowana, a obecność w nich procesorów jest tak oczywista, że żaden producent nie umieszcza na obudowie dumnych napisów in-

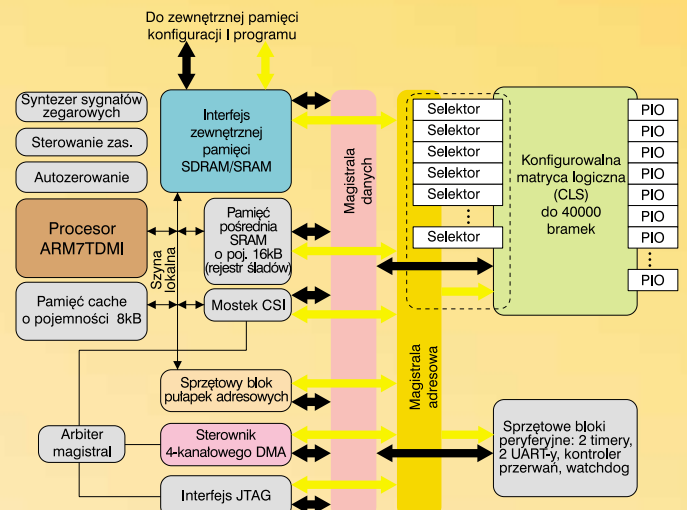
formujących o obecności sterownika mikroprocesorowego. W cieniu dynamicznej kariery mikrokontrolerów wzrastała komplementarna do nich grupa układów, powszechnie nazywanych układami programowalnymi (ang. PLD - Programmable Logic Devices), których ewolucja zaowocowała podziałem na FPGA (ang. Field Programmable Logic Devices) i układy o architekturach pochodnych klasycznym PAL

i PLA, określanych mianem CPLD (ang. Complex Programmable Logic Devices). Już na początku lat 90. okazało się, że w wyniku połączenia ze sobą mikrokontrolerów z blokiem programowalnych komórek logicznych powstają układy umożliwiające realizację zupełnie nowych zadań, trudnych do wykonania z wykorzystaniem klasycznych rozwiązań. Jednym z najbardziej spektakularnych są inteligentne, rekonfigurowalne moduły peryferyjne, których przykładem może być wykorzystywany m.in. w niektórych

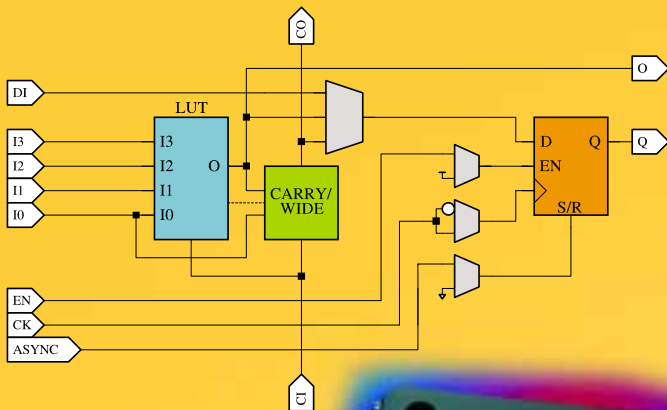
modelach telefonów komórkowych firmy Motorola sprzętowy koder-dekoder transmisji, którego struktura sprzętowa jest dostosowywana do wykorzystywanego w danej chwili protokołu transmisji. Ze względu na możliwość zbudowania w oparciu o pojedynczy układ bardzo skomplikowanych strukturalnie bloków, układy integrujące w jednej strukturze mikrokontroler i blok logiki konfigurowalnej są nazywane *System-on-a-Chip*, co jednoznacznie sugeruje ich ogromne możliwości.



Rys. 1.



Rys. 2.



Rys. 3.

CSoC od środka

Czy przydługi wstęp zabrzmiał przerażająco? Mam nadzieję, że nie zwłaszcza, że budowa układów oferowanych przez firmę Triscend jest bardzo przejrzysta i łatwa do opanowania. Miłośników klasycznych rozwiązań powinien zachęcić także fakt zastosowania w 8-bitowych układach CSoC (rodzina oznaczona symbolem E5) mikrokontrolera 8032. Z kolei układy rodziny E7 wyposażono w 32-bitowy procesor RISC ARM7TDMI, który jest jednym z najpopularniejszych na rynku układów programowalnych, 32-bitowych rdzeni procesorów.

Na rys. 1 pokazano schemat blokowy układów rodziny E5. Jak widać, we wnętrzu tych układów oprócz przyspieszonego mikrokontrolera 8032 (10MIPS/40MHz) ze standardowymi peryferiami znajduje się kilka bloków pomocniczych (m.in. kontroler DMA, arbiter dostępu do magistral) oraz blok konfiguracji CSL jest typu SRAM w związku z czym po każdorazowym włączeniu zasilania należy ją zainicjować. Funkcja realizowana przez każdą z komórek lo-

gicznych zależy od konfiguracji tablicy LUT (rys. 3). Dojrzałość konstrukcji matrycy programowalnej zastosowanej w układach serii E5 podkreśla fakt, że tablice LUT można skonfigurować także jako jedno lub dwuportową pamięć SRAM, pamięć ROM lub programowany rejestr przesuwający.

Także komórki wejściowo-wyjściowe, które zapewniają komunikację wewnętrznych bloków układu z otoczeniem są konfigurowalne. Ze względu na ich doskonałą konstrukcję (rys. 4) projektant znaczną część prostych zadań (np. typu „zatrzaśnięcie“ sygnału wejściowego lub wyjściowego) może przetrzucić na te pozornie mało istotne bloki funkcjonalne. Atutami rozwiązań zastosowanych przez Triscenda są:

- zastosowanie bufora wejściowego z programowaną histerezą,
- możliwość pracy z sygnałami wejściowymi i wyjściowymi CMOS i TTL przy

- zasilaniu napięciem 3,3V,
- zastosowanie trójstanowego bufora wyjściowego,
- dołączenie do wyprowadzenia układu programowanego bloku podtrzymania stanu logicznego na wejściu, nazwanego przez producenta *BusMinder*.

Niemal identyczne rozwiązania producent zastosował w blokach CSL układów serii A7 (tab. 2). Najpoważniejszą różnicą pomiędzy układami rodzin E5 i A7 jest typ wbudowanego w strukturę mikrokontrolera i jego otoczenia. Tak więc układy serii A7 można potraktować jako funkcjonalny odpowiednik układów E5 z tym, że przeznaczonych do aplikacji wymagających dużej wydajności obliczeniowej.

Projektowanie CSoC

Przebieg procesu projektowania układów CSoC jest nieco inny niż w przypadku klasycznych architektur PLD lub mikrokontrolerów. Triscend opracował własny pakiet programowy *FastChip*, którego zadaniem jest połączenie pliku konfiguracyjnego dla matrycy logiki CSL z programem

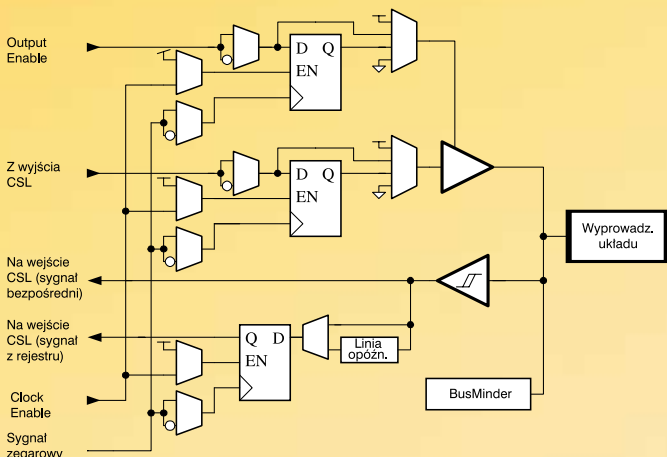


zastosowania przez Triscenda są:

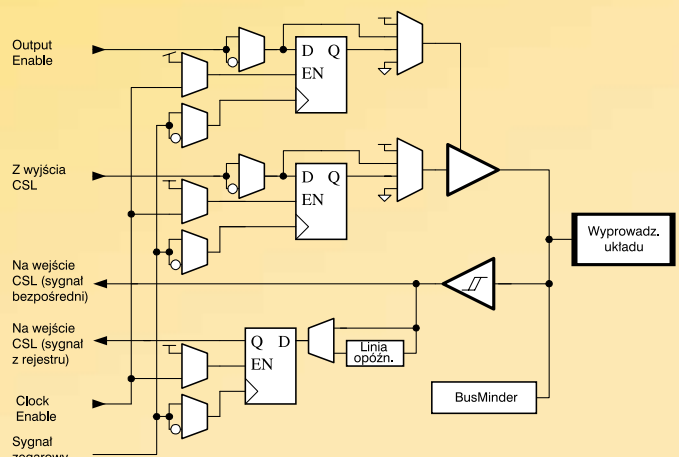
- zastosowanie bufora wejściowego z programowaną histerezą,
- możliwość pracy z sygnałami wejściowymi i wyjściowymi CMOS i TTL przy

Tab. 1. Podstawowe parametry układów rodziny E5.

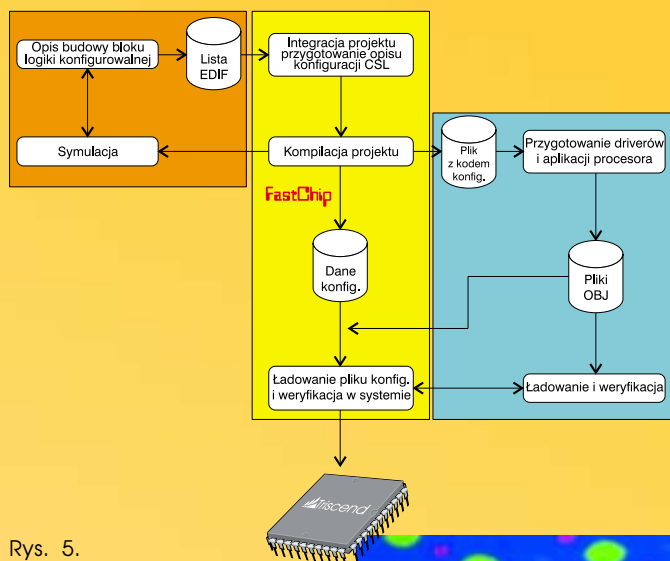
Typ układu	Liczba komórek logicznych SLC	Pojemność wewnętrznej pamięci SRAM	Liczba programowanych komórek I/O	Obudowy
TE502S08	256	8kB	92	LQFP128
TE505S16	512	16kB	124	LQFP128, QFP208
TE512S32	1152	32kB	188	LQFP128, QFP208
TE520S40	2048	40kB	252	QFP208, BGA484
TE532S64	3200	64kB	316	QFP208, BGA484



Rys. 3.



Rys. 4.



Rys. 5.

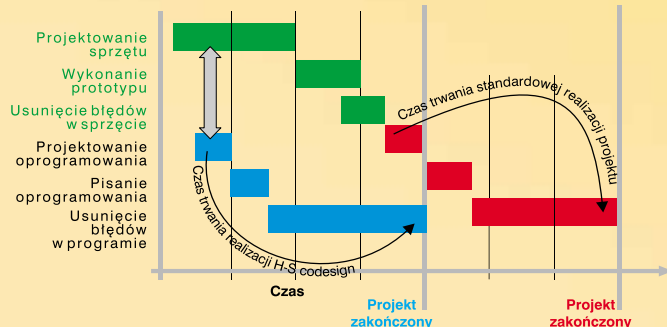
dla mikrokontrolera. We współczesnej nomenklaturze takie oprogramowanie jest określane mianem *hardware-software codesign tool*. Z wykorzystaniem programu *Fast-Chip* projektowanie przebiega w sposób pokazany na rys. 5.

Producent do projektowania matrycy logicznej zaleca stosować narzędzia renomowanych producentów (Innoveda, OrCAD, Synopsys, Synplicity, Mentor Graphics). Po symulacji projektu należy wygenerować listę połączeń w formacie EDIF, który jest standardem w "świecie" PLD.

Niezależnie, w pewnym stopniu równoległe do projektu części programowalnej, można tworzyć program dla procesora zintegrowanego w układzie. Także w tym przypadku Triscend zaleca stosowanie narzędzi innych firm. O ile w przypadku układów E5 z wbudowanym mikrokontrolerem 8032 wybór narzędzi (zarówno kompilatorów asemblera, jaki i Pascala, Basica, czy C) jest ogromny, to w przypadku stosowania układów z serii A7 (z ARM7TDMI) wybór narzędzi

jest zdecydowanie mniejszy (Keil, IAR i WindRiver ARM).

Projektowanie struktur programowalnych ułatwiają gotowe moduły biblioteczne (soft IP module library), wśród których dostępne są zarówno różnego typu interfejsy (UART, SPI, I²C, IrDA, USB, HDLC, LCD, VGA-display), bloki logiczne i arytmetyczne (bloki pamięci, liczniki, dekodery, sumatory, multiplikatory, stos IP, PWM), a także kompletne moduły funkcjonalne (jak np. szyfratory DES, Idea, RSA, dekodery MPEG, kodery telekomunikacyjne). Dzięki zastosowaniu takiego sposobu projektowania, twórca układu może się skupić na rozwiązywaniu problemów istotnych z punktu widzenia aplikacji, a nie



Rys. 6.

Tab. 2. Podstawowe parametry układów rodziny E7.

Typ układu	Liczba komórek logicznych SLC	Pojemność wewnętrznej pamięci SRAM	Liczba sektorów adresowych CSI	Liczba programowanych komórek I/O
TA7S05	512	4096 x 32b	32	124
TA7S12	1152	4096 x 32b	72	188
TA7S20	2048	4096 x 32b	128	252
TA7S32	3200	4096 x 32b	200	316

jej elementów. Projektowanie układów SoC umożliwia także skrócenie czasu powstania układu (rys. 6), co na współczesnym rynku ma bardzo duże znaczenie.

Piotr Zbysiński, AVT
piotr.zbysinski@ep.com.pl

Więcej informacji o układach i narzędziach EDA firmy Triscend można znaleźć w Internecie pod adresami:

- <http://www.triscend.com/products/IndexE5.html>,
 - <http://www.triscend.com/products/indexA7.html>,
 - <http://www.triscend.com/products/IndexRdmap.html>,
 - <http://www.triscend.com/products/indexdev5.html>,
 - <http://www.triscend.com/products/indexdeva7.html>,
- oraz na płycie CD-EP5/2001B w katalogu \Triscend.

