

Nie będzie wielką przesadą stwierdzenie, że Lattice jest twórcą reprogramowalnych układów PLD. Nie będzie także przesadą stwierdzenie, że firma ta przepała swój najlepszy czas. Ostatnie kilkanaście miesięcy jej działania daje jedną nadzieję, że już wkrótce będzie mogła podjąć równorzędną walkę o rynek układów PLD z jego tuzami - firmami Altera i Xilinx.

## Nowości Lattice'a

Jeszcze kilka lat temu producenci układów programowalnych mieli mocno spolaryzowane oferty. Xilinx i Lucent specjalizowali się w układach FPGA, Altera i Intel skupiali się na układach CPLD, a Lattice, Cypress, AMD, ICT, Texas Instruments, SGS Thomson (obecnie STM), National Semiconductors i Philips rozwijali rodziny układów SPLD, FPLA i pochodne. Po szeregu mniej lub bardziej spektakularnych sprzedaży firm lub ich działów, na rynku ustabilizowała się obecna sytuacja: najwięksi producenci (w porządku alfabetycznym: Altera, Xilinx, Lattice) mają w swoich ofertach no-

woczesne układy ze wszystkich grup: SPLD, CPLD i FPGA, pozostałe firmy specjalizują się w wąskich rynkowych „niszach“.

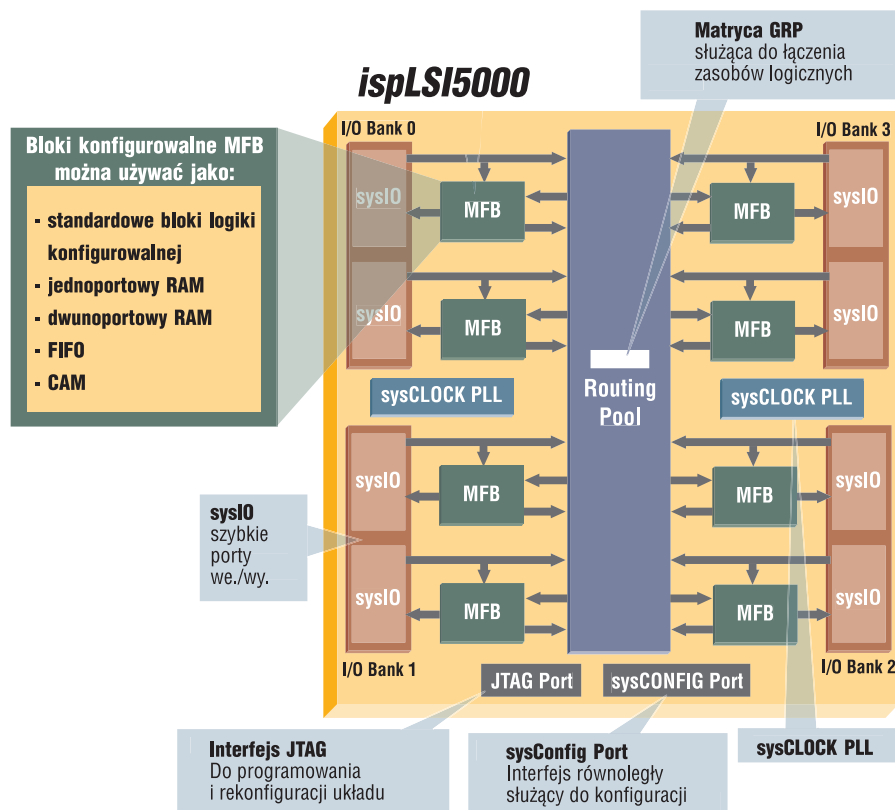
### Miejsce Lattice'a

Podjęte przez Lattice'a próby wprowadzenia do sprzedaży własnych układów CPLD nie zakończyły się sukcesem. O układach z rodzin ispLSI/LSI1000, ispLSI/LSI2000, ispLSI/LSI3000 nikt już praktycznie nie pamięta, a pierwszy na rynku interfejs ISP - opracowany przez Lattice'a specjalnie dla układów PLD - LatticeISP z „przyzwyczajenia“ jest stosowany wyłącznie w układach ispGAL22V10.

Sytuacja uległa znacznej poprawie po kupieniu przez Lattice'a firmy Vantis (ex-AMD), która produkowała dobrze przyjęte na rynku układy CPLD z serii MACH. W ten sposób Lattice uzupełnił swoją ofertę o popularne układy CPLD, które są konsekwentnie rozwijane i obecnie należą do rynkowej ekstraklasy. W podobny sposób Lattice rozwiązał problem układów FPGA w swojej ofercie - zakupiono bowiem jeden z działów firmy Lucent, w którym opracowano i produkowano układy FPGA z serii ORCA.

### Nowości w CPLD

Lattice wybrał interesującą drogę rozwoju „większych“ układów CPLD, która jest w znacznym stopniu zbieżna z działaniami pro-



Rys. 1

**SPLD/CPLD/FPGA**

Za pomocą tych akronimów są nazywane trzy najważniejsze spośród obecnie produkowanych grupy układów programowalnych:

- **SPLD (Simple Programmable Logic Devices)** - układy PLD o niewielkiej złożoności o architekturze pochodnej PAL,
- **CPLD (Complex Programmable Logic Devices)** - układy PLD o średniej i dużej złożoności o architekturze pochodnej PAL,
- **FPGA (Field Programmable Logic Devices)** - układy PLD o dużej i średniej złożoności o architekturze opartej na matrycach makrokomórek.

**Tab. 1. Zestawienie układów CPLD produkowanych przez firmę Lattice (nie uwzględniono wersji stopniowo wycofywanych z produkcji - Mature)**

Układy zasilane napięciem 1,8 V							
Rodzina	Liczba makrokomórek	t <sub>PD</sub> [ns]	F <sub>max</sub> [MHz]	Liczba I/O	Liczba wejść LB	Pojemność wbudowanej pamięci [kb]	Liczba wbudowanych PLL
ispXPLD 5000MC	256...1024	3,5	300	141...381	68	64...512	2
ispMACH 4000C	32...512	2,5	400	30...208	36	-	-
ispMACH 4000Z	32...256	3,5	267	32...128	36	-	-
Układy zasilane napięciem 2,5 V							
Rodzina	Liczba makrokomórek	t <sub>PD</sub> [ns]	F <sub>max</sub> [MHz]	Liczba I/O	Liczba wejść LB	Pojemność wbudowanej pamięci [kb]	Liczba wbudowanych PLL
ispXPLD 5000MB	256...1024	3,5	300	141...381	68	64...512	2
ispMACH 5000B	128...512	3,5	275	92...256	68	-	-
ispMACH 4000B	32...512	2,5	400	30...208	36	-	-
Układy zasilane napięciem 3,3 V							
Rodzina	Liczba makrokomórek	t <sub>PD</sub> [ns]	F <sub>max</sub> [MHz]	Liczba I/O	Liczba wejść LB	Pojemność wbudowanej pamięci [kb]	Liczba wbudowanych PLL
ispXPLD 5000MV	256...1024	3,5	300	141...381	68	64...512	2
ispMACH 4000V	32...512	2,5	400	30...208	36	-	-
ispMACH 5000VG	768...1024	5	178	196...384	68	-	2
ispLSI 5000VE	128...512	5	180	72...256	68	-	-
ispMACH 4A3	32...512	5	182	32...256	33...36	-	-
Układy zasilane napięciem 5,0 V							
Rodzina	Liczba makrokomórek	t <sub>PD</sub> [ns]	F <sub>max</sub> [MHz]	Liczba I/O	Liczba wejść LB	Pojemność wbudowanej pamięci [kb]	Liczba wbudowanych PLL
ispMACH 4A5	32...256	5	182	32...128	33...36	-	-

ducentów układów FPGA: jako jeden z niewielu producentów, Lattice wyposaża nowsze wersje układów CPLD w bloki konfigurowalnych pamięci, dzięki czemu w efektywny sposób można w tych układach implementować jedno- i dwuportowe pamięci RAM, pamięci FIFO, CAM oraz ROM (rys. 1). Takie rozwiązania są rzadko oferowane przez innych producentów w tej grupie układów. Podobnie, bardzo rzadko są spotykane w układach CPLD wewnętrzne pętle PLL służące do lokalnego wytwarzania sygnałów zegarowych, a jak widać w zestawieniu (tab. 1) Lattice wyposaża w ten sposób największe produkowane przez siebie układy.

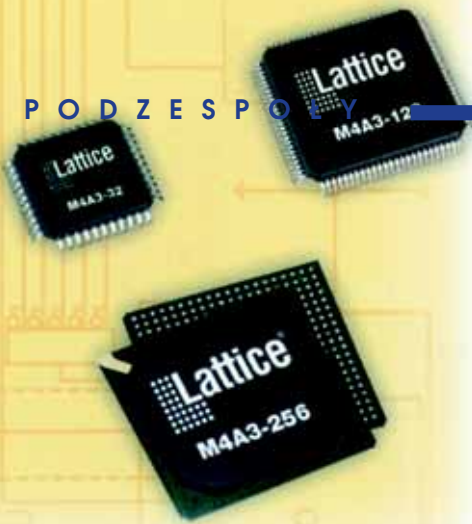
Większość układów CPLD produkowanych przez Xilinx wypo-

sażono w interfejs JTAG (IEEE-E1149.1) umożliwiający programowanie ISP. Układy z rodziny ispXPLD są kompatybilne z nowymi zaleceniami zawartymi w normie IEEE1532. Zastosowano w nich także nieco inny sposób przechowywania danych konfiguracyjnych niż w układach starszych generacji: są one lokowane nieulotnej pamięci EEPROM i po włączeniu napięcia zasilającego są automatycznie kopiowane do pamięci SRAM (trwa to nie dłużej niż 200 μs), która jest pamięcią konfigurującą układ. Zawartość pamięci konfiguracji SRAM można modyfikować poprzez interfejs szeregowy JTAG lub port równoległy sysCONFIG, który może być taktowany sygnałem zegarowym o częstotliwości do 33 MHz. Dzięki zasto-

### Bezpłatne narzędzia CAD/EDA dla PLD

Lattice bezpłatnie udostępnia oprogramowanie narzędziowe do realizacji projektów na układach przez siebie oferowanych.

System ispLever jest dostępny bezpłatnie na stronie [www.latticesemi.com](http://www.latticesemi.com). Przed ściągnięciem konieczna jest wyłącznie rejestracja, na podstawie której otrzymuje się plik licencyjny.



## Pamięci CAM

**CAM - Content Adressable Memory - jest to pamięć adresowana zawartością. Pamięci tego typu są często wykorzystywane w systemach zarządzania ruchem pakietów danych w sieciach informatycznych.**

sowanym w rozwiązaniach, układy ispXPLD mogą być rekonfigurowane nieskończoną liczbę razy (np. podczas prac uruchomieniowych) - w takich przypadkach informacje o konfiguracji są wpisywane wyłącznie do pamięci SRAM, co pozwala przedłużyć czas życia pamięci nieulotnej, która może być

kasowana i zapisywana do 1000 razy.

Ostatnią nowością, na którą warto zwrócić uwagę w grupie układów CPLD firmy Lattice są układy ispMACH4000Z, które charakteryzują się bardzo małym poborem mocy (w stanie statycznym pobierają prąd o natężeniu zaledwie 10  $\mu$ A) i jednocześnie dużą szybkością działania (czas propagacji *pin-pin* nie przekracza 5 ns w największym dostępnym układzie z 256 makrokomórkami).

## Podsumowanie

Lattice wyraźnie nadrabia straty, a nowości wprowadzone do oferty (przedstawione w artykule nie są jedynymi) są - moim zdaniem - dobrze ukierunkowane. Należy mieć nadzieję, że te zabiegi nie zostaną zniweczone przez restrykcyjną politykę dystrybucyjną, która małych klientów (takich jest w Polsce większość) stawiała nie zawsze w dobrej sytuacji - dotyczy to głównie możliwości zakupu pożądaných wersji układów w ilościach adekwatnych do potrzeb (czytaj: niewielkich). Zachęcam do sprawdzenia!

**Piotr Zbysiński, EP**

**piotr.zbysinski@ep.com.pl**

*Za miesiąc przedstawimy zestaw ewaluacyjny dla układów ispXPLD5000, opracowany i dystrybuowany przez firmę WBC.*