

Cyfrowy oscyloskop/analizator stanów logicznych, część 2

AVT-529



Temat oscyloskopów cyfrowych i podobnych przyrządów był już wielokrotnie poruszany na łamach Elektroniki Praktycznej. Przedstawialiśmy zarówno dopracowane i kosztowne przyrządy dostępne komercyjnie, jak i tanie - lecz proste - pozwalające skorzystać z zalet techniki cyfrowej nawet elektronikom-amatorom. Projekt przedstawiony w artykule ma w zamierzeniu łączyć przynajmniej część zalet tych pierwszych z dostępnością i niewątpliwymi walorami edukacyjnymi tych drugich.

Rekomendacje:
zaawansowany technicznie przyrząd, pozwalający wszystkim konstruktorom zbliżyć się - znacznie bardziej niż dotychczas - do najnowocześniejszych opracowań światowych.

Opis układu oscyloskopu Część cyfrowa

Większość bloków funkcjonalnych elektroniki cyfrowej została zaimplementowana w układzie FPGA (schemat części cyfrowej pokazano na **rys. 7a i 7b**). Wykorzystano układ firmy QuickLogic charakteryzujący się znacznym nadmiarem wewnętrznych połączeń. Dzięki temu można było wykorzystać wyprowadzenia układu tak, aby projektowanie płytki było łatwe. Należy pamiętać o tej możliwości przy korzystaniu z matryc FPGA, ponieważ optymalne rozmieszczenie wyprowadzeń sygnałów oznacza nie tylko mniej czasu spędzonego przy projektowaniu płytki, ale przede wszystkim „płaski” (pozbawiony skrzyżowań) rozkład ścieżek pozwala na poprowadzenie wszystkich ścieżek sygnałowych po stronie elementów, a strona przeciwna jest wolna. W układach w.c.z., takich jak każdy układ cyfrowy pracujący przy 100 MHz, istotne znaczenie mają kondensatory odsprężające. Te elementy umieszcza się więc bezpośrednio pod wyprowadzeniami zasilania, aby zminimalizować indukcyjność ich doprowadzeń. Dodatkowo, płaszczyzna masy po stronie lutowania może być duża i nieprzerwana liniami sygnałowymi.

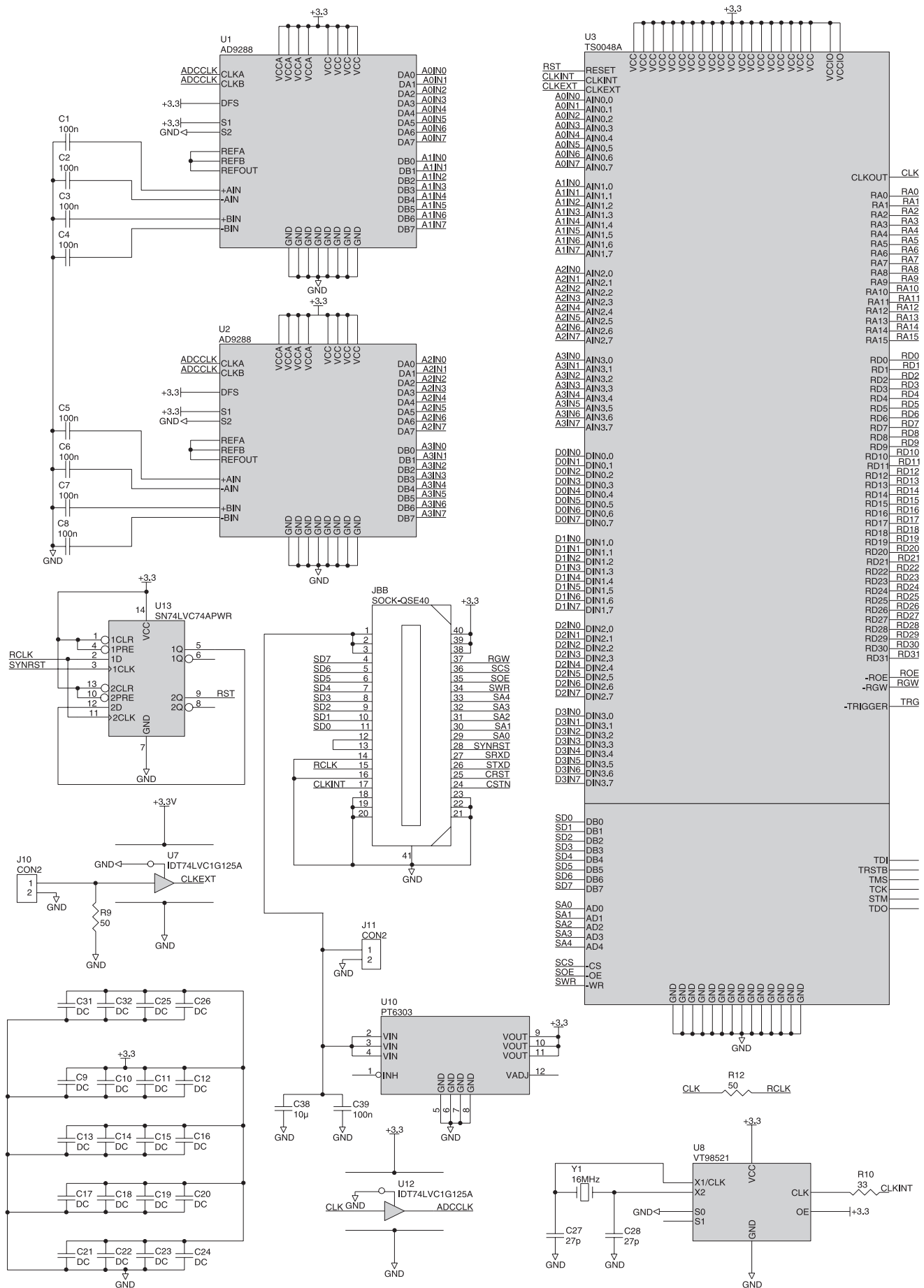
Należy pamiętać o umieszczeniu na początku dłuższych linii

sygnałowych, a szczególnie przenoszących sygnał zegara, rezystorów włączonych szeregowo niedaleko nadajnika (**rys. 8**). Dzięki temu odbicia od końca linii nie odbijają się ponownie od wyjścia nadajnika, co znacznie zmniejszy *jitter* na tych liniach. Należy unikać dużych różnic w długości ścieżek sygnałowych, ponieważ powoduje to, że sygnał zegarowy i dane przybywają do danego układu przesunięte w fazach. Może to powodować błędy.

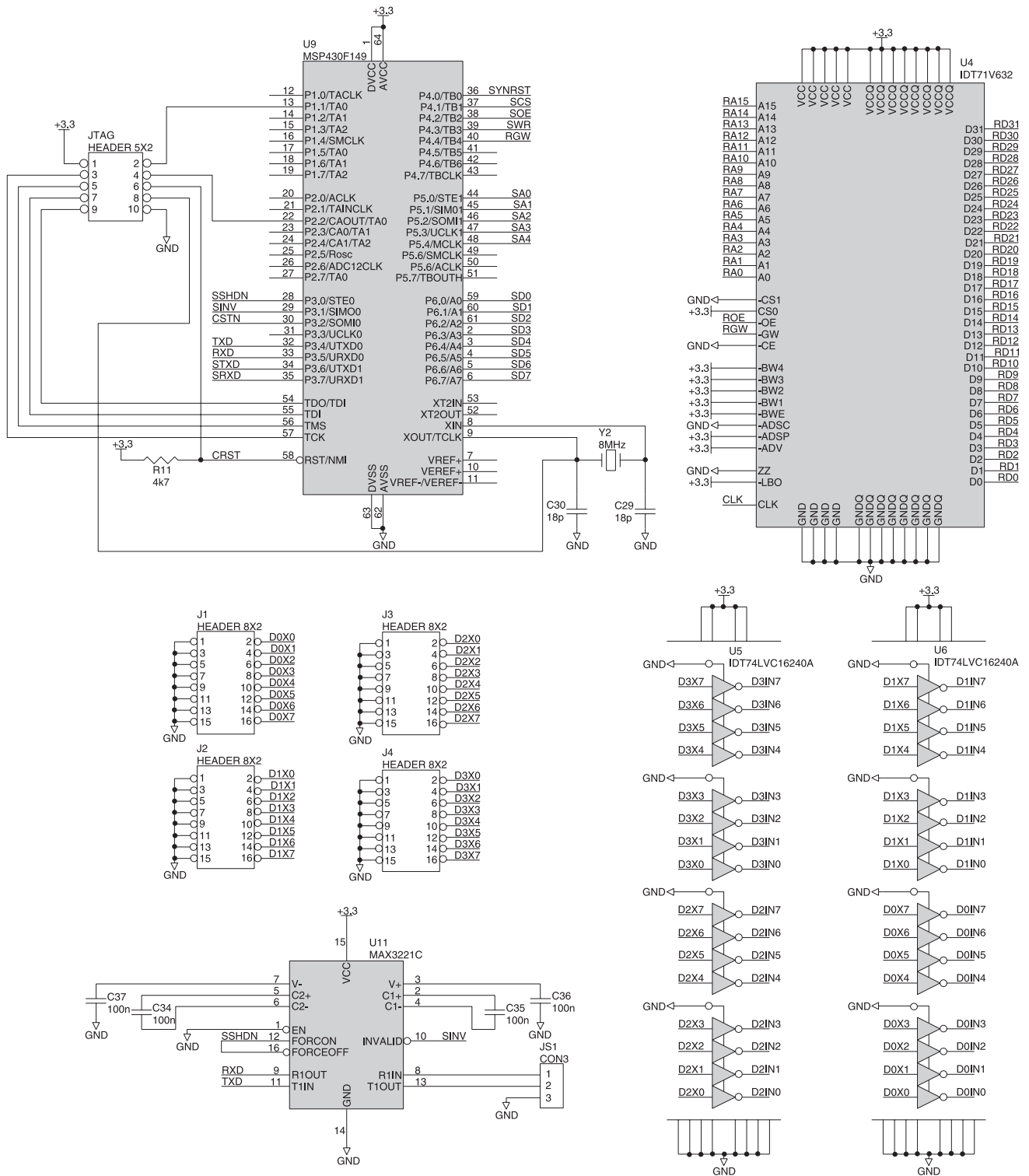
Oczywiście, należy też pamiętać o bardzo skutecznym odsprężaniu zasilania, ponieważ układ zawiera także bardzo wrażliwe na wahania napięć zasilających elementy analogowe. Zaleca się więc stosowanie kondensatorów ceramicznych wlotowanych blisko układów scalonych oraz elektrolitycznych lub tantalowych przy źródle zasilania.

Część analogowa

Układy analogowe nie poddają się integracji tak łatwo jak cyfrowe. Część analogowa (schemat pokazano na **rys. 9**) jest więc złożona z kilku układów, w większości wzmacniaczy. Oznacza to, że odpowiedzialność za prawidłowe poprowadzenie linii połączeniowych między częściami spada na projektanta. Nie jest to zadanie łatwe, ponieważ przyjęto, że po-



Rys. 7a. Schemat elektryczny cyfrowej części oscyloskopu (część 1)

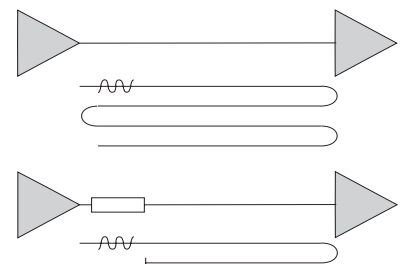


Rys. 7b. Schemat elektryczny cyfrowej części oscyloskopu (część 2)

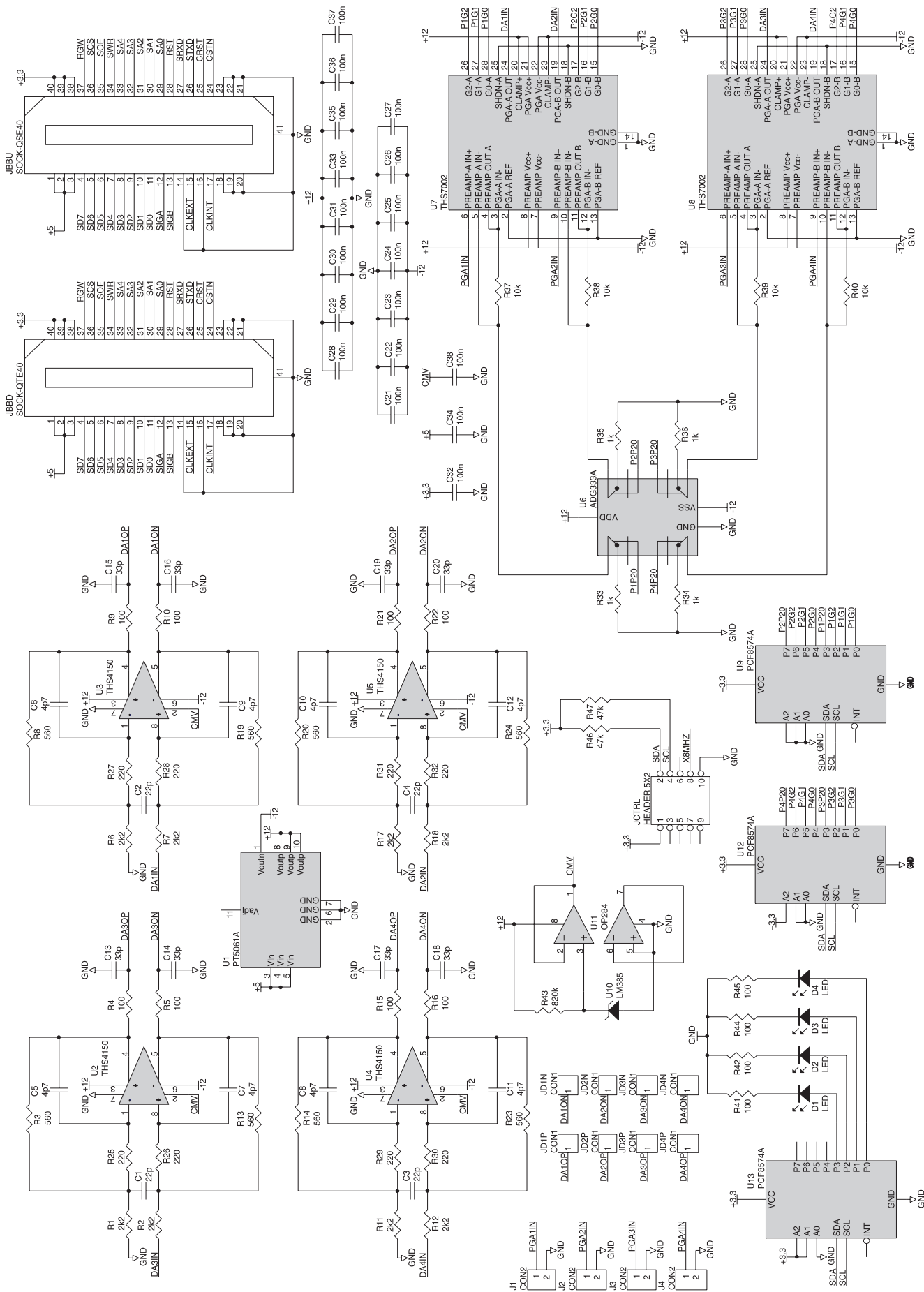
ziom szumów w paśmie do 30 MHz nie powinien być wyższy niż 1 mV.

Przy częstotliwościach rzędu 1 MHz takie napięcie może bardzo łatwo powstać w wyniku przeprowadzenia zaszumionej ścieżki zasilającej czy sygnału cyfrowego równoległe do ścieżki sygnału analogowego. Najskuteczniejszym rozwiązaniem jest zastosowanie transmisji różnicowej. Cza-

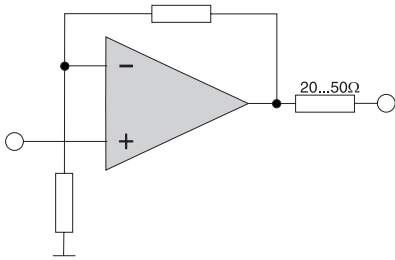
sami jest to możliwe (należy wtedy pamiętać o prowadzeniu ścieżek równoległe i blisko siebie), jednak w większości przypadków dla sygnałów analogowych używa masy jako poziomu odniesienia. Pożądane jest zatem wykonanie na płycie rozległej i ciągłej płaszczyzny masy.



Rys. 8. Nieprawidłowe i prawidłowe dopasowanie sygnału przy źródle



Rys. 9. Schemat elektryczny części analogowej



Rys. 10. Dopasowanie wyjścia wzmacniacza

Niestety, także i od tej reguły istnieją wyjątki. Przede wszystkim wokół układów pobierających duże impulsy prądu z płaszczyzny masy (typowe dla przetwornic impulsowych) jej potencjał jest silnie zaburzony. Prowadzi to do nieprawidłowego działania czułych wzmacniaczy. Najprostszym rozwiązaniem jest usunięcie płaszczyzny masy spod takiego układu. To pozbawia jednak układ ekranowania od spodu, które zwykle wpływa korzystnie na szумы w układzie. Okazało się, że dużo lepszą metodą jest zaprojektowanie szczelin w płaszczyźnie masy umieszczonych tak, że uniemożliwiają one rozływ prądu szumów pod układami analogowymi, albo podział płaszczyzny masy na dwie części połączone drutem z perełką ferrytową.

Drugim wyjątkiem od reguły „dużej ciągłej płaszczyzny masy” jest przypadek, kiedy zastosowany jest układ wzmacniacza o dużym wzmocnieniu. Okazuje się bowiem, że jeżeli impedancja obwodu sprzężenia zwrotnego jest zbyt mała, to układ ten ma wąskie pasmo. Z kolei zwiększanie impedancji obwodu sprzężenia zwrotnego stanowi poważne zagrożenie nie tylko dla funkcjonalności, ale nawet dla integralności układu. Otóż duża impedancja w połączeniu z pojemnościami pasożytniczymi stanowi przesuwnik fazowy. Jeżeli przesunięcie fazy stanie będzie 180° przy wzmocnieniu przekraczającym 1, to wzmacniacz stanie się generatorem. Może wówczas nastąpić nawet przegrzanie wzmacniacza wskutek przeładowywania pojemności pasożytniczych na wyjściu. Przy małych impedancjach lub małych pojemnościach zapobiega temu ograniczone pasmo wzmacniacza.

Jeżeli impedancja pętli sprzężenia zwrotnego nie powinna być mała (ze względu na wymagania dotyczące pasma), to należy zmniejszyć

pojemności pasożytnicze. Ich głównymi składnikami są: pojemności między ścieżkami oraz między ścieżką a płaszczyzną masy.

Najprostszym rozwiązaniem jest więc prowadzenie możliwie krótkich ścieżek sprzężenia zwrotnego jak najdalej od innych ścieżek. Poza tym można usunąć płaszczyznę masy spod obwodu sprzężenia zwrotnego, pogarszając w ten sposób nieco współczynnik szumów, ale zapewniając stabilność wzmacniacza.

Wiele wzmacniaczy, w tym THS7002, ma pewną optymalną wartość impedancji sprzężenia zwrotnego, zapewniającą minimalne szумы. Dla tego układu wynosi ona ok. $1\text{ k}\Omega$. Jest to wartość, przy której stosunkowo łatwo osiągnąć stabilność, więc nie było potrzeby usuwania płaszczyzny masy.

Oczywiście należy pamiętać o nieobciążeniu wyjścia wzmacniacza elementami o charakterze pojemnościowym. Zgodnie z regułami dobrego projektowania należy umieścić niewielką rezystancję (ok. $50\ \Omega$) na wyjściu wzmacniacza (oczywiście za obwodem sprzężenia zwrotnego) - **rys. 10**. Ta rezystancja zapobiega wtórnym odbiciom sygnału od źródła.

Zasilanie

Powszechne jest przekonanie, że w układach analogowych nie wolno stosować przetwornic impulsowych. To nieprawda. Przetwornice impulsowe są elementami, bez których trudno wyobrazić sobie urządzenia przenośne. Czasami nie ma zresztą wyboru. Zwyczajny zasilacz dla przedstawianego oscyloskopu byłby od niego większy i wytwarzałby dużo ciepła.

W układach analogowych można, i niekiedy należy, stosować przetwornice impulsowe. Trzeba tylko zadbać o odfiltrowanie szumów.

Część związanych z tym problemów można rozwiązać już na etapie projektowania układu. Przede wszystkim należy wprowadzić filtry przed i za przetwornicą impulsową. Najlepsze są filtry typu π (**rys. 11**), składające się z dwóch kondensatorów, cewki i - ewentualnie - dławika w postaci perełki ferrytowej, bardzo efektywnie eliminującego zakłócenia w.cz. Elementy powinny być w obudowach

SMD, aby zminimalizować wartości indukcyjności pasożytniczych (szczególnie dotyczy to kondensatorów). Każdy z kondensatorów powinien być ceramiczny, o możliwie małej stratności. Bardzo dobre rezultaty przynosi także zastosowanie kondensatorów ceramicznych 100 nF w połączeniu z kondensatorami tantalowymi $22\ \mu\text{F}$. Nie zaleca się stosowania wyłącznie kondensatorów tantalowych, ponieważ mają one zbyt dużą stratność.

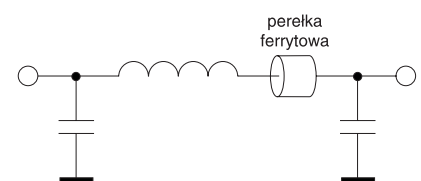
Podczas projektowania płytki rozwiązuje się pozostałe problemy dotyczące szumu pochodzącego od przetwornicy impulsowej. Przede wszystkim, im dalej przetwornica znajduje się od elektroniki analogowej, tym lepiej. Po drugie, przetwornica powinna mieć własną, wydzieloną sekcję płaszczyzny masy (dwa rozwiązania omówiono powyżej). Elementy indukcyjne filtra π powinny znajdować się bezpośrednio nad szczeliną oddzielającą sekcje płaszczyzny masy. Jak najmniej przewodów powinno przekraczać granicę tych płaszczyzn.

Blisko każdego układu warto umieścić ceramiczne kondensatory 100 nF , włączone między szyny zasilające a masę. Należy też rozważyć zamknięcie części analogowej w ekranie metalowym, chociaż skutki zakłóceń elektromagnetycznych można zminimalizować poprzez przestrzeganie reguł dotyczących płaszczyzny masy i transmisji różnicowej.

Odprowadzanie ciepła

Chociaż układy cyfrowe pracujące przy 100 MHz nie wydzielają wiele ciepła, o tyle układy analogowe o szerokim paśmie zużywają sporo mocy i muszą rozprószyć ją do otoczenia.

Układy analogowe wykorzystane w projekcie są umieszczone w specjalnych obudowach, które pozwalają na bezpośredni dostęp do metalowej podstawy, na której osadzony jest układ scalony. Przyłutowanie tej podstawy do masy powoduje, że ciepło wytwarzane



Rys. 11. Filtr zasilania typu π

Tab. 1. Rejestry zaimplementowane w układzie FPGA

Adres	Blok rejestrów	Rejestr	Opis
00w	kanal 1	<i>val1</i>	wartość progowa (tryb analogowy) szablon bitów (tryb cyfrowy)
01w		<i>mask1</i>	maska bitów (tryb cyfrowy)
02w		<i>cfg1</i>	5 0: globalnie zablokuj wyzwalanie 4 0: wejście 1; 1: wejście 2 3 1: ignoruj kanał przy wyzwalaniu 2 1: tryb cyfrowy; 0: analogowy 1 0: negacja warunku 0 0: zbocze rosnące; 1: opadające
04w	kanal 2	jw.	jw.
08w	kanal 3	jw.	jw.
0Cw	kanal 4	jw.	jw.
10w	pompa danych	<i>rlhi</i>	bardziej znaczący bajt długości próby
11w		<i>rllo</i>	mniej znaczący bajt długości próby
12w		<i>rahi</i>	bardziej znaczący bajt adresu odczytu
13w		<i>ralo</i>	mniej znaczący bajt adresu odczytu
18w	dzielnik sygnału zegarowego	<i>div</i>	3 0: zegar 1; 1: zegar 2 2 0: włącz podział przez 10 1 0: włącz podział przez 5 0 0: włącz podział przez 2
00r	pompa danych	<i>dphi</i>	bardziej znaczący bajt wskaźnika zapisu danych
01r		<i>dpl0</i>	mniej znaczący bajt wskaźnika zapisu danych
04r	kanal 1	<i>ch1</i>	dane pochodzące z pamięci kanału 1
05r	kanal 2	<i>ch2</i>	dane pochodzące z pamięci kanału 2
06r	kanal 3	<i>ch3</i>	dane pochodzące z pamięci kanału 3
07r	kanal 4	<i>ch4</i>	dane pochodzące z pamięci kanału 4

Tab. 2. Rozkazy sterujące pracą oscyloskopu

Kod	Nazwa	Opis	Dane zwrotne (bajty)
0	ARQ	żądanie potwierdzenia	2: negacja logiczna bajtów rozkazu
1	RST	reset ścieżki danych	1: potwierdzenia
2	RGW	odczyt flagi ukończenia	1: niezerowa wartość oznacza ukończenie pomiaru
3	WRB	zapis bajtu do FPGA; dana w drugim bajcie	1: potwierdzenia
4	RDB	odczyt bajtu z FPGA	1: odczytany bajt
5	RDS	odczyt bloku próbek; segment w drugim bajcie	1024: odczytany blok próbek
6	I2C	zapis na szynie I2C	1: potwierdzenie
7	SSS	adres: krok próbkowania dane: przesunięcie wewnątrz segmentu	1: potwierdzenie

przez układ jest rozpraszane przez dużą metalową powierzchnię, jaką powinna stanowić poprawnie zaprojektowana płaszczyna masy. Jest to jedna z jej funkcji.

Jedynym mankamentem tej - dosyć nowej - technologii jest trudność w ręcznym lutowaniu obudów tego typu.

Projekt w FPGA

Opis budowy układu w strukturze FPGA przygotowano w postaci schematu. Nie skorzystano z języków HDL, ponieważ schemat czasami pozwala na większą kontrolę nad projektem.

W **tab. 1** umieszczono listę rejestrów udostępnianych przez układ FPGA.

Mikrokontroler

Kontroler transmisji jest układem typu RISC. Producent - firma Texas Instruments - wraz z akcją promocyjną kontrolerów skierowaną do profesjonalistów zdecydowała się wspierać także projekty niewielkie i hobbystyczne. Dzięki udostępnieniu pełnej informacji oraz pojedynczych sztuk amatorskich kompilatorów dla mikrokontrolerów. Istnieje mianowicie wersja GCC dla tych układów, a dzięki przemysłanemu zestawowi instrukcji kod łatwo poddaje się optymalizacjom podobnym do stosowanych w klasycznych procesorach (czego nie da się powiedzieć np. o nieśmiertelnym MCS-51).

Kontroler odbiera pakiety danych po 2 bajty z portu szeregowego (115200 bodów, 8 bitów danych, bez parzystości). Trzy najbardziej znaczące bity pierwszego bajtu to rozkaz, pozostałych pięć stanowi adres. Drugi bajt zawiera dane. Zdefiniowano osiem rozkazów, które zestawiono w **tab. 2**.

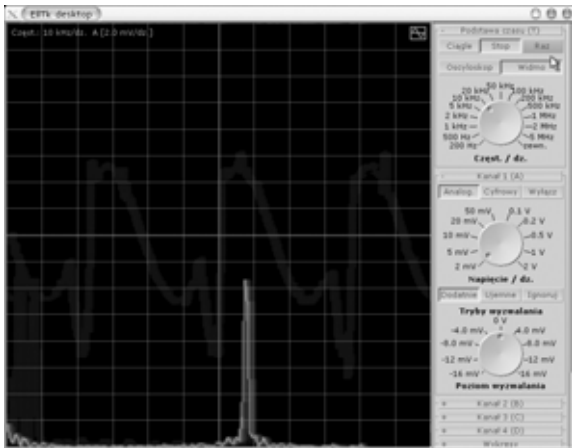
Kontroler może próbować sygnał pochodzący z FPGA, tak że możliwe jest osiągnięcie częstotliwości próbkowania niższych niż 1 MHz.

Komputer PC

Duża część funkcjonalności oscyloskopu jest realizowana przez oprogramowanie napisane w całości w języku Ell pracujące na komputerze PC pod kontrolą systemu Linux. Kontroler dostarcza komputerowi „surowych“ danych pomiarowych. Są one odbierane przez komputer, przetwarzane i wyświetlane.

Oprogramowanie zapewnia nie tylko możliwość sterowania funkcjami takimi jak: zmiana szybkości próbkowania, przesunięcie na ekranie punktu wyzwalania czy zmiana wzmocnienia wzmacniaczy wejściowych. Program realizuje także transformatę FFT (**rys. 12**), zmieniając oscyloskop w prosty analizator częstotliwości oraz różne funkcje matematyczne. Okazują się one być przydatne np. podczas pomiaru sygnałów różnicowych, kiedy warto wyświetlić oddzielnie sumę (szum) i różnicę (wartość użyteczna) sygnałów. Innym przykładem jest obserwowanie sygnałów komunikacyjnych, kiedy do dyspozycji mamy sygnały kwadratowe I/Q, a potrzebna jest obserwacja modułu i fazy. Można też realizować proste filtry FIR (do 16 punktów odpowiedzi impulsowej - **rys. 13**).

Ponadto program umożliwia korzystanie z kursorów pomiarowych, podając ich wartości oraz odległość między nimi. W przypadku pomiaru czasu wyświetlana jest także częstotliwość odpowiadająca zaznaczonemu okresowi (**rys. 14**). Standardowym trybem pracy większości oscyloskopów wielokanałowych jest tryb X-Y. Jedyną nietypową cechą przedstawianego oprogramowania jest możliwość korzystania z funkcji matematycznych na obu osiach



Rys. 12. Transformata FFT sygnału pochodzącego z oscyloskopu

jednocześnie. Ustawienia oscyloskopu mogą być zapisywane i odczytywane z plików.

Możliwości rozbudowy

Dużą zaletą oscyloskopu jest jego modułowa budowa. Zarówno od strony wejść jak i od

strony komputera dostępne są rozmaite złącza, których celem jest umożliwienie rozbudowy przyrządu o nowe funkcje.

Można stosować analogowe wyzwalnianie także dla wejść cyfrowych, co oznacza, że do wejść cyfrowych można podłączyć inne przetworniki A/C (np. 12-bitowe albo o szybkości próbkowania 200 MSPS). Sterowanie takimi przetwornikami mogłoby się odbywać poprzez wyprowadzoną na złącze rozszerzenia magistralę zgodną z I²C.

Zamiast wejść analogowych można by włączyć np. tuner TV, sterowany zwykle także przez szynę I²C, i obserwować przebiegi wizyjne.

Największe jednak możliwości rozbudowy daje złącze magistrali procesor - FPGA. Przejęcie kontroli nad tą magistralą pozwala na transfer danych z FPGA z szybkością przekraczającą 20 MB/s, co oznacza, że praca z oscyloskopem upodobniłaby się do pracy z oscyloskopem analogowym.

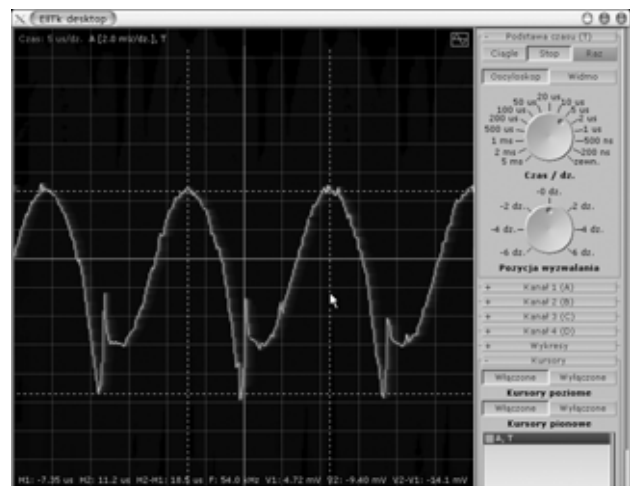
To samo złącze może również posłużyć do rozszerzenia karty oscyloskopowej o ekran, płytę czołową i procesor systemowy. Autor planuje skonstruowanie takiego modułu, opartego na układzie IDT 79RC32355. Jest to wersja procesora MIPS (znanego m.in. z systemów Silicon Graphics) dostosowana do pracy w małych systemach.

Stanisław Skwronek

Wzory płytek drukowanych w formacie PDF są dostępne w Internecie pod adresem: pcb.ep.com.pl oraz na płycie CD-EP11/2003B w katalogu PCB.



Rys. 13. Filtr FIR zrealizowany w postaci funkcji matematycznej



Rys. 14. Kursory pomiarowe