



Współczesne urządzenia cyfrowe składają się zazwyczaj z wielu modułów funkcjonalnych. Projektanci takich urządzeń doskonale wiedzą o tym, że podczas ich uruchamiania i testowania bardzo przydatny jest wielokanałowy analizator stanów logicznych. Jedno z takich urządzeń - dostępnych na naszym rynku - przedstawiamy w artykule.

LA-2124

Analizator stanów logicznych

Podczas konstruowania urządzeń cyfrowych szczególną uwagę należy zwracać na zależności czasowe występujące pomiędzy sygnałami. Na wejściach przerzutników (rejestrów) dane powinny pojawić się odpowiednio wcześniej (*setup time*) - przed narastaniem (opadaniem) zboczy sygnału zegarowego (*clk*) i mogą być „zdejmowane” dopiero po określonym czasie (*hold time*). Często zachodzi także potrzeba sprawdzenia, czy w zbudowanym układzie nie występuje zjawisko hazardu spowodowane zastosowaniem elementów wprowadzających różne opóźnienia. Bardzo ważną rzeczą jest, aby oprócz zachowania właściwości czasowych w projektowanym układzie były zachowane odpowiednie funkcje logiczne (działanie zgodne ze specyfikacją funkcjonalną). Sumator ma dodawać, a nie mnożyć, rejestr przesuwany ma przesunąć dane w lewo (prawo)

o określoną (a nie dowolną) liczbę pozycji itp. Potrzeba bardzo wielkiego doświadczenia, aby przy tworzeniu założeń funkcjonowania układu cyfrowego nie zrobić - już na wstępie - wielu błędów.

Zwykle, przy wdrażaniu do produkcji skomplikowanych urządzeń cyfrowych, testowanie i weryfikacja jego działania trwa długo. Czas trwania tego etapu projektu można skrócić za pomocą specjalnych urządzeń, np. analizatorów stanów logicznych. Dzięki tym przyrządom można poznać zależności czasowe występujące między sygnałami w testowanym układzie, a także zweryfikować jego cechy funkcjonalne. O ile za pomocą oscyloskopu możemy obserwować maksymalnie kilka sygnałów jednocześnie, o tyle analizator pozwala obserwować, z dokładnością nawet nanosekundową, kilkanaście (kilkadziesiąt, a nawet kilkaset) sygnałów jednocześnie.

Na etapie opracowywania konstrukcji bardzo przydatnym urządzeniem może okazać się analizator LA-2124 firmy Clock Computer Corporation. Firma ta od wielu lat zajmuje się projektowaniem i produkcją tego typu urządzeń.

Podstawowymi parametrami analizatora stanów logicznych, najczęściej branyymi pod uwagę przez użytkowników, są: liczba kanałów i maksymalna częstotliwość próbkowania.

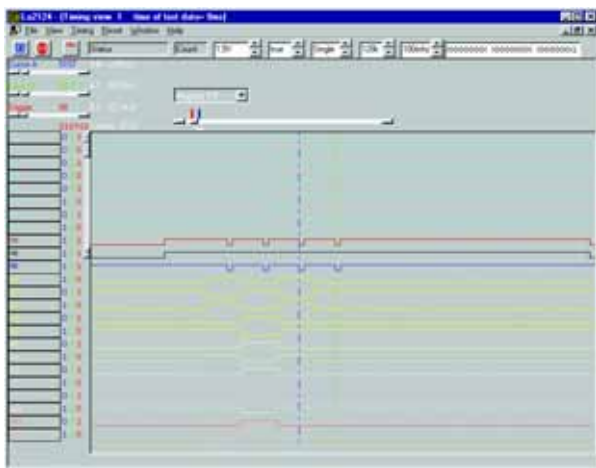
Prezentowany w artykule LA-2124 ma 24 kanały, wszystkie mogą pobierać informacje (próbki) z częstotliwością do 100 MHz. Tak więc maksymalna rozdzielczość pomiaru w osi czasu wynosi 10 ns.

Innymi ważnymi parametrami są: dopuszczalne napięcia wejściowe (w prezentowanym modelu od -5V do +10V), próg rozpoznawania zera i jedynki logicznej (w prezentowanym modelu od -1V do 3V, programowany z krokiem 50 mV) i pojemność pamięci próbek, która w omawianym urządzeniu wynosi 128 kśłów.

Program sterujący pracą analizatora LA-2124 pracuje pod kontrolą systemu Windows 98/Me. Pozwala on dobierać wszystkie parametry pracy, w tym: sposób wyzwalania, wartość słowa wyzwalającego, napięcia referencyjne, częstotliwości, pojemność użytej pamięci, itp.). Program ten służy także do oglądania wyników pomiarów (rys. 1). Jego dodatkowymi, istotnymi z punktu widzenia użytkownika, możliwościami są: drukowanie wyników, zapis danych do pliku (odczyt z pliku), eksport danych do arkusza kalkulacyjnego. Atutem może być obszerna pomoc w postaci elektronicznej (*help*) napisana w sposób bardzo przejrzysty.

Więcej możliwości

Firma Clock Computer Corporation modelu analizatora prezentowanego w artykule, ma w swojej ofercie także modele bardziej zaawansowane. Na przykład modele serii 5000 próbują z częstotliwością do 500 MHz, a maksymalna



Rys. 1. Widok okna programu sterującego pracą analizatora LA-2124

Tab. 1. Podstawowe parametry analizatora LA-2124

Predefiniowane częstotliwości próbkowania	100 MHz, 50 MHz, 25 MHz, 5 MHz, 1 MHz, 500 kHz, 100 kHz, 50 kHz, 1 kHz, 500 Hz, 250 Hz, 50 Hz, 20 Hz, 10 Hz, 5 Hz, 2 Hz, 1 Hz, taktowanie zewnętrzne (ext clk)
Liczba wejść (kanałów)	24
Pojemność pamięci próbek	128 kśtów 24-bitowych
Czas podtrzymania/ustalania	2 ns/0 ns
Napięcie progowe (0/1)	Ustawiane od -1 V do +3 V z krokiem 50 mV
Impedancja wejściowa	50 kΩ 8 pF
Maksymalne napięcie wejściowe	od -5 V do +10 V
Niejednoczesność akwizycji danych	max. 2 ns pomiędzy wejściami
Sposoby wyzwalania pomiaru (trigger)	Stany wyzwalania dla poszczególnych wejść - 0, 1, X (dowolny) są mnożone logicznie (AND), można wybrać zbocze tak utworzonego sygnału. Możliwość pre- i post-wyzwalania
Wyświetlanie	<ul style="list-style-type: none"> - 24 kanały mogą być wyświetlane jako przebiegi czasowe, - użytkownik definiuje nazwy tych kanałów, - kanały są wyświetlane w kolejności zadanej przez użytkownika, - pokazywany jest czas między kursorami A, B i momentem wyzwolenia, - powiększanie i pomniejszanie widoku w poziomie (1/64 do 64) i w pionie (1x do 4x), - niezależne ustawianie kolorów poszczególnych kanałów.
Komunikacja z komputerem	Poprzez port Centronics
Oprogramowanie	Pracuje pod kontrolą Windows 98/Me

liczba ich wejść wynosi 160. Oprócz tego można ustawiać po kilka różnych progów napięciowych jednocześnie (w przedziale od -6,4

V do +6,4 V). Dopuszczalne są napięcia wejściowe z zakresu od -150 V do +150 V, a pamięć próbek ma pojemność do 512 kśtów.

Bardzo rozbudowane oprogramowanie analizatorów z rodzin 4000 i 5000 wykonuje m.in. automatyczną analizę sygnałów magistrali I²C, a po zastosowaniu dodatkowych modułów może służyć jako generator zadanych wzorów (*pattern generator*).

Aby lepiej zapoznać się z analizatorem przedstawionym w artykule, można pobrać oprogramowanie sterujące jego pracą i przetestować je w trybie *demo* (bez dołączonego sprzętu). Najnowsze wersje oprogramowania są dostępne na stronie producenta <http://www.clock-link.com.tw> oraz na stronie dystrybutora - <http://www.elmark.com.pl> (w sekcji - pomoc techniczna).

Tomasz Kozłowski
Elmark Automatyka Sp. z o.o.
elmark@elmark.com.pl

Dodatkowe informacje

Przyrząd do testów udostępniła redakcji firma ELMARK Automatyka Sp. z o.o., tel. (22) 828-29-11, www.elmark.com.pl.