

# Oscyloskop cyfrowy, część 1

## AVT-543

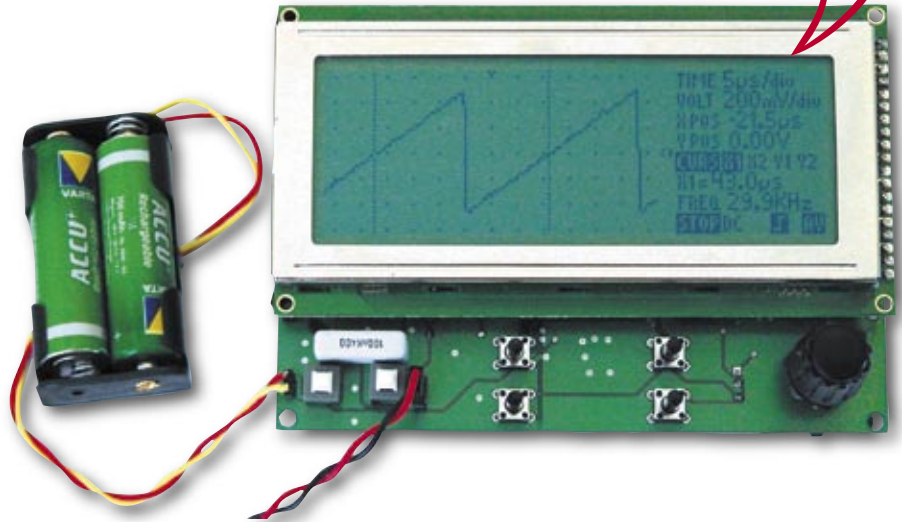


Ostatnio pojawia się coraz więcej różnych opracowań amatorskich oscyloskopów cyfrowych. Prezentowany przyrząd cechuje się zasilaniem bateryjnym, dużą częstotliwością próbkowania wynoszącą 40 MSA/s oraz małymi wymiarami. Oscyloskop jako urządzenie wyjściowe wykorzystuje graficzny wyświetlacz LCD o rozdzielczości 192x64 piksele.

### Rekomendacje:

Opisywany oscyloskop cyfrowy może spełniać dwie funkcje.

Jako ciekawa konstrukcja elektroniczna sprawi niewątpliwie dużo radości tym, którzy go samodzielnie wykonają. Poza tym jest również pożytecznym przyrządem pomiarowym o bardzo przyzwoitych parametrach i co ważne - jest mały i nie wymaga zasilania sieciowego. Oscyloskop polecamy wszystkim Czytelnikom, którzy się jeszcze nie dorobili oscyloskopu fabrycznego, lub którzy wykonują pomiary w terenie.



Dość łatwo jest znaleźć powód, dla którego konstruktorzy decydują się na samodzielną budowę tego typu urządzenia - jest to zwykle zapora dla wielu cena oscyloskopów fabrycznych. A przecież bez tego przyrządu elektronik czuje się jak bez ręki! Konstrukcja bardziej skomplikowanych układów lub szukanie usterki w niepoprawnie działającym urządzeniu jest praktycznie niemożliwa bez tego podstawowego przyrządu pomiarowego. Innym powodem może być chęć zmierzenia się konstruktora z problemami powstającymi na styku elektroniki analogowej i cyfrowej, układu o dużej szybkości i jednocześnie małym poborze prądu, dużych walorach użytkowych i małych wymiarach, itd.

Prezentowany układ łączy niejako wszystkie wymienione powody i cechy.

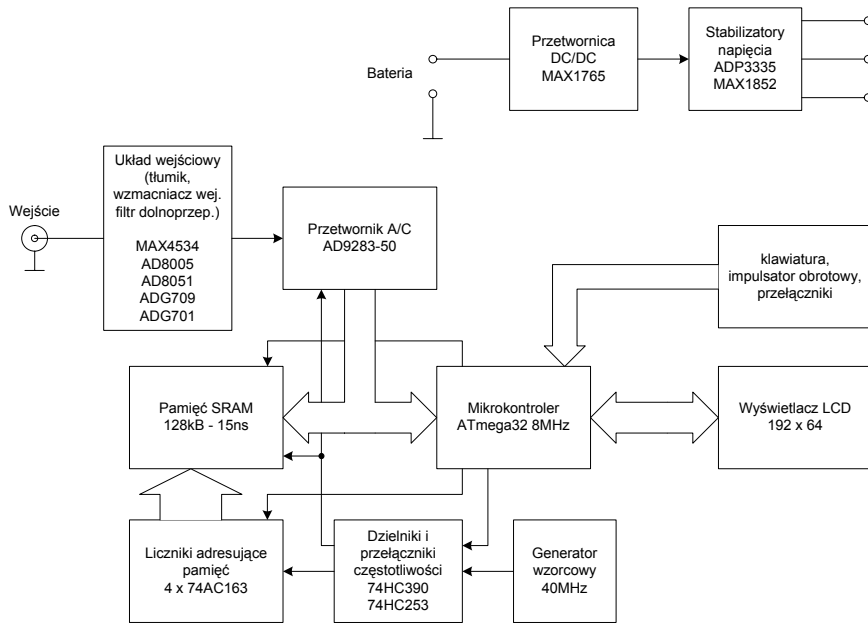
Wykonany oscyloskop cechuje się następującymi parametrami technicznymi:

- jeden kanał pomiarowy,
- zakres podstawy czasu od 250ns/dz. do 500ms/dz. w 20 krokach,
- czułość w zakresie od 5mV/dz. do 20V/dz. w 12 krokach,
- wyświetlacz LCD o rozdzielczości 192x64 piksele, obszar przeznaczony na badany przebieg 128x64 piksele,
- impedancja wejściowa 1M $\Omega$ /25pF,
- maksymalna częstotliwość próbkowania 40 MSA/s, przetwornik A/C 8-bitowy,

- pamięć próbek 64kB,
- akwizycja ze zmiennym „nadpróbkowaniem”,
- pasmo analogowe >10 MHz (-3dB),
- opcjonalny filtr dolnoprzepustowy 500kHz,
- cyfrowe wyzwalenie przy opadającym lub narastającym zboczach,
- wyzwalenie pojedyncze dla zakresów od 5ms/dz. do 500s/dz. (próbkowanie 100kHz maks.),
- 4 kursory (2 poziome, 2 pionowe),
- obliczanie odległości pomiędzy kursorami,
- obliczanie częstotliwości na podstawie położenia kursorów,
- tryb uśredniania próbek,
- obliczanie wartości międzyszczytowej, skutecznej i średniej przebiegu,
- możliwość obserwowania przebiegu na „wirtualnym” ekranie o wysokości 256 pikseli,
- możliwość zatrzymania akwizycji i przeglądania całej zawartości pamięci próbek, powiększania w osi czasu wybranych szczegółów,
- zasilanie bateryjne od 1V do 5,5V,
- średni pobór prądu 100mA przy zasilaniu 4,8V.

Ponieważ są dostępne przetworniki analogowo-cyfrowe o dużej szybkości, podjęto decyzję o zastosowaniu maksymalnej częstotliwości próbkowania równej 40 MSA/s.





Rys. 1. Schemat blokowy oscyloskopu

### Rozważanie projektowe

Sercem układu jest mikrokontroler firmy Atmel z rodziny AVR – Atmega32. Uproszczony schemat blokowy przedstawiono na **rys. 1**. Pełne schematy są pokazane na **rys. 2** (część cyfrowa) i **rys. 3** (część analogowa).

Ograniczona liczba wyprowadzeń mikrokontrolera wymusiła zastosowanie magistrali, wspólnej dla mikrokontrolera, przetwornika A/C i pamięci SRAM. Teoretycznie można było do niej także podłączyć magistralę danych wyświetlacza LCD, jednakże zaniechano tego, podejrzewając problemy ze zbyt dużą pojemnością magistrali; przy częstotliwościach rzędu 40 MHz mogło to mieć już znaczenie.

Zastosowanie magistrali oznacza także, że każdy z układów do niej podłączonych musi mieć możliwość ustawienia linii we/wy w stan wysokiej impedancji. Jak się okazało, taka właściwość nie jest stosowana we wszystkich przetwornikach A/C. Przy szukaniu dobrego kandydata na przetwornik kierowano się maksymalną szybkością, łatwością obsługi i taktowania, wspomnianej już opcji wysokiej impedancji, wartością napięcia zasilającego i co również bardzo ważne – poborem mocy.

Założeniem autora było także maksymalne uproszczenie adresowania pamięci. W tym celu wykorzystano cztery 4-bitowe liczniki połączone w kaskadę. Każdy impuls zegarowy na wejściu CLK liczników powoduje zaadresowanie kolejnej komórki pamięci. Stan liczników można jedynie

zwiększać. Liczniki można również skasować, umożliwiając tym samym powrót do komórki pamięci o adresie 0. W metodzie tej nie ma możliwości natychmiastowego dostępu do wybranej komórki pamięci, a całe adresowanie pamięci sprowadza się do pojedynczej linii CLK liczników i wejścia kasującego. Takie rozwiązanie być może nieco spowalnia dostęp do zawartości pamięci, ale w praktyce okazało się, że nie ma to żadnego ujemnego wpływu na właściwości urządzenia.

Blok dzielników częstotliwości i taktowania przetwornika analogowo-cyfrowego wymaga dłuższej dyskusji.

Przed wszystkim należy zdać sobie sprawę z wartości podstaw czasu w oscyloskopie i sposobów ich uzyskania.

### Zasady próbkowania

Jeśli przyjąć, że najwyższą częstotliwością próbkowania będzie 40MSa/s, czyli pobranie próbki co 25 ns, to przy 10 próbkach na działkę oscyloskopu, najniższy zakres podstawy czasu w tym urządzeniu to 250ns/dz. Zatem kolejne zakresy to: 500ns/dz., 1µs/dz., 2,5µs/dz., 5µs/dz., 10µs/dz., 25µs/dz. itd. Dla zakresu 500ns/dz. naturalnym wydaje się, że powinno się wziąć co drugą próbkę z pamięci (przy próbkowaniu 40MSa/s), bądź też zmniejszyć częstotliwość taktowania na 20MHz. Dla zakresu kolejnego, 1µs/dz., mamy również dwie drogi: albo weźmiemy co czwartą próbkę, albo zmienimy szybkość próbkowania. Oczywiście prostszym

rozwiązaniem wydaje się to pierwsze, nie wymaga bowiem rozbudowanego układu dzielników częstotliwości. Tutaj właśnie dochodzi się do problemu z wielkością pamięci próbek. Załóżmy, że dysponujemy pamięcią o wielkości 2kB. Próbujemy z częstotliwością 40MSa/s. Pamięci wystarczy na 51,2µs a to oznacza, że najwyższym zakresem podstawy czasu, na którym starczy próbek aby wypełnić cały ekran, tj. 128, będzie 2,5µs/dz. Zatem kolejne wyższe zakresy wymagają innej częstotliwości próbkowania. Co również warto odnotować, na w/w zakresie mamy bardzo małą możliwość obejrzenia przebiegu przed i po wyzwoleniu. W prezentowanym urządzeniu zastosowano większą pamięć (64kB) i nieco inną metodę próbkowania o czym za chwilę.

W proponowanym rozwiązaniu zastosowano trzy częstotliwości taktowania przetwornika A/C: 40MHz, 4MHz i 400kHz. W zasadzie takie częstotliwości to po prostu konieczność, a to ze względu na jeden parametr, o którym wcześniej nie było mowy. Chodzi o minimalną częstotliwość taktowania przetwornika analogowo-cyfrowego. Nota katalogowa zastosowanego przetwornika AD9283 mówi o wielkości 1MSa/s (gwarantowana wartość maksymalna), natomiast określa jeszcze maksymalne czasy trwania stanu wysokiego i niskiego na wejściu taktującym, wynoszą one po 1µs. Zatem z tej drugiej danej można wysnuć wniosek, że minimalna częstotliwość taktująca może wynosić 500kHz. W układzie zastosowano natomiast jeszcze niższą częstotliwość: 400kHz. Jest to wartość poniżej danych katalogowych, lecz jak stwierdzono po badaniach praktycznych, przetwornik działa poprawnie także w takich warunkach.

Innego podejścia wymagają najwyższe (najwolniejsze) podstawy czasu. Nawet dysponując pamięcią o pojemności 64kB, przy taktowaniu 400kHz nie można uzyskać zakresów powyżej 10ms/działkę. Sygnał wzorcowy 400kHz (uzyskiwany w układzie dzielników częstotliwości) jest także podawany na mikrokontroler. Sygnał zegarowy taktujący licznik wraz z pamięcią jest podany przez specjalny przełącznik, umożliwiający jego sterowanie wprost z mikrokontrolera. Koncepcja autora była następująca: na najwyższych zakresach podstawy czasu, przetwornik pracuje ze stałą częstotliwością próbkowania równą 400kHz; mikrokontroler, ko-

rzyszając z wewnętrznych układów licznikowych zlicza impulsy 400kHz i generuje impulsy taktujące pamięć w dokładnie określonych momentach, pozwalając na osiągnięcie szerokiego zakresu najwyższych podstaw czasu. Oczywiście mikrokontroler mógłby takie impulsy generować na podstawie własnego generatora kwarcowego, jednak nie byłyby one poprawnie zsynchronizowane z taktowaniem przetwornika A/C.

## Obsługa pamięci

Szerszego wyjaśnienia wymaga sposób sterowania pamięcią, odmierzenie czasu zapisu próbek i rodzaj zastosowanych przerw. W **tab. 1** przedstawiono szereg danych dotyczących tego procesu.

Dla objaśnienia danych w niej zawartych posłużmy się przykładem.

Weźmy np. zakres 5µs/dz. Kolejne próbki zapisywane są w pamięci SRAM co 25 ns (kolumna „próbki”). Aby zapisać całą pamięć (64kB) potrzebujemy 65536/25 ns czyli 1,6384 ms (kolumna „czas akwizycji”). Czas ten jest odmierzany w 16-bitowym układzie timera (*Timer/Counter 1*). Na ekranie pojedynczy piksel (w osi czasu) powinien odpowiadać skokowi o czas 0,5µs. Liczba próbek na piksel umieszczona w tabeli wiąże ten czas z okresem próbkowania równym 25 ns. Oznacza to tyle, że dla przykładu

w trybie uśredniania branych jest 20 kolejnych próbek, wyliczana jest na ich podstawie średnia, która następnie jest wyświetlana na ekranie jako pojedynczy piksel; liczba próbek na piksel jest także miarą „nadpróbkowania” sygnału.

Z **tab. 1** wynika, że pierwszych 7 zakresów jest identycznych pod względem parametrów próbkowania, a zmienia się jedynie liczba próbek na piksel. Można obliczyć, że dla zakresu 25µs/dz., mamy do dyspozycji 65536/100 próbek „ekranowych” czyli 655. Ma to znaczenie przy zatrzymaniu akwizycji i przesuwaniu się w czasie po pamięci próbek. Pamiętając, że na ekranie można umieścić 128 pikseli, można się przemieszczać po obszarze równym ok. 5-ciu wirtualnym ekranom.

Podobnie akwizycja jest związana aż do zakresu 2,5ms/dz., przy czym zmienia się częstotliwość próbkowania.

Począwszy od kolejnego zakresu sprawa wygląda nieco inaczej. Częstotliwość próbkowania 400kHz jest najniższą jaką możemy taktować zastosowany przetwornik A/C. Dlatego od tego miejsca zmieniony został sposób zapisu próbek w pamięci.

Pamięć taktowana jest bezpośrednio przez mikrokontroler w ściśle określonych momentach.

Należy tu zaznaczyć, że wartość w kolumnie „próbki” (**tab. 1**)

nie jest ściśle częstotliwością próbkowania przetwornika – tak było w przypadku pierwszych 13 zakresów. Od zakresu 5ms/dz. wzwyż przetwornik pracuje ze stałą częstotliwością 400kHz, natomiast wartość z tabeli odpowiada zapisowi kolejnych próbek do pamięci SRAM.

Jak to wynikało z wcześniejszego opisu, do mikrokontrolera doprowadzono także impulsy taktujące 400kHz. Mikrokontroler zlicza te impulsy i wykorzystując system przerw – po zliczeniu odpowiedniej jej liczby generuje impuls taktujący liczniki, tym samym zapisując kolejną próbkę w pamięci.

Wykorzystano tu przerwanie *Timer/Counter 1 Compare Match A*. Licznik taktowany jest zewnętrznymi impulsami 400kHz. Do dodatkowego rejestru OCR1A zostaje wpisana liczba, która jest nie-

ustannie porównywana z zawartością licznika 1. W wypadku gdy liczby te są identyczne następuje ustawienie flagi przerwania i skok do procedury jej obsługi. W procedurze tej zostaje wygenerowany kolejny impuls oraz zwiększona o jeden zawartość zmiennej counter. W przypadku gdy zmienna ta osiągnie wartość 65530 (co odpowiada wypełnieniu pamięci próbek) następuje ustawienie flagi informującej program główny o zakończeniu akwizycji.

Dla przykładu weźmy zakres 250ms/dz. Przerwanie jest generowane po zliczeniu 20 impulsów 400kHz, czyli po 50µs. Cała pamięć zostanie zapisana po 3,28s.

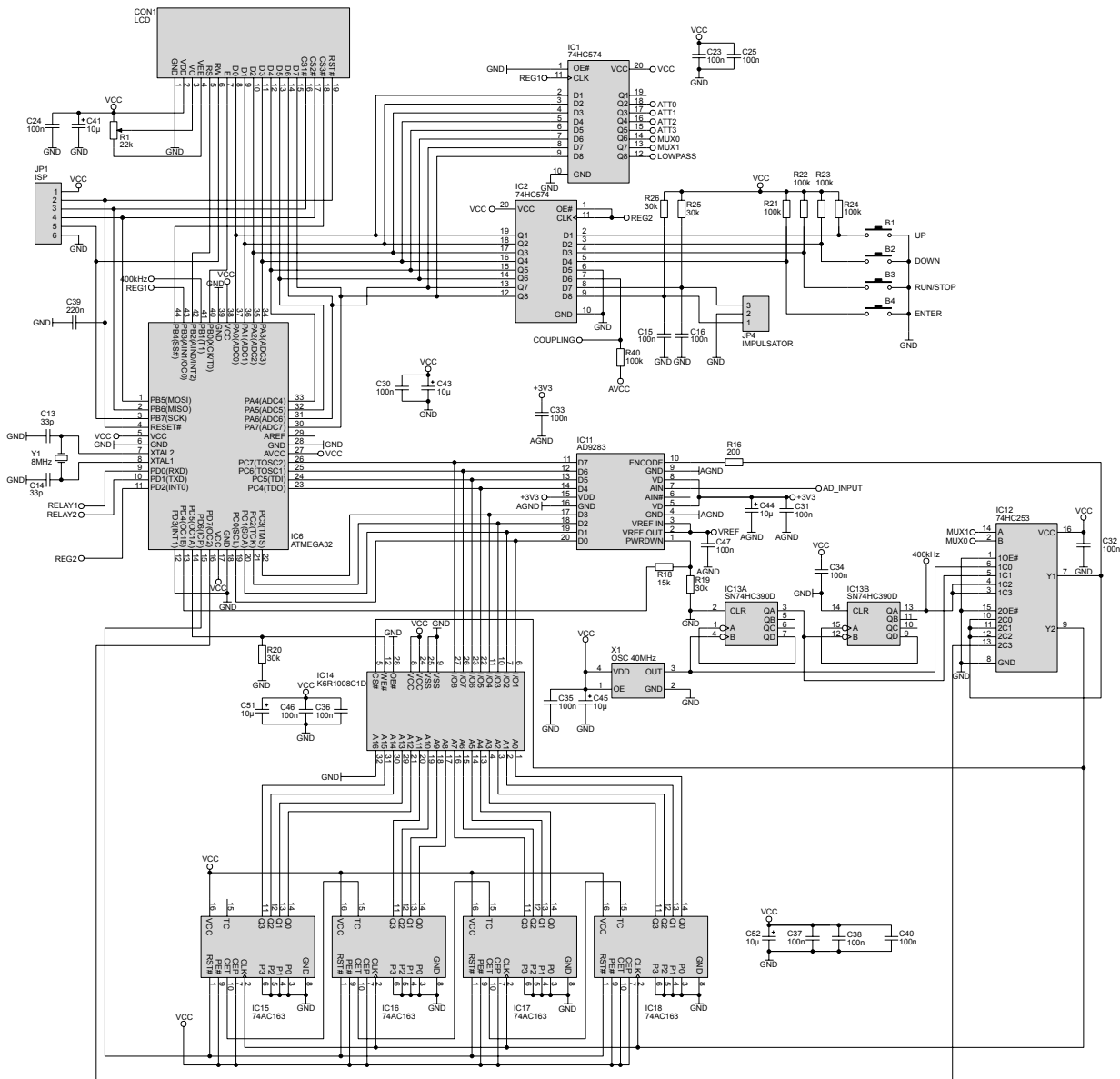
Ponieważ czasy akwizycji na tych najwyższych zakresach stają się bardzo duże, zrezygnowano z szerokiego zakresu „wirtualnych ekranów”, po których można się przesuwać po zatrzymaniu akwizycji. Dla najwyższych zakresów mamy 500 próbek na piksel, co oznacza, że mamy do dyspozycji 65536/500 czyli 131 próbek ekranowych, czyli praktycznie tylko jeden cały ekran. Należy jednak zauważyć, że nawet w takich warunkach czas akwizycji jest bardzo duży, na najwolniejszym zakresie jest on ponad 6 sekundowy.

Dobłą informacją jest to, że w warunkach zatrzymania możemy zmienić podstawę czasu na 5ms/dz., czyli o sześć zakresów. Tak „powiększony” przebieg możemy badać poruszając się po całej pamięci próbek.

## Przetwornik A/C

Przetwornik analogowo – cyfrowy AD9283, jest układem 8-bitowym, zasilanym napięciem 3,3V, o małym poborze mocy. Wartość napięcia zasilania różna od 5V rodzi pewne trudności, trzeba bowiem zadbać o poprawną współpracę przetwornika z pozostałymi układami. Jak widać to na schemacie, nie zostały użyte żadne translatory poziomów logicznych na wyjściu danych przetwornika. Po dokładnym zapoznaniu się z notami katalogowymi zastosowanych układów i dodatkowo obniżeniu napięcia zasilania części cyfrowej do wartości +4,5V autor miał pewność, że przetwornik będzie poprawnie współpracował z resztą układu. Obniżając napięcie zasilania – niejako przy okazji – w znaczący sposób zmniejszono także pobór mocy przez układy cyfrowe oscyloskopu.

Tab. 1. Dane dotyczące próbkowania			
Podstawa czasu	Próbki na piksel	Próbkowanie	Czas akwizycji
250 ns/dz.	1	25 ns (40 MSa/s)	~1,64 ms
500 ns/dz.	2		
1 µs/dz.	4		
2,5 µs/dz.	10		
5 µs/dz.	20		
10 µs/dz.	40		
25 µs/dz.	100	250 ns (4 MSa/s)	~16,4 ms
50 µs/dz.	20		
100 µs/dz.	40		
250 µs/dz.	100	2,5 µs (400 kSa/s)	~164 ms
500 µs/dz.	20		
1 ms/dz.	40	10 µs (100 kSa/s)	~656 ms
2,5 ms/dz.	100		
5 ms/dz.	50		
10 ms/dz.	100		
25 ms/dz.	250		
50 ms/dz.	500	20 µs (50 kSa/s)	~1,31 s
100 ms/dz.	500		
250 ms/dz.	500	50 µs (20 kSa/s)	~3,28 s
500 ms/dz.	500	100 µs (10 kSa/s)	~6,56 s



Rys. 2. Schemat części cyfrowej oscyloskopu

Podanie logicznej „1” na wyprowadzenie 1 przetwornika (PWRDWN) powoduje wprowadzenie układu w stan niskiego poboru mocy, z jednoczesnym przejściem linii danych D0..D7 w stan wysokiej impedancji. Przejście to następuje po dwóch kolejnych cyklach zegarowych. Aby zabezpieczyć to wejście przed zbyt wysokim napięciem zastosowano prosty dzielnik R18, R19.

Sygnal taktujący podawany jest na nóżkę 10 (ENCODE). Ponieważ sygnały taktujące są wytwarzane w

logice 4,5-woltowej, zastosowano rezystor ograniczający R16. Nie zastosowano tu dzielnika rezystorowego, ze względu na pojemności pasożytnicze takiego rozwiązania, powodujące problemy przy wysokich częstotliwościach taktowania.

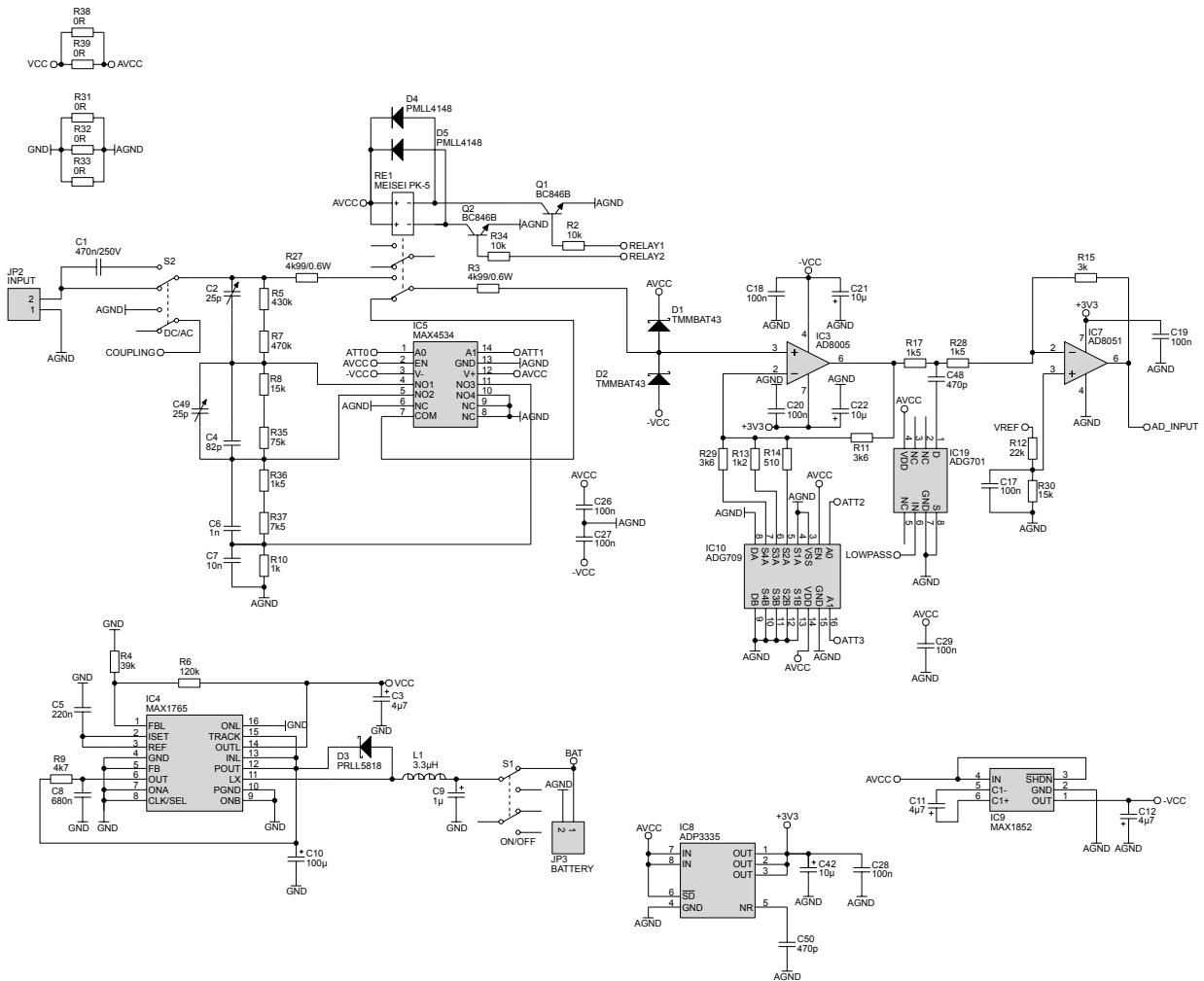
Przetwornik wyposażony jest w wewnętrzne źródło napięcia odniesienia o wartości +1,25V (VREF OUT). Gdy nie wykorzystuje się innego, zewnętrznego źródła należy połączyć razem wyprowadzenia VREF OUT oraz VREF IN.

Wejście analogowe układu dostępne jest w wersji różnicowej (wyprowadzenia AIN i /AIN). W proponowanym rozwiązaniu nie wykorzystano obu tych wejść, jedno z nich pozostawiając nie podłączone.

### Układ sterujący

Jako pamięć próbek zastosowano układ firmy Samsung – K6R1008C1D. Jest to układ statycznej pamięci RAM o pojemności 128kB i czasie dostępu 15ns. Sterowanie pamięcią odbywa się za pomocą trzech wyprowadzeń: *Chip Select* (wypr. 5), *Write Enable* (12) oraz *Output Enable* (28). W proponowanym rozwiązaniu ze względu na ograniczoną liczbę wyprowadzeń mikrokontrolera oraz prostotę, wejście *Output Enable* podłączono na stałe do masy.

Tab. 2. Przebiegi wyjściowe multiplexera IC12 (74HC253)			
MUX0	MUX1	Wyjście Y1	Wyjście Y2
0	0	40 MHz	40 MHz
0	1	4 MHz	4 MHz
1	0	400 KHz	400 KHz
1	1	400 KHz	PD7 (ATmega32)



Rys. 3. Schemat części analogowej oscyloskopu

Sygnal taktujący, sterujący procesem zapisu i odczytu podawany jest na wyprowadzenie *Chip Select* (5). Wejście WE natomiast jest podłączone wprost do mikrokontrolera, stan niski oznacza zapis do pamięci, stan wysoki odczyt. Do linii tej podłączono rezystor R20, który gwarantuje po włączeniu napięcia stan wysokiej impedancji na liniach danych pamięci, chroniąc w ten sposób przetwornik A/C. Sterowanie procesem zapisu i odczytu musi odbywać się w ścisłym porządku i kolejności, tak aby nie doszło do konfliktu na magistrali.

Ważnym elementem części cyfrowej oscyloskopu jest blok dzielników częstotliwości i przełączników cyfrowych. Sam dobór częstotliwości taktujących i ich liczba jest wynikiem kompromisu między skomplikowaniem układu, a walorami użytkowymi oscyloskopu.

Należy podkreślić jeden ważny fakt: oprócz zakresu 250ns/dz. (najszybsza akwizycja), na wszystkich pozostałych zawsze jest pobieranych

więcej próbek niż to wprost wynika z ustawień podstawy czasu. Dla przykładu, na zakresie 250µs/dz. próbka nie jest pobierana co 25µs (a tyle przypada na jeden piksel ekranowy) a 100 razy szybciej – co 250ns. Wartość nadpróbkowania waha się od 2 (dla zakresu 500ns/dz.) do 500 (dla zakresu 500ms/dz.). W zamyśle autora miało to umożliwić „rozciąganie” przebiegu w trybie zatrzymania akwizycji w celu badania szczegółów sygnału. Ponieważ wartość „nadpróbkowania” nie jest stała, różne są także możliwości „rozciągania” przebiegu na różnych zakresach. Dzielnik częstotliwości wraz z przełącznikiem został zbudowany w oparciu o dwa układy scalone: IC13 (74HC390D) oraz IC12 (74HC253). Pierwszy z nich to podwójny licznik dekadowy, pełniący funkcję dzielnika częstotliwości. Jego działania nie trzeba w tym miejscu przypominać, jest to układ doskonale znany. Na wejście zegarowe IC13A (n. 4) podawany jest przebieg z generatora kwarcowe-

go 40 MHz. Na jego wyjściu (n. 3) otrzymujemy przebieg o 10-krotnie mniejszej częstotliwości, tj. 4 MHz, który podany jest na wejście IC13B (n. 12). Na nóżce 13 IC13 otrzymujemy drugi z potrzebnych sygnałów zegarowych – 400 kHz. Pamiętać należy jednak o jednym fakcie: układ przetwornika A/C wymaga, aby wypełnienie przebiegu taktującego było bliskie 50%. Dlatego też najpierw częstotliwość dzielimy w IC13 przez 5, a następnie przez 2, zapewniając tym samym wypełnienie równe 50%. Odwrotna konfiguracja mogłaby doprowadzić do znacznych błędów przetwarzania w przetworniku A/C.

Układ IC12 to podwójny 4-wejściowy multiplexer cyfrowy. Jego zadaniem jest odpowiednie przełączanie sygnałów taktujących zarówno przetwornik A/C jak i pamięć SRAM.

Sterowanie odbywa się za pośrednictwem dwóch wejść multiplexera oznaczonych na schemacie MUX0 (n. 2) i MUX1 (n. 14).

Odpowiednie podłączenie sygnałów taktujących zapewniło pełną funkcjonalność takiego rozwiązania przy minimalnej koniecznej liczbie linii sterujących.

Z wyjścia Y1 sterowany jest przetwornik A/C. Wyjście Y2 jest podłączone wprost do wejścia *Chip Select* pamięci RAM oraz wejść CLK wszystkich liczników 74AC163. Ostatni wiersz z tabeli (MUX0 = 1, MUX1 = 1) jest charakterystyczny dla odczytu danych z pamięci, oraz zapisu tych danych dla dużych wartości podstaw czasu. Dla odczytu przetwornik przechodzi w stan *Power Down*, natomiast pamięcią steruje mikrokontroler. W trybie akwizycji (zapisu) przetwornik pracuje ze stałą częstotliwością 400 kHz, natomiast mikrokontroler taktuje w odpowiednich momentach (wolniej niż 400 kHz) liczniki i pamięć, zapisując kolejną próbkę.

Na etapie projektowania przeprowadzono również próby z multiplekserem analogowym 74HC4053, jednak konfiguracja układu i konieczność przejścia sygnału 40 MHz przez dwa klucze powodowała na tyle duże zmniejszenie amplitudy przebiegu, że pojawiło się błędne sterowanie pamięcią. Rozwiązanie z multiplekserem cyfrowym, mimo że jest nieco mniej oszczędne jeśli chodzi o zużycie prądu, to jednak nie powoduje pogorszenia parametrów amplitudowych przebiegu.

Liczniki adresujące pamięć (IC15..IC18) są 4-bitowymi układami licznikowymi z szybkimi przeniesieniami. Ze względu na bardzo krótkie czasy adresowania pamięci w trybie 40 MSA/s nie można tu zastosować zwykłych liczników kaskadowych. Praca tego typu szybkich liczników polega na generowaniu impulsu na dodatkowym wyjściu (tutaj: TC). Impuls ten generowany jest przy stanie liczników równym  $1111_{\text{BIN}}$ , czyli na jeden takt wcześniej niż następujące później przepełnienie i stan  $0000_{\text{BIN}}$ . Wyprzedzenie i podłączenie linii TC na wejście zezwalające CET liczników kolejnych powoduje, że nie ma opóźnienia przy przepełnianiu poprzednich liczników, a zmiany na wyjściach wszystkich kaskadowo połączonych licznikach (taktowanych tym samym sygnałem zegarowym) występują jednocześnie.

Układy IC1 i IC2 (74HC574) to jednokierunkowe 8-bitowe rejestry

pełniące rolę dodatkowych portów wejściowo-wyjściowych systemu. IC1 skonfigurowany jest jako rejestr wyjściowy, sterujący pracą tłumików/wzmacniacza i filtrem dolno-przepustowym w części analogowej, oraz multiplekserem IC12 części cyfrowej oscyloskopu.

IC2 natomiast jest skonfigurowany jako port wejściowy, do którego podłączone są: przyciski sterujące (B1..B4), impulsator, oraz linia informująca o stanie przełącznika AC/DC w części analogowej.

Dla uproszczenia IC2 jest sterowany za pośrednictwem tylko jednej linii (oznaczonej REG2). Odczytanie stanu rejestru wymaga dwóch impulsów: jeden zatrzymujący informację z wejścia, drugi na odczytanie stanu buforów wyjściowych.

Do obsługi oscyloskopu służą cztery przyciski B1..B4 (UP, DOWN, RUN/STOP, SELECT), oraz impulsator obrotowy podłączony przez JP4. Zastosowanie impulsatora zostało poddyktowane przede wszystkim wygodą i szybkością obsługi. Każdy jest zresztą przyzwyczajony do pokręteł obecnych w oscyloskopach: zmiana podstawy czasu, przesuwanie przebiegu, położenia kursorów, wszystkie te czynności najszybciej się wykonuje przy użyciu elementu obrotowego. Przy okazji bardzo proste jest podłączenie takiego elementu jak impulsator do systemu, wymaga on bowiem tylko dwóch linii.

### Andrzej Piernikarczyk

#### WYKAZ ELEMENTÓW

##### Rezystory

R2: 10 k $\Omega$  (0805)  
 R3, R27: 4,99 k $\Omega$   
 R4: 39 k $\Omega$  (1206)  
 R5: 430 k $\Omega$   
 R6: 120 k $\Omega$  (0805)  
 R7: 470 k $\Omega$   
 R8, R18, R30: 15 k $\Omega$  (0805)  
 R9: 4,7 k $\Omega$  (0805)  
 R10: 1 k $\Omega$  (0805)  
 R11, R29: 3,6 k $\Omega$  (1206)  
 R12: 22 k $\Omega$  (0805)  
 R13: 1,2 k $\Omega$  (1206)  
 R14: 510  $\Omega$  (1206)  
 R15: 3 k $\Omega$  (1206)  
 R16: 200  $\Omega$  (0805)  
 R17, R28, R36: 1,5 k $\Omega$  (0805)  
 R19, R20, R25, R26: 30 k $\Omega$  (0805)  
 R21...R24, R40: 100 k $\Omega$  (0805)  
 R31...R33, R38, R39: 0  $\Omega$  (0805)  
 R34: 10 k $\Omega$  (0805)

R35: 75 k $\Omega$  (1206)

R37: 7,5 k $\Omega$  (0805)

##### Kondensatory

C1: 470 nF/400 V  
 C2, C49: 25 pF (trymer)  
 C3, C11, C12: 4,7  $\mu$ F (1206)  
 C4: 82 pF (0805)  
 C5: 0,22  $\mu$ F (0805)  
 C6: 1 nF (0805)  
 C7: 10 nF (0805)  
 C8: 0,68  $\mu$ F (0805)  
 C9: 1  $\mu$ F (1206)  
 C10: 100  $\mu$ F (2917)  
 C13, C14: 33 pF (0805)  
 C15...C20, C23...C38, C40, C46, C47: 100 nF (0805)  
 C21, C22, C41...C45, C51, C52: 10  $\mu$ F (1411)  
 C39: 220 nF (1411)  
 C48, C50: 470 pF (0805)

##### Półprzewodniki

IC1, IC2: 74HC574 (TI)  
 IC3: AD8005 (Analog Devices)  
 IC4: MAX1765 (Maxim)  
 IC5: MAX4534 (Maxim)  
 IC6: ATmega32 (Atmel)  
 IC7: AD8051 (Analog Devices)  
 IC8: ADP3335 (Analog Devices)  
 IC9: MAX1852 (Maxim)  
 IC10: ADG709 (Analog Devices)  
 IC11: AD9283 (Analog Devices)  
 IC12: 74HC253 (TI)  
 IC13: SN74HC390D (TI)  
 IC14: K6R1008C1D (Samsung)  
 IC15...IC18: 74AC163 (TI)  
 IC19: ADG701 (Analog Devices)  
 Q1, Q2: BC846B (SMD)  
 D1, D2: TMMBAT43  
 D3: PRL5818  
 D4, D5: PMLL4148

##### Różne

B1...B4: mikroprzełączniki  
 CON1: listwa 19pin  
 JP1: listwa typu goldpin 6pin (kątowna)  
 JP2, JP3: złącze goldpin 2pin  
 L1: cewka 3,3  $\mu$ H (1.5A)  
 R1: potencjometr montażowy 22 k $\Omega$   
 RE1: przekaźnik bistabilny (MEISEI PK-5)  
 S1, S2: przełączniki (typu isostat mały)  
 X1: oscylator kwarcowy 40 MHz (SG-636)  
 Y1: rezonator kwarcowy 8 MHz  
 JP4: impulsator (Bourns)  
 Wyświetlacz graficzny 192x64 piksele (Picvue PVG190602)