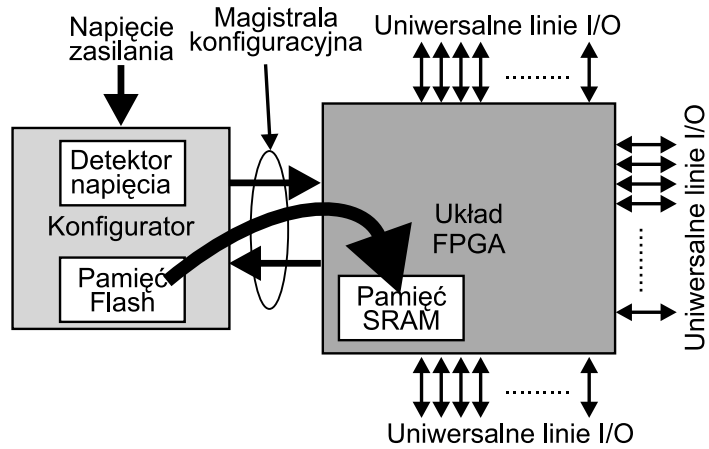


# PicoBlaze: sposoby konfiguracji układów FPGA z rodziny Spartan 3



Zgodnie z zapowiedzią sprzed miesiąca, w tej części „zgłębiania” tajników układów FPGA, zajmiemy się ich konfiguracją po włączeniu zasilania. Rzecz niby banalna, ale sprawia wiele kłopotów początkującym i nie tylko.

Zdecydowana większość, zwłaszcza „dużych”, współczesnych układów FPGA jest produkowana w technologii SRAM co oznacza, że zastosowana w nich pamięć konfiguracji jest ulotna – jej zawartość zanika po wyłączeniu zasilania. Konieczne jest więc zastosowanie dodatkowej, zewnętrznej pamięci nieulotnej (Flash, EEPROM lub PROM) – zwanej konfiguratorem, której zawartość będzie po włączeniu zasilania automatycznie kopiowana do pamięci konfigurującej SRAM w układzie FPGA (rys. 1).

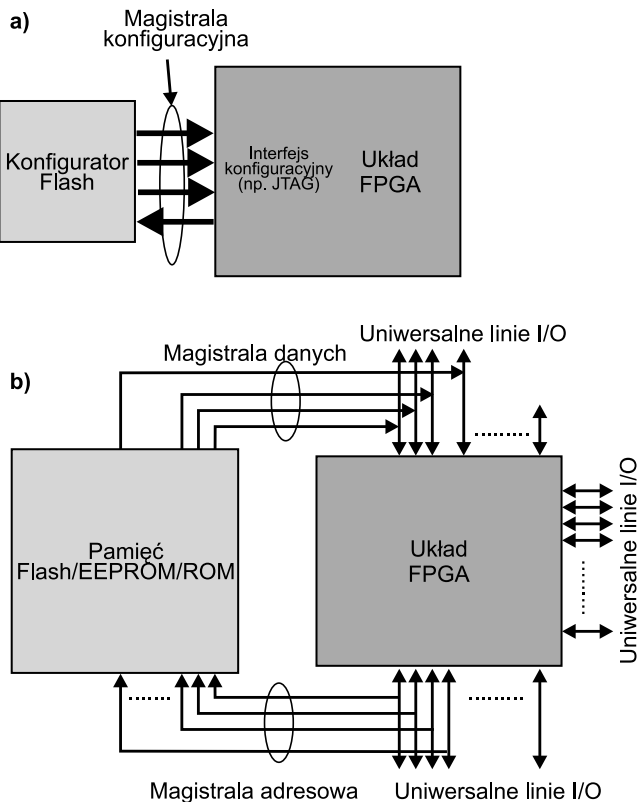


Rys. 1. Zawartość pamięci Flash konfiguratora jest automatycznie kopiowana do pamięci SRAM układu FPGA od razu po włączeniu zasilania

## Konfiguracja po włączeniu zasilania

Początek konfiguracji jest wyznaczany przez układ monitorujący napięcie zasilania, dzięki czemu ryzyko rozpoczęcia konfiguracji przed ustabilizowaniem się napięcia zasilającego jest zminimalizowane.

W zależności od wymagań aplikacji, konfigurator może mieć szeregowy lub równoległy interfejs do komunikacji z układem FPGA (rys. 2). Korzystanie z interfejsu szeregowego pozwala ograniczyć liczbę linii I/O niezbędnych do zapewnienia prawidłowej wymiany danych, ale powoduje – zwłaszcza w przypadku układów o dużych zasobach logicznych – relatywnie długi (do kilku-

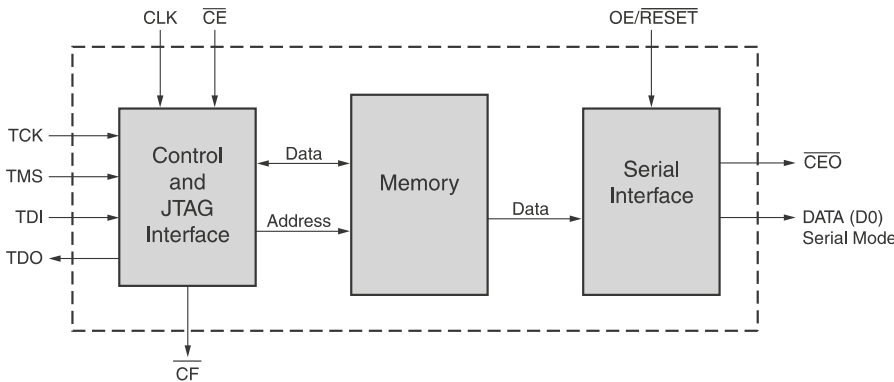


Rys. 2. Konfigurowania FPGA może się odbywać za pomocą kilkuliniowego interfejsu szeregowego i wyspecjalizowanego konfiguratora a) lub za pomocą zwykłej pamięci EPROM/EEPROM/Flash b), co wymaga zaangażowania dużej liczby I/O

**Cena ma wpływ**  
**Stosowanie konfiguratorów z interfejsem szeregowym jest bez wątpienia wygodne, ale także dość kosztowne. Tańszą alternatywą są klasyczne pamięci EPROM/EEPROM lub Flash z interfejsem równoległym, ale ich stosowanie wiąże się z kłopotami, o których piszemy w artykule.**

**Tab. 1. Przykładowe wartości wymaganej pojemności pamięci konfiguratora oraz typy konfiguratorów z oferty firmy Xilinx**

Typ układu Spartan	Niezbędna pojemność pamięci konfiguratora	Sugerowany typ konfiguratora
XC3S50	439264 b	XCF01S
XC3S200	1047616 b	XCF01S
XC3S400	1699136 b	XCF02S
XC3S1000	3223488 b	XCF04S
XC3S1500	5214784 b	XCF08P
XC3S2000	7673024 b	XCF08P
XC3S4000	11316864 b	XCF16P
XC3S5000	13271936 b	XCF16P



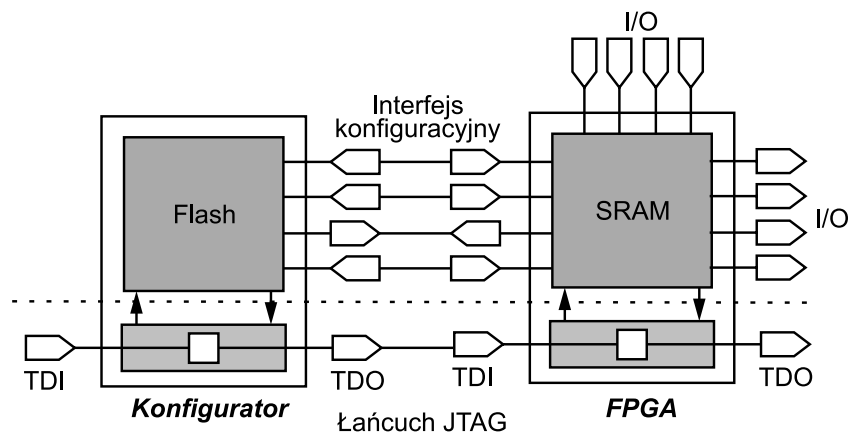
Rys. 3. Schemat blokowy konfiguratora XCF01S

set milisekund) czas „uruchamiania” się układu po włączeniu zasilania. Wykorzystanie pamięci z magistralami równoległymi ma z kolei wadę polegającą na konieczności dołączenia do układu FPGA kilkunastu, czasami nawet kilkudziesięciu wyprowadzeń pamięci i kłopoty z modyfikacją jej zawartości – pamięci Flash z interfejsem ISP (np. via JTAG) są jeszcze rzadkością na rynku. Warto pamiętać, że uniwersalne linie I/O układu FPGA wykorzystywane do konfiguracji w trybie równoległym mogą – po jej zakończeniu – być wykorzystywane w aplikacji. Kłopot polega na tym, że nie mogą być one zbyt obciążone (zwłaszcza, jeśli obciążenie ma charakter pojemnościowy), ponieważ szybkość odczytywania danych z pamięci jest duża – często sięga kilkudziesięciu MB/s – a duże obciążenie linii I/O może uniemożliwić poprawny transfer danych. Konieczne jest więc stosowanie separatorów lub układów przełączających (np. multiplexerów), co powoduje, że oszczędności uzyskane na niższej cenie zwykłej pamięci Flash są niwelowane przez nieunikniony wzrost ceny płytki drukowanej, dodatkowych podzespołów i trudnego uruchamiania.

W zależności od typu układu

FPGA (i związanymi z tym „zasobami logicznymi”), pamięć konfigurująca układ FPGA może mieć pojemność od kilku kb do kilkudziesięciu Mb. Przykładowe rzeczywiste (dla układów z rodziny Spartan 3) wartości przedstawiono w **tab. 1**.

Na **rys. 3** pokazano schemat blokowy konfiguratora XCF01S firmy Xilinx. Jest to nowoczesna pamięć Flash o pojemności 1 Mb, wyposażona w interfejs umożliwiający konfigurowanie niemalże wszystkich typów układów FPGA produkowanych przez firmę Xilinx, dodatkowo wyposażona w interfejs JTAG. Jest on wykorzystywany do programo-



Rys. 4. Konfigurator XCF01S mogą być włączane w łańcuch JTAG i programowane w systemie za pomocą tego interfejsu

**Jedyna?**  
Poszukiwania prowadzone drogą internetową wykazują, że jedyną firmą oferującą pamięci Flash wyposażone w interfejs ISP jest STMicroelectronics. Są to układy z rodziny  $\mu$ PSD, pisaliśmy o nich w EP4/2005 w artykule pt. „Niebanalne Flashe”.

wania pamięci Flash wbudowanej w konfigurator po zainstalowaniu układu w systemie (czyli ISP via JTAG). Użytkownik nie ma dostępu do żadnej z wewnętrznych magistral (adresowej/danych), ponieważ ich sterowaniem zajmują się wewnętrzne automaty sterowane poprzez magistralę JTAG (podczas kasowania, programowania i odczytu) oraz magistralę do konfigurowania FPGA (podczas kopiowania zawartości Flasha do SRAM w FPGA).

Wyposażenie konfiguratora w interfejs JTAG pozwala włączać go w dowolne łańcuchy JTAG z innymi układami, co pozwala uzyskać funkcjonalność pokazaną na **rys. 4**: za pomocą JTAG-a można programować ISP pamięć Flash konfiguratora, modyfikować zawartość pamięci SRAM układu FPGA i testować go zgodnie z regułami BST (*Boundary Scan Testing*). Jednocześnie, można wykorzystać możliwość kopiowania zawartości pamięci Flash konfiguratora do pamięci SRAM układu FPGA, czyli uzyskujemy automatyczny start FPGA po włączeniu zasilania. Skąd układ FPGA ma wiedzieć, skąd przyjdą ważne dane konfiguracyjne? Opowiemy sobie o tym za miesiąc.

**Piotr Zbysiński, EP**  
[piotr.zbysinski@ep.com.pl](mailto:piotr.zbysinski@ep.com.pl)