

Wielokanałowy generator sygnałów programowalnych, część 2

AVT-456

Zasilacz, oscyloskop, generator – oto podstawowe wyposażenie warsztatu elektronika. Tym razem prezentujemy interesujący projekt programowanego generatora. Dzięki zastosowaniu procesora sygnałowego autorzy uzyskali dobre parametry użytkowe.

Rekomendacje:

ten projekt należy do grupy takich urządzeń, które każdy elektronik chce mieć. I w tym przypadku owa chęć jest mocno uzasadniona funkcjonalnością przyrządu. A dodatkowo dochodzi przyjemność wykonania układu na nowoczesnym układzie – procesorze DSP.

Komunikacja pomiędzy komputerem a urządzeniem

Komputer z urządzeniem komunikuje się poprzez popularny interfejs RS-232C o długości słowa 8 bitów (plus bit startu i stopu). Schemat kabla połączeniowego pokazany jest na rys. 10.

Ponieważ procesor ADSP-2181 nie obsługuje standardu UART, dlatego jest on emulowany programowo. Konwersję pomiędzy poziomem sygnałów RS-232C i TTL zapewnia dobrze znany układ MAX232. Linie TX oraz RX są odpowiednio doprowadzone do 51 (Flag Out) i 55 (Flag In) nóżki procesora. Dodatkowo nóżki 55 i 52 (/IRQ1) są ze sobą połączone, co zapewnia wywołanie przerwania przy odbiorze pierwszego bitu ramki, tak jak to ma miejsce w popularnych mikrokontrolerach.

Generator ma sporą gamę możliwych funkcji, które wymagają odpowiednich nastawień, dlatego konieczne było zdefiniowanie protokołu, w jakim aplikacja będzie się komunikować z urządzeniem.

Na rys. 11 jest przedstawiony ogólny format stosowanej ramki.

Poszczególne bajty mają następujące znaczenie:

- AA – bajty synchronizacji ich wartość zawsze wynosi 0xAA;
- F0÷F9 – nagłówek ramki;
- D0÷Dx – ewentualne bajty danych (np. wartości próbek przebiegu).
- CRC16MSB – starszy bajt 16-bitowej liczby kontrolnej CRC;
- CRC16LSB – młodszy bajt 16-bitowej liczby kontrolnej CRC.

To czy bajty D0÷Dx zostaną nadane i ich liczba jest uzależnione od rodzaju ramki. Typ ramki (ID) określa bajt F0. W tab. 1 są przedstawione możliwe wartości jakie może on przybierać oraz co za tym idzie przeznaczenie ramki. Bajty F1÷F9 są również uzależnione od ID, co zostanie bardziej szczegółowo opisane w dalszej części artykułu.

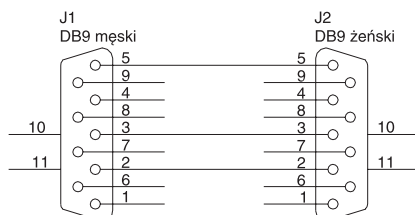
Na końcu każdej ramki dodana jest wartość kontrolna CRC. Jest to liczba 16-bitowa liczona wielomianem 0x8005 ze wszystkich bajtów ramki wykluczając bajty synchronizacji. Przed wyznaczeniem wartości CRC rejestr przesuwany inicjowa-

PODSTAWOWE PARAMETRY

Dwie płytki drukowane:
ADC 118 x 69 mm
DSP 118 x 69 mm

Zasilanie sieciowe
6 niezależnych wyjść (wspólna jest częstotliwość podstawowa wszystkich przebiegów)
Maksymalna częstotliwość wyjściowa 1 kHz (1000 próbek na okres)

Generacja przebiegu o programowanym kształcie
Sterowanie generatora z poziomu aplikacji na PC
Interfejs RS232C do komputera PC (DB9)



Rys. 10. Schemat kabla połączeniowego

Tab. 1. Wartości bajtu ID i przeznaczenie ramki

| ID | Znaczenie |
|------|--|
| 0x00 | Ramka kontrolna |
| 0x01 | Ramka z wartościami próbek |
| 0x02 | Nastawa częstotliwości generatora |
| 0x03 | Zmiana napięć referencyjnych |
| 0x04 | Aktywacja lub dezaktywacja poszczególnych wyjść generatora |
| 0x05 | Parametry funkcji sweep |
| 0x06 | Zmiana szybkości transmisji danych |



Rys. 11. Ramka stosowana do komunikacji pomiędzy komputerem i urządzeniem

ny jest wartością 0xffff. Urządzenie sprawdza poprawność każdej ramki na podstawie CRC i odsyła ramkę zwrótną z informacją o poprawności przyjętych danych. Dalej został szczegółowo opisany sposób komunikacji.

Ramka kontrolna (ID=0x00)

Ramka ta została przewidziana do testowania urządzenia. Poszczególne bajty ramki przy kierunku transmisji komputer → urządzenie mają następujące znaczenie:

- F0 – ID o wartości 0x00;
- F1 – identyfikator funkcji (tab. 2);
- F2÷F8 – bajty o wartości 0x00;
- F9 – bajt o wartości 0x55.

Ramka zwrótna z urządzenia o poprawności danych ma następującą postać:

- F0 – ID o wartości 0x00;
- F1 – gdy 0x00 odebrane dane są poprawne, każda inna wartość oznacza konieczność retransmisji wcześniej nadanej ramki;
- F2÷F8 – bajty o wartości 0x00;
- F9 – bajt o wartości 0x55.

W przypadku wersji programu DSP, urządzenie wysyła ramkę zwrótną z wersją programu w następującej postaci:

- F0 – ID o wartości 0x00;
- F1 – gdy 0x00 odebrane dane są poprawne, każda inna wartość oznacza konieczność retransmisji wcześniej nadanej ramki;
- F2÷F7 – wersja programu zapisana jako ciąg znaków ASCII;
- F8÷F9 – bajty o wartości 0x00;
- F9 – bajt o wartości 0x55.

Test łącza jest wykonywany za każdym razem gdy nawiązywane jest połączenie. Pozwala to stwierdzić czy urządzenie jest podłączone do komputera.

Ramka z wartościami próbek (ID=0x01)

Bajty tej ramki mają znaczenie:

- F0 – ID o wartości 0x01;
- F1 – nr kanału;
- F2 – nr porządkowy kanału;
- F3 – starszy bajt ilości próbek;
- F4 – młodszy bajt ilości próbek;
- F5 – bajt kontrolny aktywnych kanałów (bity na pozycjach odpowiadających numerom aktywnych kanałów muszą być ustawione);
- F6÷F9 – bez znaczenia;
- D0÷Dx – wartości próbek (w formacie starszy-młodszy bajt).

Dla każdego aktywnego kanału konieczne jest nadanie ww. ramki osobno. Numer porządkowy liczony jest od zera (podobnie jak nr kanału) i powinien być inkrementowany przy wysyłaniu wartości próbek dla kolejnego aktywnego kanału. Rozwiązanie takie zostało przyjęte żeby jak najlepiej wykorzystać pamięć procesora. Wielkość i ilość buforów na próbki jest ustalana dynamicznie w zależności od ilości aktywnych wyjść generatora oraz liczby próbek na okres.

Nastawa częstotliwości generatora (ID=0x02)

Przy realizacji precyzyjnego opóźnienia w programie głównym, koniecznego do uzyskania pożądanej częstotliwości generowanego przebiegu, zostały wykorzystane trzy pętle, których ilość powtórzeń może być programowalna. Rys. 12 przedstawia algorytm programu głównego realizowanego przez procesor DSP. Po każdorazowym pobraniu próbek z pamięci i przepisaniu ich do rejestrów przetwornika C/A, konieczne jest zatrzymanie wykonywania programu na określony czas. Funkcję tą realizuje blok opóźnienia, którego algorytm przedstawia rys. 13. Do każdego z liczników można wpisać maksymalną wartość 0x3FFF. Przy kalkulowaniu opóźnienia należy odjąć 29 cykli zegarowych, które są potrzebne do przepisania wartości próbek z pamięci procesora do układu C/A. Ramka o ID 0x02 zawiera informacje ile razy powinna się wykonywać każda z omawianych pętli. I tak:

- AA – bajty synchronizacji ich wartość zawsze wynosi 0xAA;
- F0 – typ ramki;
- F1 – starszy bajt licznika pętli nr 1;
- F2 – młodszy bajt licznika pętli nr 1;
- F3 – starszy bajt licznika pętli nr 2;
- F4 – młodszy bajt licznika pętli nr 2;

Tab. 2. Wartości bajtu F1 i funkcje pełnione przez ramkę o ID = 0x00

| Funkcja | Znaczenie |
|---------|------------------------------------|
| 0x00 | Test łącza RS-232C |
| 0x01 | Zarezerwowane (obecnie nieużywane) |
| 0x02 | Wersja programu DSP |
| 0x03 | Reset procesora DSP |

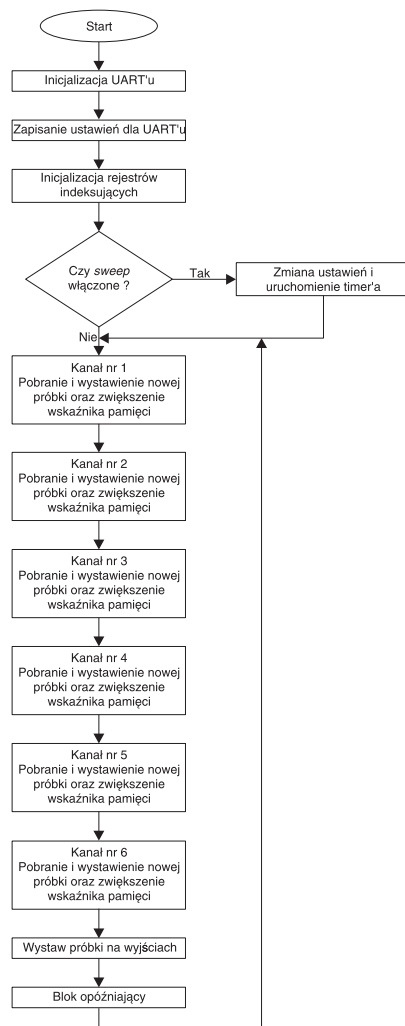
- F5 – starszy bajt licznika pętli nr 3;
- F6 – młodszy bajt licznika pętli nr 3;
- F7÷F9 – bez znaczenia;
- D0÷Dx – brak.

Zmiana napięć referencyjnych (ID=0x03)

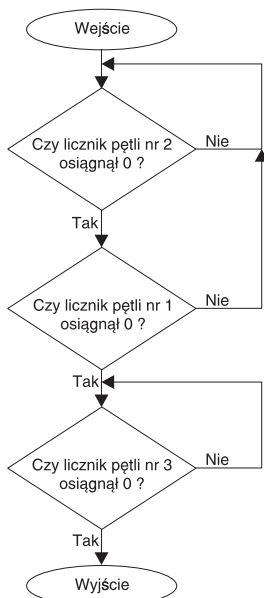
Tak jak już to było wcześniej wspomniane, możliwa jest zmiana napięć referencyjnych, poprzez zapisanie nowych wartości do rejestrów zatrzaškowych kanałów G i H przetwornika C/A. Poniżej przedstawione jest znaczenie poszczególnych bajtów ramki.

- AA – bajty synchronizacji ich wartość zawsze wynosi 0xAA;
- F0 – typ ramki;
- F1 – starszy bajt wartości V_{ref1} ;
- F2 – młodszy bajt wartości V_{ref1} ;
- F3 – starszy bajt wartości V_{ref2} ;
- F4 – młodszy bajt wartości V_{ref2} ;
- F5÷F9 – bez znaczenia;
- D0÷Dx – brak.

Pamiętać jednak należy, że zbyt niskie napięcie referencyjne może



Rys. 12. Algorytm programu głównego dla procesora DSP



Rys. 13. Algorytm bloku opóźniającego

spowodować błędne działanie przetwornika C/A, a nawet doprowadzić do uszkodzenia układu. Minimalna wartość napięcia na wyjściu kanału G i H jaka jest bezpieczna dla przetwornika to 1,748 V. Oznacza to, że do rejestrów kanałów G i H nie należy wpisywać wartości mniejszych niż 0x0DA8.

Aktywacja lub dezaktywacja poszczególnych wyjść generatora (ID=0x04)

Włączanie lub wyłączanie kanału odbywa się poprzez ustawienie lub wyzerowanie bitu na pozycji odpowiadającej numerowi wybranego kanału w bajcie F1. Zapisanie do F1 liczby 0x7F powoduje uaktywnienie wszystkich wyjść, a wartość 0x00 wyłączy wszystkie wyjścia. Ramka 0x04 ma następującą postać:

- AA – bajty synchronizacji ich wartość zawsze wynosi 0xAA;
- F0 – typ ramki;
- F1 – bajt kontrolny;
- F2 – 0x00 – nie robić, 0x01 – C/A reset;
- F3 ÷ F9 – bez znaczenia;
- D0 ÷ Dx – brak.

Parametry funkcji sweep (ID=0x05)

Funkcja *sweep* umożliwia okresową zmianę częstotliwości z zadany

Wielokanałowy generator sygnałów programowalnych. W tym celu należy przesłać do pamięci procesora wcześniej wyliczone wartości oraz parametry dla timer'a, który okresowo wywołuje procedurę zmieniającą generowaną częstotliwość. Procesor ADSP-2181 posiada 16-bitowy timer z 8-bitowym preskalerem. Maksymalny interwał jaki jest osiągalny przy zegarze 20 MHz wynosi ok. 417 ms. Dlatego w programie procesora DSP została przewidziana dodatkowa 16-bitowa zmienna, która zlicza przerwania generowane przez timer. Aby uzyskać dobrą i stałą rozdzielczość, korzystnie jest ustalić wartość timer'a tak aby generował przerwanie co 1 ms. Wówczas w dodatkowej zmiennej będą zliczane pojedyncze milisekundy. Maksymalny odstęp czasu pomiędzy zmianami częstotliwości będzie wynosił ponad 65 sekund. Funkcje bajtów ramki ustalającej parametry *sweep*, są następujące:

- AA – bajty synchronizacji ich wartość zawsze wynosi 0xAA,
- F0 – ID 0x05;
- F1 – bajt kontrolny funkcji *sweep*;
- F2 – starszy bajt timera;
- F3 – młodszy bajt timera;
- F4 – bajt preskalera timera;
- F5 – starszy bajt licznika przerwań;
- F6 – młodszy bajt licznika przerwań;
- F7 – starszy bajt ilości bajtów Dx;
- F8 – młodszy bajt ilości bajtów Dx;
- F9 – bez znaczenia;

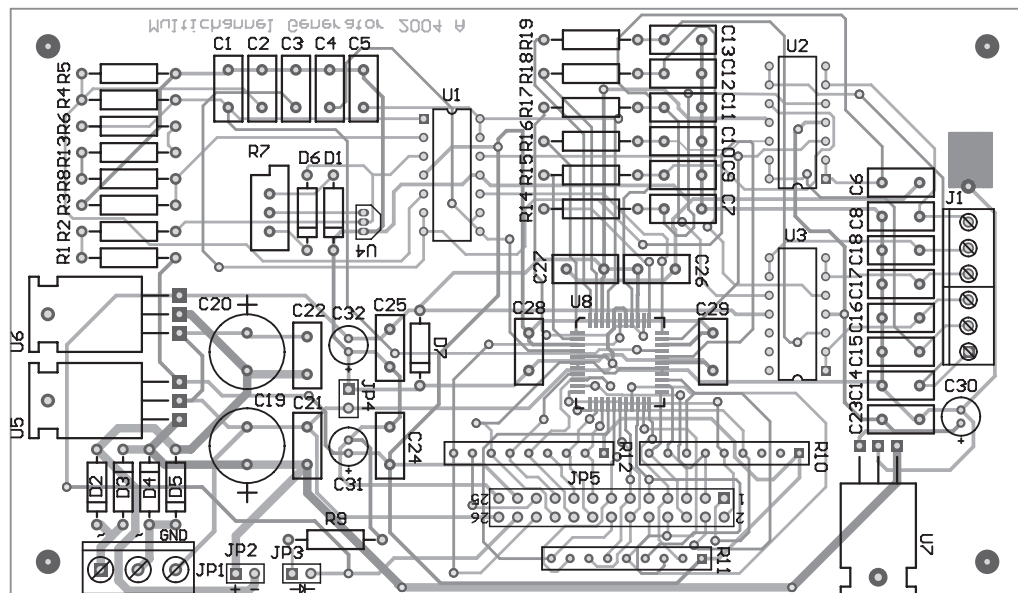
Tab. 3. Funkcje bajtu F1 dla ID=0x05

| F1 | Znaczenie |
|------|---------------------------------|
| 0x00 | sweep wyłączone |
| 0x01 | sweep włączone |
| 0x02 | sweep włączone (tryb cykliczny) |

Tab. 4. Funkcje bajtu F1 dla ID=0x06

| F1 | Transfer [bps] |
|------|----------------|
| 0x00 | 600 |
| 0x01 | 1200 |
| 0x02 | 2400 |
| 0x03 | 4800 |
| 0x04 | 9600 |
| 0x05 | 19200 |
| 0x06 | 38400 |
| 0x07 | 57600 |

- D0 ÷ Dx – objaśnione poniżej.
- W bajtach Dx zawarte są wartości liczników pętli opóźnień w następującej kolejności:
- Dx+0 – starszy bajt pętli opóźnienia nr 1,
- Dx+1 – młodszy bajt pętli opóźnienia nr 1,
- Dx+2 – starszy bajt pętli opóźnienia nr 2,
- Dx+3 – młodszy bajt pętli opóźnienia nr 2,
- Dx+4 – starszy bajt pętli opóźnienia nr 3,
- Dx+5 – młodszy bajt pętli opóźnienia nr 3.
- Objaśnienia wymaga bajt kontrolny. Odpowiada on za aktywację funkcji *sweep* oraz wybór jej trybu. Przejście generowanej częstotliwości od początkowej do końcowej może się odbywać jednorazowo lub cyklicznie, tzn. po osiągnięciu często-



Rys. 14. Schemat montażowy płytki przetwornika C/A

tliwości końcowej cała procedura powtarzana jest od początku. W tab. 3 zostały zebrane możliwe wartości bajta kontrolnego F1.

Zmiana szybkości transmisji danych (ID=0x06)

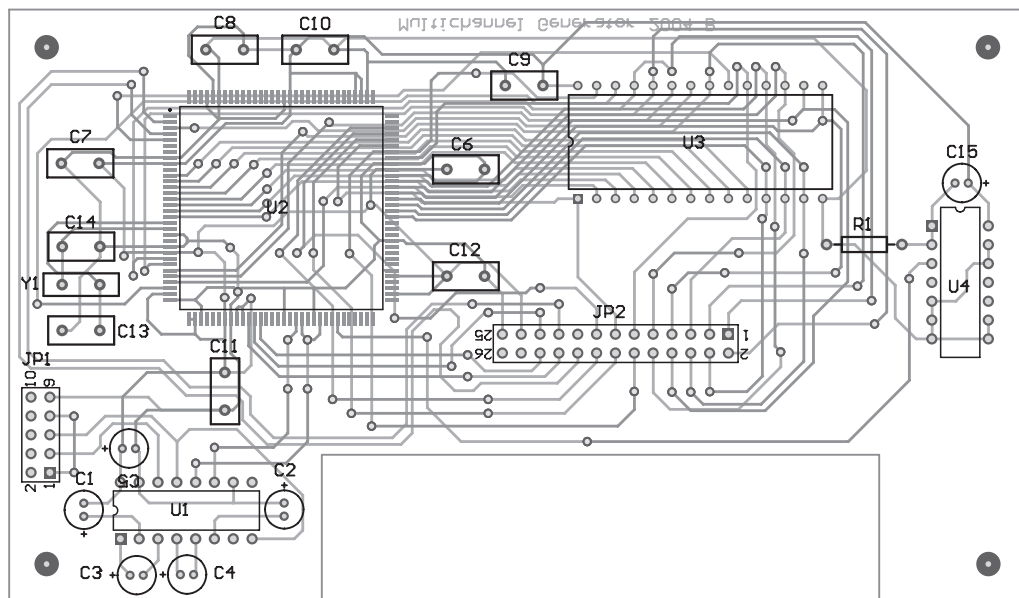
Po włączeniu zasilania urządzenie jest gotowe do komunikacji z komputerem PC poprzez interfejs RS232C z szybkością 9600 bps. Transfer ten można zmienić w zakresie od 600 bps do 57600 bps wpisując odpowiednią wartość do bajta F1 z tab. 4.

Ramka 0x06 ma następującą postać:

- AA – bajty synchronizacji ich wartość zawsze wynosi 0xAA,
- F0 – ID 0x06;
- F1 – bajt kontrolny;
- F2÷F9 – bez znaczenia,
- D0÷Dx – brak.

Montaż płytki przetwornika C/A

Rozmieszczenie elementów na płycie przedstawia rys. 14. Montaż płytki najlepiej rozpocząć od układu zasilania, tzn. od wlutowania diod prostowniczych D2, D3, D4, D5, kondensatorów C19, C20, C21, C22, C23, C24, C25, C30, C31, C32 oraz stabilizatorów U5, U6, U7. Po upewnieniu się, że napięcia zasilające są poprawne można przystąpić do wlutowywania kolejnych elementów. Ważną rzeczą jest, aby wlutować przetwornik



Rys. 15. Schemat montażowy płytki procesora DSP

U8 przed montażem gniazda JP5, rezystorów drabinkowych R10, R11, R12 i kondensatorów C26, C27, C28 i C29, gdyż w przeciwnym wypadku dostęp do nóżek układu scalonego U8 będzie znaczne utrudniony.

Po zmontowaniu modułu konieczne jest tylko wyregulowanie źródła napięcia odniesienia za pomocą potencjometru R7. Aby tego dokonać, należy podłączyć woltomierz między masę a nóżkę nr 1 układu U1 i dobrać takie położenie potencjometru, żeby woltomierz wskazał +4,096 V.

Montaż płytki procesora

Na rys. 15 przedstawione jest rozmieszczenie elementów na płycie drukowanej. Montaż płytki należy

rozpocząć od wlutowania procesora U8. Po tej operacji można montować pozostałe elementy w dowolnej kolejności. Po zmontowaniu i zaprogramowaniu układu U3, moduł gotowy jest do pracy i nie wymaga żadnych regulacji.

Autorzy pragną serdecznie podziękować Panu dr inż. Krzysztofowi Urbańskiemu za cenne rady i wskazówki podczas realizacji projektu.

Bartosz Jakubski
Jacek Wiszniewski

Projekt zrealizowany w ramach pracy dyplomowej na Uniwersytecie Zielonogórskim.

W ofercie AVT są dostępne:
- [AVT-456A] płytka drukowana

ACSELEKTRONIK

Szydłowiec 26-500 ul.Kolejowa 11 e-mail: acs@acs.ats.pl
Tel/fax 0486176000, tel 0600332061

OSCYLOSKOPY CYFROWE

www.acs.ats.pl

ADS 220 2x60MHz 200MSPS



- ✓ pasmo 2x60MHz
- ✓ rozdzielczość 8bitów/kanał
- ✓ próbkowanie 2x200MSPS, 3.3 x pasmo
- ✓ zakres 5mV-5V/DIV (1:1)
- ✓ zewnętrzny kanał wyzwania EXT
- ✓ analiza FFT
- ✓ Interpolacja przebiegów sin(x)/x
- ✓ autokalibracja 24bitowa
- ✓ wyjście kompensacji sond pomiarowych
- ✓ impedancja wejściowa 1M, pojemność 20pF
- ✓ połączenie z komputerem IEEE1284-ECP
- ✓ pełny resampling przebiegu (możliwość zmiany czasu i wzmocnienia na zatrzymanym przebiegu)
- ✓ automatyczne pomiary: częstotliwość, okres, peak to peak, RMS, wartość średnia
- ✓ symulacja wirtualnej płyty czołowej oscyloskopu
- ✓ oparty na układach AnalogDevices, Burr-Brown, Xilinx
- ✓ w połączeniu z komputerem notebook - idealne stanowisko pomiarowe

PROGRAMATORY PAMIĘCI

Uniwersalne programatory VI-LAB, ERICA, Ps32

- ✓ Vi-LAB wirtualne laboratorium
- ✓ programator 1400 układów, ZIF 48Pin 0,3"-0,6"
- ✓ tester TTL, CMOS, PLD
- ✓ emulator czasu rzeczywistego (8MB-16Bit 27xxx, 62xxx, 24Cxx, 93Cxx, 25/95xxx)
- ✓ komunikacja port drukarkowy ECP
- ✓ samodzielne dodawanie nowych algorytmów język ISPA



Profesjonalne programatory XELTEK



SuperPRO 8000, 2000, 680, V, LX, 280, Z

- ✓ obsługa ponad 8000 układów
- ✓ modele z LCD pracujące bez komputera
- ✓ programatory wielokrotne o wydajności 1000 układów/h
- ✓ praca z układami większymi niż 100końcówek