

# LiveDesign w praktyce,

## część 3

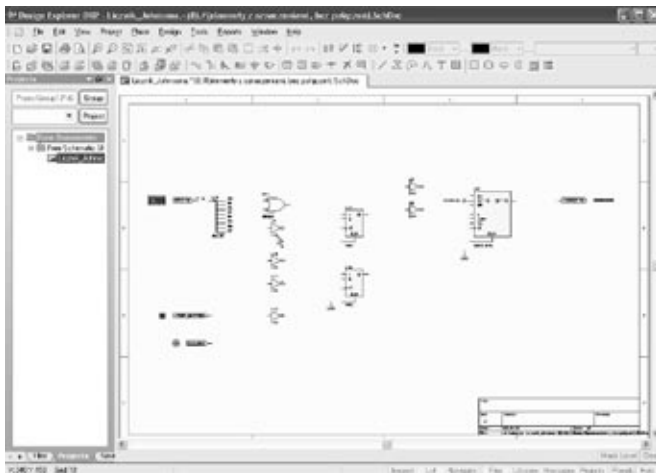


W poprzednim numerze zatrzymaliśmy się z przykładowym projektem układu licznika Johnsona na etapie rozmieszczania elementów. Schemat, pokazany na rys. 12 zawiera już wszystkie elementy, ponumerowane automatycznie, jest wyposażony w obiekty masy oraz specjalne porty, zapewniające komunikację z elementami płyty uruchomieniowej. Czas przejść do kolejnego etapu.

### Tworzymy połączenia...

...pomiędzy elementami schematu. Sieć połączeń można tworzyć na dwa sposoby – prowadząc linie połączeń (*wire*, *bus*) pomiędzy wyprowadzeniami elementów oraz za pomocą etykiet sieci (*net label*). Fizyczne połączenia, tworzone za pomocą przewodów (*wire*) i magistral (*bus*) łączą w jedną sieć obiekty na ich końcach. Ale podobny efekt można uzyskać, posługując się etykietami sieci (*net label*), które łączą w jedną sieć wszystkie punkty obwodu, opatrzone tą samą etykietą, pomimo braku fizycznego połączenia.

Wszystkie połączenia w naszym projekcie wykonamy jawnie, z wykorzystaniem przewodów i magistral, natomiast niektóre z nich zaopatrzymy w etykiety, które poprawią czytelność schematu



Rys. 12. Arkusze schematu z rozłożonymi elementami licznika Johnsona

*Kontynuujemy kurs projektowania układów programowalnych za pomocą systemu DXP 2004 firmy Altium. W bieżącym numerze zajmiemy się dokończeniem i konfiguracją pierwszego przykładowego projektu FPGA.*

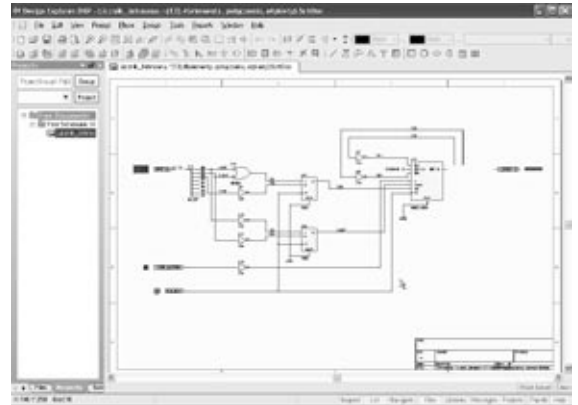
i ułatwią poruszanie się po projekcie.

Zaczynamy od połączeń przewodami (*wire*). Należy pamiętać, żeby nie mylić przewodów (*wire*) z liniami (*line*), które są obiektami rysunkowymi i nie tworzą połączeń elektrycznych!

Połączenie rozpoczynamy wybierając z menu menu *Place>Wire* (skrót: P, W), a następnie klikamy punkt na schemacie, w którym połączenie ma się zaczynać – zwykle port lub wyprowadzenie elementu. Przesuwamy kursor do punktu, w którym chcemy zacząć kolejny segment połączenia i klikamy ponownie, aż dojdziemy do innego portu lub wyprowadzenia elementu, który chcemy przyłączyć. Układanie połączeń możemy kontynuować lub przerwać, klikając prawy klawisz myszki lub naciskając *ESC*.

W trybie prowadzenia połączeń, możemy zmieniać styl połączenia, który ma wpływ na wygląd linii połączenia. Naciskając kombinację klawiszy *Shift+Spacja*, program przełącza się sekwencyjnie pomiędzy trybem łączenia pod kątem 90°, 45°, dowolnym kątem oraz trybem *Auto Wire*, w którym wskazujemy tylko punkty do połączenia, a program automatycznie wytycza trasę linii.

Prowadząc połączenia, należy zwracać uwagę, aby zapewnić prawidłowy styk przewodu z wyprowadzeniem elementu lub portu. Prawidłowe połączenie następuje w miejscu styku, który program wskazuje kursorem w kształcie powiększonego,



Rys. 13. Schemat licznika Johnsona z poprawionymi połączeniami i naniesionymi etykietami

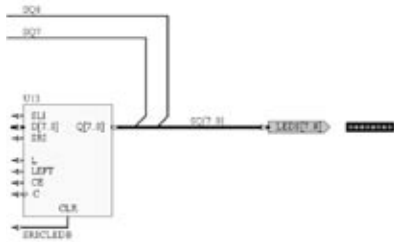
czwernego krzyża. Nie jest to trudne, ponieważ przy prawidłowych ustawieniach poruszamy się po siatce, a ponadto program sam „przyciąga” kursor do punktów styku, kiedy tylko zbliżymy się w ich pobliże.

Należy wykonać wszystkie połączenia, zwracając uwagę na miejsca, w których linie się krzyżują. Kiedy w miejscu przecięcia linii widać mały, okrągły punkt połączenia – miejsce takie stanowi połączenie elektryczne. W przeciwnym wypadku, połączenia niema. Program automatycznie wstawia punkty połączeń i powinny się one pojawić w miejscach, które widać na pokazanym schemacie (rys. 13).

### Oznaczamy połączenia...

...za pomocą etykiet sieci (*Net Label*), które poprawią czytelność schematu. Mimo, że w naszym przypadku nanoszenie etykiet nie jest konieczne, ponieważ wszystkie połączenia są wykonane jawnie, oznaczanie etykietami jest dobrą praktyką. Taki schemat jest bardziej czytelny, łatwiej się po nim poruszać i wykrywać błędy.

Etykiety umieszczamy wybierając z menu *Place>Net Label* (skrót: P, N). Obok znaku kursora pojawi się symbol etykiety. Można ją edytować, zanim zostanie położona na schemacie. Naciśnięcie klawisza *TAB* uruchamia okno dialo-



Rys. 14. Widok magistrali i wejść do magistrali

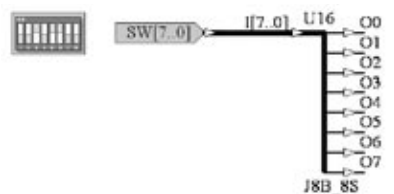
gowe *Net Label*. Zmieniamy nazwę etykiety np. na *LEFT* i klikamy *OK*, aby zamknąć okno dialogowe.

Kładziemy etykietę na schemacie w taki sposób, aby jej dolny, lewy róg (tzw. gorący punkt), dotykał miejsca, które chcemy oznaczyć. Kiedy dotykamy połączenia, kursor zmienia kształt na czerwony krzyż, który oznacza prawidłowy punkt styku.

Nanosimy etykiety w miejscach pokazanych na schemacie. Należy zwracać uwagę, aby nazwy etykiet były unikalne. Nie można również nanosić dwóch różnych etykiet, dla tego samego połączenia. Klikając prawy klawisz myszki lub *ESC*, opuszczamy tryb nanoszenia etykiet.

## Magistrale...

...uzupełniają pojedyncze połączenia w przypadkach, kiedy mamy do czynienia z grupą sygnałów. Prowadzenie połączeń magistralowych odbywa się podobnie, jak dla pojedynczych przewodów, ale trzeba pamiętać o kilku kwestiach. Przede wszystkim, należy oznaczać etykietami wszystkie magistrale oraz ich fragmenty, które nie zachowują ciągłości. Trzeba pamiętać również, że szerokość magistrali i łączonych obiektów powinna być taka sama. Istotne jest również to, że połączenia sygnałów obiektu i magistrali przebiegają zawsze od lewej strony, do prawej, więc inaczej zachowuje się magistrala oznaczona np. *D[0..7]*, a inaczej *D[7..0]*, choć obie posiadają identyczną szerokość i te same sygnały. W naszym projekcie wykorzystamy magistralę oznaczoną *SQ[7..0]* do połączenia portu LED do elementu *SR8CLEDB*, jak pokazano na **rys. 14**.



Rys. 15. Połączenie magistralowe pomiędzy przełącznikiem DIP i elementem *J8B\_8S*

Magistralę wybieramy z menu *Place>Bus* (skrót P, B) i prowadzimy identyczną techniką, jak pojedyncze połączenie. Następnie magistralę oznaczamy etykietą *SQ[7..0]*. Należy zawsze nadawać etykiety magistralom, ponieważ inaczej nie da się jasno określić, w jaki sposób magistrala łączy elementy na jej końcach.

Musimy jeszcze dodać wejścia do magistrali, jak pokazano na **rys. 14**. Wybieramy z menu *Place>Bus Entry* (skrót: P, U) i umieszczamy dwa wejścia do naszej magistrali *SQ[7..0]* z połączeń *SQ0* i *SQ7*. W tym trybie, korzystając z klawisza *SPACJI*, możemy obracać wejścia do szyny, aby dopasować odpowiedni kąt podłączenia. Klikając prawy klawisz myszki lub naciskając *ESC*, opuszczamy tryb nanoszenia wejść do magistrali.

Jeszcze jedną magistralę należy dodać pomiędzy przełącznikiem DIP i elementem *J8B\_8S*, jak widać na **rys. 15**.

## Sprawdzamy schemat...

...uruchamiając kompilację projektu. Podczas kompilacji program przeprowadza m.in. weryfikację projektu w oparciu o szereg kryteriów, które konfigurowujemy w zakładce *Error Reporting* okna dialogowego *Options for FPGA Project*, dostępnego z menu *Project>Project Options*.

Uruchamiamy kompilację, wybierając z menu *Project>Compile FPGA Project [nazwa projektu]*. Jeśli wystąpią istotne błędy, pojawią się one automatycznie w panelu *Messages*. Mniej ważne ostrzeżenia również pojawiają się w panelu *Messages*, jednak żeby je zobaczyć, musimy ręcznie wywołać panel, klikając zakładkę *System* u dołu okna projektu i wybierając *Messages*. Alternatywnie panel możemy włączyć z menu *View>Workspace Panels>System>Messages*. Klikając dwukrotnie każdą linię z informacją o błędzie, uzyskujemy dostęp do szerszej informacji na jego temat, z możliwością wskazania miejsca wystąpienia na schemacie.

## Konfigurujemy projekt...

...aby określić platformę sprzętową, na której będzie zaimplementowany. Wykorzystamy w naszym przykładzie płytę uruchomieniową *NanoBoard* z zamontowanym jednym z modułów FPGA, który zawiera układ Xilinx Spartan IIE *XC2S300E-6PQ208C*. Dodamy teraz konfigurację i tzw. pliki *constraint*, które określają numerację wypro-



Rys. 16. Wygląd okna dialogowego *Configuration Manager*

wadzeń i nazwę układu FPGA na płycie *NanoBoard*.

Wybieramy z menu polecenie *Project>Configuration Manager*, które uruchamia okno dialogowe *Configuration Manager For [nazwa projektu]* (**rys. 16**). Dodajemy konfigurację klikając przycisk *Add* w sekcji *Configurations* i nadajemy jej nazwę np. *NB\_SpartanIIE*, która w jasny sposób określa docelową implementację.

Teraz dodajemy plik *constraint* (wymuszeń projektowych) do naszej konfiguracji, klikając przycisk *Add* w sekcji *Constraints*. Wybieramy plik *NB1\_6\_XC2S300E-6PQ208.Constraint*, który jest zlokalizowany w folderze *...|Altium2004|Library\FPGA*. Trzeba jeszcze zaznaczyć kratkę obok dołączonego pliku *constraint*.

Po kliknięciu przycisku *OK*, okno dialogowe zostanie zamknięte, a w strukturze naszego projektu pojawi się nowy folder nazwany *Settings*, który zawiera dodany właśnie plik w folderze *Constraint Files*.

Plik możemy otworzyć i przeanalizować w oknie edytora tekstowego w środowisku DXP. Gdybyśmy chcieli zaimplementować projekt na innym układzie FPGA, np. Altera Cyclone, który również znajduje się w zestawie z płytą *NanoBoard*, należy dodać nową konfigurację. Otwieramy okno *Configuration Manager*, jak poprzednio i dodajemy nową konfigurację, klikając przycisk *Add*. Następnie, do nowej konfiguracji dodajemy plik *...|Altium2004|Library\FPGA\NB1\_6\_EP1C12Q240.Constraint*, który jest właściwy dla płyty *NanoBoard* z układem Altera Cyclone.

W podobny sposób, możemy przygotować konfiguracje projektu na inne platformy, np. na płytę uruchomieniową z zestawu ewaluacyjnego *LiveDesign* firmy Altium lub konfigurację dla naszej własnej płyty PCB, na której znajdzie się docelowo kość FPGA. Odpowiedni plik *constraint* można przygotować ręcznie, bazując na przykładach i dokumentacji.

Za miesiąc zajmiemy się programowaniem układu FPGA i uruchamianiem projektu.

**Grzegorz Witek, Evatronix**