

# Pamięci FRAM w zastosowaniach praktycznych, część 2



*Miesiąc temu opisywałem pamięć FRAM z interfejsem szeregowym będącą alternatywą dla popularnej 24C64. W tej części artykułu opowiem o innej odmianie pamięci FRAM – wyposażonej w interfejs równoległy. W artykule skupię się na różnicach, które napotka konstruktor dokonując wymiany pamięci RAM na jej ekwiwalent z rodziny FRAM.*

## Dlaczego FRAM?

Pamięci FRAM, aczkolwiek znane już od kilkunastu lat, dopiero teraz upowszechniają się dzięki uproszczeniu technologii ich produkcji. Przypomnijmy, że podstawową cechą tejże jest nieulotność (również w przypadku zaniku napięcia zasilania), przy jednocześnie bardzo dużej szybkości pracy, znacznie wyższej, aniżeli osiągają pamięci wykonane w technologii EEPROM czy Flash EEPROM. Można powiedzieć, że pamięć FRAM pracuje tak, jak statyczna pamięć RAM o zasilaniu bateryjnym, jednak do podtrzymania zawartości bateria nie jest potrzebna. Daje to duże korzyści przy budowie urządzenia elektronicznego, umożliwiając chociażby uniknięcie konieczności stosowania skomplikowanych układów ładujących akumulatory czy też przelączających zasilanie. Pozwala również na znaczny wzrost niezawodności urządzenia oraz obniżenie kosztów jego produkcji.

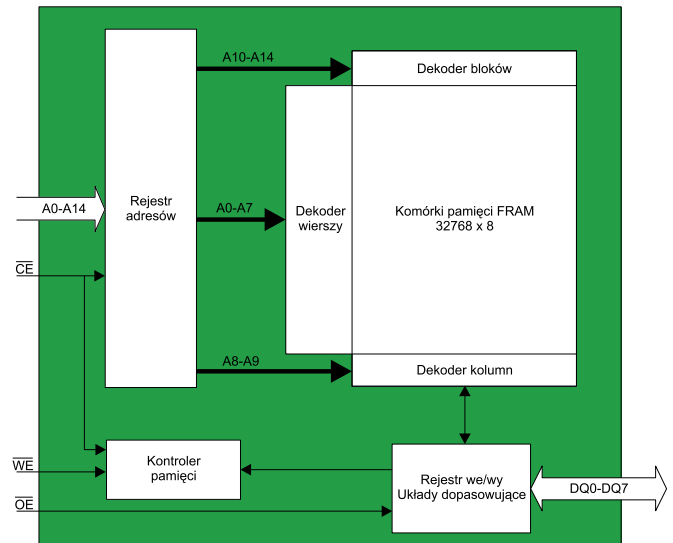
## Pamięć FM1808 (32k x 8 bit)

Producent pamięci FM1808 wyposażył ją w interfejs równoległy. Sche-

mat blokowy pamięci pokazano na **rys. 2**. O zaletach interfejsu równoległego nie trzeba nikogo przekonywać: szybki dostęp do danych, uproszczone funkcje zapisu i odczytu. Wadą jest konieczność wykonania całkiem sporej liczby połączeń. To jednak są cechy wspólne zarówno pamięci RAM, EEPROM jak i FRAM.

Budowa pamięci jest typowa: kontroler, dekodery wierszy i kolumn, układy driverów dopasowujących napięcia i prądy fizycznej struktury układu do otoczenia. Wewnętrznie pamięć zorganizowana jest w 32 bloki po 8 kb każdy. Pięć najbardziej znaczących bitów adresu wybiera jeden z 8 bloków do operacji zapisu/odczytu. Te działania odbywają się wewnątrz układu i nie mają wpływu na aplikację użytkownika, jednak ten chcąc bardziej efektywnie wykorzystać pamięć, może zorganizować dane w takie bloki, co ma duży wpływ na czas trwania operacji na komórkach pamięci oraz jej żywotność.

Wewnętrznie pamięć FRAM wykorzystuje mechanizm odtwarzania stanu ładunków (opis w pierw-



Rys. 2. Schemat blokowy pamięci FM1808

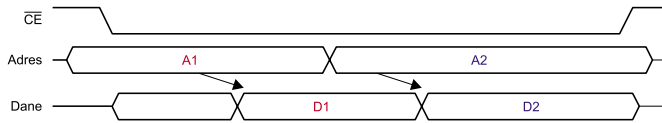
szej części artykułu). W związku z tym każda operacja zapisu czy odczytu wymaga przemieszczenia ładunku. Architektura pamięci bazuje na obszarach adresowanych za pomocą wierszy i kolumn. Każdy zapis i odczyt pociąga za sobą zmianę stanu ładunków dla danego wiersza. W pamięci FM1808 wiersz posiada długość 32 bitów. Każda następna „paczka” 4 bajtów powoduje użycie następnego obszaru wiersza. W związku z tym, czas funkcjonowania pamięci (pamiętajmy, że tak, jak pamięć EEPROM tak i FRAM ma bardzo dużą –  $10^{10}$ , ale ograniczoną liczbę zapisów) może być wydłużony przez zapis często zmieniających się danych w różnych wierszach.

## Zapis i odczyt danych

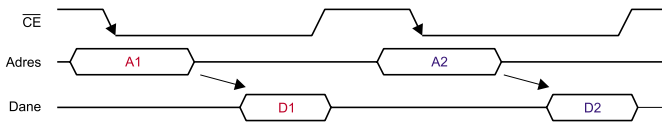
O ile poprzednio opisywana pamięć szeregowo funkcjonowała identycz-

nie, jak jej odpowiednik EEPROM (z tym, że znacznie szybciej), o tyle przy zastosowaniu równoległej pamięci FRAM, należy zwrócić uwagę na pewien szczegół. Typowo pamięć RAM przy odczycie, czy zapisie, jeśli pracuje w konfiguracji z pojedynczym układem pamięci, może mieć sygnał wyboru CE (Chip Enable) podłączony na stałe do masy i mimo wszystko poprawnie pracować. Kontroler pamięci RAM pozwala na to, aby sygnał wyboru CE pozostał aktywny nawet wówczas, gdy zmienia się adres na magistrali adresowej. Na **rys. 3** przedstawiono przykładowy przebieg sygnałów przy zapisie pamięci RAM. Oczywiście zazwyczaj sygnał CE podłączony jest do wyjścia dekodera adresów i steruje wyborem np. banku pamięci.

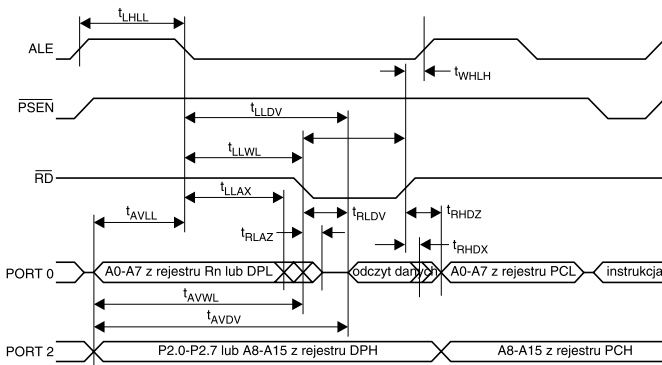
Nieco inaczej wyglądają przebiegi czasowe przy ob-



Rys. 3. Przebieg sygnału CE na tle adresów i danych podczas obsługi pamięci RAM



Rys. 4. Przebieg sygnału CE na tle adresów i danych podczas odczytu pamięci FRAM



Rys. 5. Przebiegi sygnałów przy zapisie danych do pamięci w obszarze XDATA (mikrokontroler 8051)

słudze pamięci FRAM. O ile adres i dane pojawiają się w identyczny sposób, to jednak opadające zbocze sygnału CE powoduje zapis adresu do wewnętrznego rejestru. Dopiero po tej operacji na szynie danych pojawić się mogą dane zapisywane do pamięci bądź też z niej odczytywane. Jest to podstawowa cecha różniąca implementacje obu rodzajów pamięci. Na rys. 4 pokazano przebiegi czasowe podczas dostępu do pamięci FRAM.

**Uwagi na temat realizacji praktycznej**

Różne wykorzystanie sygnału CE nieznacznie tylko komplikuje sterowania zapisem i odczytem pamięci. Oczywiście w przypadku programowej obsługi pamięci FM1808, poprawne generowanie sygnału CE nie nastręcza żadnych trudności. Wówczas to najczęściej adresy podłączone są do jednego

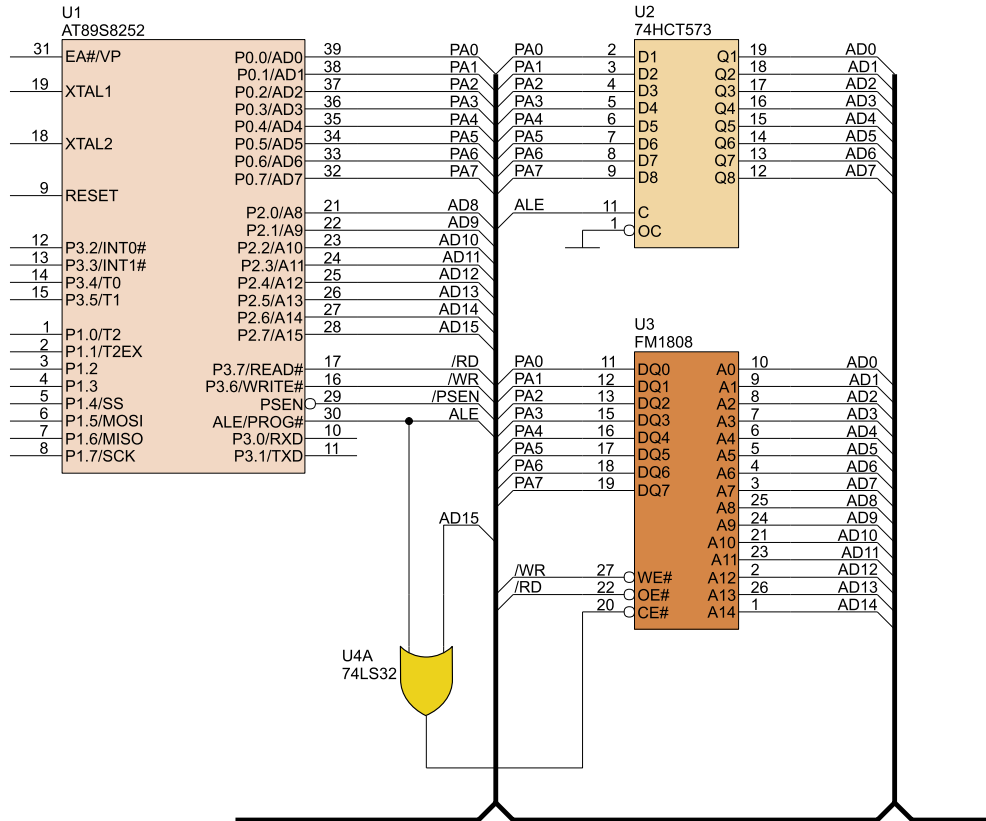
z portów mikrokontrolera, dane do drugiego, a sygnał CE to zupełnie odrębne wyprowadzenie, którym można dowolnie sterować. Nieco trudniej wydaje się być przy umieszczeniu pamięci w przestrzeni adresowej zewnętrznej pamięci danych mikrokontrolera.

Przyjrzyjmy się rys. 5. Pokazano na nim przebiegi czasowe sygnałów WR, ALE, PSEN oraz adresów i danych typowego mikrokontrolera z rodziny 8051 (Uwaga: CPU taktowane jest sygnałem zegarowym  $f_{osc}/12!$ ). Rysunek pochodzi z dokumentacji mikrokontrolera AT89S8252, bardzo popularnego w zastosowaniach amatorskich. Rysunek ilustruje przebiegi czasowe przy zapisie danych do pamięci zewnętrznej.

Łatwo jest zauważyć, że od zmiany stanu sygnału ALE na niski oznaczającej obecność ważnego adresu na magistrali adresowej, do zmiany stanu sygnału RD na niski oznaczającej żądanie odczytu danych, upływa czas t<sub>LLWL</sub> równy co najmniej  $3 \cdot t_{CLCL} - 50$  ns, co dla rezonatora kwarcowego 24 MHz daje wynik około 76 ns. Czas dostępu do danych w pamięci FRAM wynosi co najwyżej 70 ns po zmianie stanu sygnału OE na niski. W związku z tym podłączając sygnał wyjściowy RD mikrokontrolera do wejścia OE pamięci oraz łącząc CE z wyjściem dekodera adresów, bez większych trudności można dołączyć pamięć FRAM do własnego układu. Praktycznie w większości przypadków nie będzie to wymagać prawie żadnych zmian konstrukcyjnych. Przykład takiej aplikacji, gdzie pamięć FRAM podłączona jest od adresu 0 do 8000H pokazano na rys. 6. Pamięć dostępna jest przez obecne na liście rozkazów mikrokontrolera rozkazy MOVX. Zmiana sygnału CE generowana

Tab. 1.

Symbol	Parametr	Wartość	Czas trwania dla rezonatora kwarcowego 24MHz.
t <sub>CLCL</sub>	1/f <sub>osc</sub>	1/24 MHz	42 ns
t <sub>HLL</sub>	Czas trwania sygnału ALE	2 • t <sub>CLCL</sub> - 40 ns	44 ns
t <sub>WHLH</sub>	Czas od stanu wysokiego RD lub WR do stanu wysokiego ALE	t <sub>CLCL</sub> - 20 ns	22 ns
t <sub>LLDV</sub>	Czas od stanu niskiego ALE do odczytu danych	maks. 8 • t <sub>CLCL</sub> - 150 ns	186 ns
t <sub>RLRH</sub>	Czas trwania sygnału RD	6 • t <sub>CLCL</sub> - 100 ns	152 ns
t <sub>LLWL</sub>	Czas od stanu niskiego ALE do stanu niskiego RD lub WR	3 • t <sub>CLCL</sub> - 50 ns	76 ns
t <sub>WHLH</sub>	Czas trwania sygnału WR	6 • t <sub>CLCL</sub> - 100 ns	152 ns
t <sub>LLAX</sub>	Czas podtrzymania adresu po osiągnięciu stanu niskiego przez sygnał ALE	t <sub>CLCL</sub> - 20 ns	22 ns
t <sub>RLDV</sub>	Czas od zmiany stanu RD na niski do odczytu danych	5 • t <sub>CLCL</sub> - 90 ns	120 ns
t <sub>RLAZ</sub>	Czas od zmiany stanu sygnału RD na niski do zaniku adresu	0 ns	0 ns
t <sub>RHDZ</sub>	Czas do następnej operacji odczytu po sygnale RD	maks. 2t <sub>CLCL</sub> - 28 ns	76 ns
t <sub>RHDZ</sub>	Czas podtrzymania danych po sygnale RD	0 ns	0 ns
t <sub>AVLL</sub>	Czas od ustalenia się adresu do stanu niskiego sygnału ALE	t <sub>CLCL</sub> - 20 ns	22 ns
t <sub>QVWX</sub>	Czas od ustalenia się danych do zmiany sygnału WR	t <sub>CLCL</sub> - 20 ns	22 ns
t <sub>QVWH</sub>	Czas od ustalenia się danych do stanu wysokiego sygnału WR	7 • t <sub>CLCL</sub> - 120 ns	174 ns
t <sub>WHDX</sub>	Czas podtrzymania danych po sygnale WR	t <sub>CLCL</sub> - 20 ns	22 ns
t <sub>AVWL</sub>	Czas od ustalenie się adresu do stanu niskiego sygnału RD lub WR	4 • t <sub>CLCL</sub> - 75 ns	93 ns



Rys. 6. Schemat przykładowej aplikacji wykorzystującej pamięć FRAM FM1808

jest przez sumę logiczną sygnału ALE oraz adresu AD15 (bramka OR – 74LS32). Układ pamięci jest wybrany tylko wówczas,

gdy oba sygnały mają wartość logiczną „0”. Użycie bramki konieczne jest właśnie ze względu na pamięć FRAM, pamięć RAM obej-

dzie się bez niej z powodzeniem i w przypadku jej zastosowania, sygnał AD15 można podłączyć wprost do wejścia CE.

**Uwagi na temat zasilania**

Pamięć FM1808 pracuje poprawnie w zakresie napięć zasilania od 4,5 do 5,5 V (FM18L08: 3...3,6 V). Nie mniej jednak wewnętrzny kontroler pamięci w żaden sposób nie blokuje jej pracy, gdy napięcie zasilające nie ma wartości nominalnej. W związku z tym na aplikację użytkową spada konieczność kontroli poprawności napięcia zasilającego. Dla większości aplikacji typowe jest utrzymywanie procesora w stanie „reset”, jeśli napięcie spada poniżej pewnej dopuszczalnej wartości. W takiej sytuacji nie są konieczne żadne dodatkowe kroki przedsięwzięte w celu sprawdzenia czy napięcie zasilające mieści się w granicach tolerancji.

**Jacek Bogusz, EP**  
jacek.bogusz@ep.com.pl

**Dodatkowe informacje**

CIT International PL Sp. z o.o.  
53-015 Wrocław,  
al. Karkonoska 8  
tel. (71) 793 05 00  
e-mail: info@citworld.com,  
http://www.citworld.com

Całkiem nowa forma zamawiania Elektroniki Praktycznej

# Kiosk z Dostawą do Domu

To nie jest prenumerata! (szczegóły str. 119)

**POWER UFO I UFO LED**

China Semiconductor Corporation www.csctc.com.tw

**CIT INTERNATIONAL PL Sp. z o.o.**  
Dostawca komponentów elektronicznych -  
Generalny Dystrybutor firmy  
China Semiconductor Corporation

**Power Ufo i Ufo LED**

CIT International PL jest przedstawicielem lidera w branży optoelektronicznej CHINA SEMICONDUCTOR CORPORATION - producenta najwyższej jakości diod, w tym superjasnych Power Ufo I Ufo Led:

- jasność od 10 do 225 lm
- szeroka gama zastosowań
- kąt świecenia od 15 do 120 stopni
- niezawodne i wytrzymałe

Pozostały asortyment to diody: niestandardowe, standardowe, superjasne, podczerwone, fotodiody, fototranzystory, wyświetlacze siedmiosegmentowe, matryce diodowe, klasterki, żarówki diodowe.

**CHINA SEMICONDUCTOR CORPORATION**

CIT International PL, al. Karkonoska 8  
53-015 Wrocław, tel. (071) 7930500, faks (071) 7930501  
e-mail: info@citworld.com, www.citworld.com