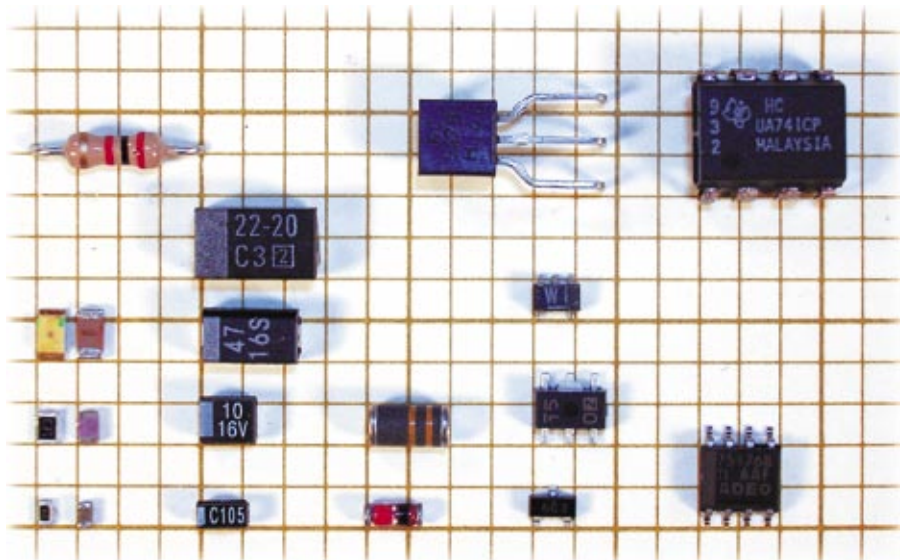


# Montaż elementów SMD, część 1

*Biorąc pod lupę współczesne, seryjne urządzenie elektroniczne stwierdzimy, że coraz trudniej doszukać się w nim tradycyjnych podzespołów przewlekanych. Dominacji techniki montażu powierzchniowego (SMT – Surface Mount Technology) opiera się jedynie część elementów dużej mocy, a także nieliczne podzespoły o znacznych gabarytach (duże kondensatory elektrolityczne) lub obciążające płytkę mechanicznie (złącza, przełączniki).*



O korzyściach płynących z zastosowania montażu powierzchniowego pisano wiele razy i chyba nie trzeba nikogo do nich przekonywać. W porównaniu z tradycyjnym montażem przewlekanych (TH – *Through Hole*) układy powierzchniowe charakteryzują się znacznie większą gęstością upakowania, wyższą maksymalną częstotliwością pracy, a także lepszą odpornością na wibracje. Montaż powierzchniowy w całości poddaje się automatyzacji, co oprócz obniżenia kosztów produkcji korzystnie wpływa również na niezawodność finalnego produktu.

Spojrzenie na projekty publikowane w EP, zarówno te pochodzące z pracowni zespołu redakcyjnego, jak i nadsyłane przez czytelników, prowadzi jednak do wniosku, że technologia montażu powierzchniowego bardzo opornie toruje sobie drogę w świadomości rodzimych konstruktorów. Niestety dotyczy to również urządzeń opracowywanych przez wiele małych, krajowych firm elektronicznych. Można sobie zadać zatem pytanie co skłania wielu projektantów do upartego trwania przy setkach otworów, nieśmiertelnych DIP-ach, tranzystorach TO-92 i długonogich rezystorach? Tym bardziej, że oferta i relacje cen nie tylko skłaniają, ale coraz częściej wręcz wymuszają korzystanie z technologii

SMT. Także lista firm oferujących usługi montażu kontraktowego jest na tyle obszerna, że ulokowanie zlecenia na wykonanie nawet niewielkiej serii płytek nie powinno stanowić obecnie istotnego problemu. Sądzę, że faktyczne przyczyny kryją się już we wcześniejszych etapach – począwszy od projektowania przez montaż i uruchamianie prototypu aż do przygotowania dokumentacji. Wydaje się, że występuje tutaj pewna bariera psychologiczna, oparta z jednej strony na trudności jaką sprawia poruszanie się w gąszczu nowych oznaczeń a z drugiej na przeświadczeniu o konieczności posiadania kosztownych narzędzi i szczególnych umiejętności praktycznych. Chciałbym, żeby ten artykuł, dostarczając niezbędnej wiedzy praktycznej przyczynił się do zniwelowania istniejącej bariery. Trzeba jednak zdać sobie sprawę, że nośność czasopisma, jak również zasób wiedzy autora są bardzo skromne w porównaniu z rozległością tematu. Dlatego na wstępie musimy przyjąć pewne założenia precyzujące obszar zainteresowań.

Niniejszy tekst kieruję przede wszystkim do praktyków zajmujących się projektowaniem, uruchamianiem prototypów i ew. produkcją jednostkowych urządzeń. Zarówno w działalności hobbystycznej, jak i za-

wodowej, ale prowadzonej w realiach typowych dla małej, często jednoosobowej firmy, mamy do czynienia z podobnymi, w pewnym sensie sprzecznymi uwarunkowaniami:

- Marzeniem każdego projektanta jest możliwość swobodnego korzystania z jak najszerszej gamy układów – również dzięki łatwości montażu. Rosnący odsetek układów scalonych produkowanych wyłącznie w wersjach SMD potrafi jednak tę swobodę poważnie ograniczyć.
- Jednostkowa skala produkcji wyklucza zlecenie montażu u zewnętrznego usługodawcy lub niewspółmiernie podnosi koszty takiego zlecenia.
- Konstruktor ma do dyspozycji zazwyczaj bardzo ograniczone zasoby warsztatowe, co wynika zarówno ze skromnego budżetu, jak i z niewielkiego wykorzystania sprzętu. Trudno bowiem uzasadnić zakup np. pieca do lutowania rozpliwowego w sytuacji, gdyby miał on posłużyć do zmontowania zaledwie kilku lub kilkunastu płytek miesięcznie.
- Uruchamianie prototypów zazwyczaj wiąże się z potrzebą przeróbek w układzie lub wymiany uszkodzonych elementów – własnymi siłami lub z pomocą zakładu usługowego. Pół biedy gdy

odpowiedni zakład znajduje się w pobliżu. Jednak już odległość kilkudziesięciu km lub konieczność wysyłki mogą postawić pod znakiem zapytania sens całego projektu. Dlatego najlepiej, żeby takie zmiany dawało się wykonać *ad hoc* bez potrzeby wstawiania od stołu warsztatowego.

- Montaż ręczny charakteryzuje się zmiennością parametrów i niestety nie jest wolny od błędów. Szczególnie w przypadku podzespołów SMD mogą to być błędy niewidoczne gołym okiem, ale istotnie wpływające na jakość połączeń. Jednak od prototypów oczekuje się zazwyczaj mniejszej niezawodności i krótszego czasu użytkowania niż w przypadku wyrobów finalnych. Z kolei tryb w jakim powstają urządzenia jednostkowe stwarza okazję do dokładnej oceny poprawności montażu i solidnego przetestowania, co w konsekwencji również zmniejsza ryzyko pozostawienia niewykrytego uszkodzenia.

Biorąc pod uwagę wymienione warunki zakładam, że skoncentrujemy się przede wszystkim na ręcznym montażu i demontażu układów SMD jaki można przeprowadzić w warsztacie, potencjalnie dostępnym dla zaawansowanego amatora lub małej firmy. Zastanowimy się także jakie koszty trzeba ponieść, żeby móc sięgnąć po konkretne typy obudów. Pamiętajmy jednak, że cały czas mówimy o montażu jednostkowym i to przede wszystkim układów prototypowych, a więc godzimy się z większą pracochłonnością i ograniczonym zaufaniem do osiągniętych rezultatów.

Drugie z koniecznych założeń polega na określeniu zakresu obudów SMD leżących w zasięgu możliwości amatora (podobnie jak w przypadku domowych metod wytwarzania PCB, pisząc o amatorach, mam na myśli osoby pozbawione profesjonalnego zaplecza warsztatowego, co jednak w żaden sposób nie determinuje wagi i złożoności realizowanych projektów). Przyjmijmy, że będziemy zajmować się wyłącznie podzespołami, których wyprowadzenia po zamontowaniu układu są widoczne i dają się obejrzeć gołym okiem. Założenie to automatycznie wyklucza z obszaru naszych zainteresowań licznie re-

prezentowaną rodzinę „kulkowych” układów BGA (*Ball Grid Array*), obudowy „beznóżkowe” (oznaczenie m.in. jako: QFN – *Quad Flat No-leads*, MLP – *Micro Leadless Package*, LLC – *Leadless Leadframe Chip package*), a także pozostałe skrajnie zminiaturyzowane obudowy zaliczane do klasy CSP (*Chip Scale Package*). Pominiemy również obudowy typowe dla zastosowań specjalnych (militarnych, kosmicznych itp.), nieosiągalne dla zwykłego śmiertelnika. Mogłoby się wydawać, że tracimy w ten sposób z pola widzenia niemal całą awangardę współczesnej elektroniki. W obszarze naszych zainteresowań, oprócz typowej „drobnicy” pozostaje jednak szeroka gama układów scalonych umieszczonych w obudowach z rodzin SOP i QFP. Pomijając chipy o bardzo dużej liczbie wyprowadzeń, znaczna część układów scalonych montowanych w obudowach klasy BGA ma również swoje klasyczne, „nóżkowe” odpowiedniki.

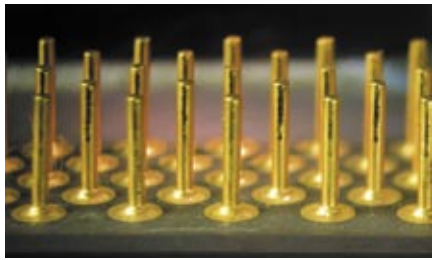
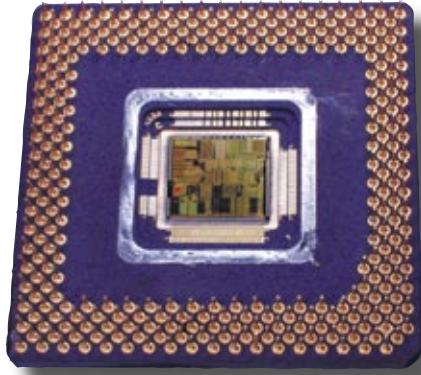
Osoby zainteresowane sięgnięciem do montażu powierzchniowego, szukając pomocy na forach internetowych, zadają zazwyczaj podobnie brzmiące pytania: „Chcę przymierzyć się do montażu SMD. Jaką stacją lutowniczą powinienem kupić? Jakie układy będę mógł nią montować?”. Znamiennym wydaje się fakt, że niemal zawsze dyskusja toczy się wokół marek, cen i jakości lutownic, natomiast rzadko zahacza o równie istotne akcesoria pomocnicze. Tymczasem właśnie te lekceważone drobiazgi mogą w praktyce zadecydować o wykonalności operacji. Biorąc pod uwagę poczynione wcześniej założenia, jestem skłonny twierdzić, że po nabyciu wprawdy, w większości przypadków wystarczy posłużyć się jakąkolwiek, średniej mocy lutownicą z odpowiednio ukształtowanym, uziemionym grottem. Natomiast niedoceniane dodatki, takie jak np. zestaw pęset, dobrej jakości lupa, a przede wszystkim odpowiedni topnik mogą zadecydować o powodzeniu montażu w ogóle.

Zanim usiądziemy do stołu montażowego, zacznijmy jednak omówienia podstawowej systematyki i przeglądu najczęściej używanych obudów SMD. Praktyczna znajomość rodzajów obudów i stosowanych oznaczeń odda nieocenione

usługi, przede wszystkim:

- Przy przeglądaniu list katalogowych i cenników dystrybutorów. Ten sam typ układu scalonego występuje najczęściej w kilku wersjach różniących się literowym sufiksem i reprezentującym różne wykonania. Umiejętność wyobrażenia sobie wyglądu elementu na podstawie symbolicznego oznaczenia ułatwia dokonanie szybkiego wyboru właściwej wersji.
- Podczas projektowania płytki drukowanej. Znajomość logiki tkwiącej w oznaczeniach przyspieszy dobrane pasującego, lub najbardziej zbliżonego elementu z biblioteki CAD-a używanego do projektowania płytek drukowanych.

Pojęcie „systematyka” sugeruje, że mamy do czynienia z bytem uporządkowanym i poddającym się logicznemu opisowi. I rzeczywiście – zdecydowana większość stosowanych obudów ma rejestrację zatwierdzoną, przez jedną z instytucji standaryzacyjnych np. JEDEC (*Joint Electron Device Engineering Council*) lub JEITA (*Japan Electronics and Information Technology Industries Association*). Wiele z funkcjonujących w powszechnej świadomości oznaczeń, takich jak TO-92 lub TO-220 to w istocie identyfikatory opublikowanych przez JEDEC dokumentów zawierających dokładne rysunki wymiarowe. Niestety, mimo istnienia standardów, każda z firm promuje przede wszystkim oznaczenia własne – zwłaszcza gdy jest autorem danej konstrukcji. Dlatego będziemy musieli się przyzwyczaić do tego, że identyczny (lub zbliżony z punktu widzenia projektu PCB) typ obudowy może mieć kilka równoważnych nazw. Lub wręcz przeciwnie – do tego, że między obudowami różnych producentów, noszącymi podobne oznaczenia firmowe, występują subtelne, lecz istotne różnice. Na domiar złego, liczba wersji obudów SMD znajdujących się w czynnym użyciu, jest zdecydowanie większa niż miało to miejsce w technice tradycyjnej. Z tego punktu widzenia, szczególnej wartości nabierają końcowe – często lekceważone – strony kart katalogowych zawierające rysunki wymiarowe, a także równoważne oznaczenia obudów nadane przez instytucje standaryzacyjne. Znajomość standardowego symbolu zdecydowanie ułatwia szu-



Fot. 1. Obudowa PGA (Pin Grid Array)

kanie i uzgadnianie odpowiedników. Dużą pomocą w rozstrzygnięciu ew. wątpliwości służy portal organizacji JEDEC ([www.jedec.org](http://www.jedec.org)) udostępniający, po bezpłatnej rejestracji, elektroniczne wersje wszystkich opublikowanych dokumentów. Szczególnie godna uwagi jest publikacja JEP-95 „JEDEC registered and standard outlines for solid state and related products” (<http://www.jedec.org/download/pub95/default.cfm>) – zawierająca usystematyzowane dane obudów większości obecnych na rynku podzespołów półprzewodnikowych. Rozpoczynając korzystanie z zasobów JEDEC warto zapoznać się z przyjętą konwencją oznaczeń. Znając np. symbol DO-213AC (miniMELF) należy szukać dokumentu o nazwie DO-213 a następnie, w jego treści, szczegółowych danych wariantu AC danej obudowy.

Bezpowrotnie minęły czasy, gdy pojęcie „układ scalony” budziło automatyczne skojarzenie z obudową DIP. Aktualna rozpiętość liczby wyprowadzeń, mieszcząca się w przedziale od dwóch do grubo ponad tysiąca powoduje, że nie da się sprowadzić tej grupy obudów do wspólnego mianownika. Zatarciu uległa granica pomiędzy obudowami tranzystorów i niewielkich układów scalonych. W typowo „tranzystorowych” obudowach SOT-23 i pokrewnych umieszcza się m.in. źródła referencyjne lub scalone generatory

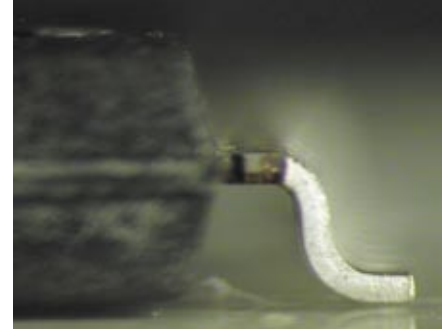
sygnału zerującego, natomiast w ich 5 i 6-nóżkowych wersjach – wzmacniacze operacyjne, pojedyncze bramki logiczne, a nawet mikrokontrolery (Microchip PIC10 w SOT-26). Jednocześnie dyskretne tranzystory MOSFET małej mocy bywają umieszczane w „scalonych” obudowach SO-8, wykorzystując do tego samego celu po kilka zwartych nóżek.

Istniejące obecnie podziały w konstrukcji obudów SMD mają swoje źródła pochodzące jeszcze z okresu montażu przewlekanego. Tendencji do powiększania liczby wyprowadzeń przez dodawanie kolejnych par do standardowych, dwurzędowych obudów DIP stało na drodze nadmierne wydłużanie ścieżek sygnałowych, a także niewystarczająca mechaniczna sztywność smukłej konstrukcji. W praktyce zatrzymano się na rozmiarze DIP40 a jedynie nieliczne firmy stosowały obudowy DIP64 o standardowym rastrze 0,100” (2,54 mm) i nieporęcznych gabarytach lub *shrink*-DIP64 o rastrze zawężonym do 0,070” (1,778 mm). Dalsze działania konstruktorów zostały zatem skierowane w dwóch kierunkach:

- powrocie do kształtu zbliżonego do kwadratu i umieszczeniu wyprowadzeń na wszystkich czterech bokach. Z tego kierunku wywodzą się m.in. obudowy PLCC, które pozwoliły na ulokowanie w rastrze 1,27 mm (0,05”) max. 84 wyprowadzeń.
- rezygnacji z układu rzędowego (*In-line*) na rzecz matrycy wyprowadzeń (*Grid Array*). Przykładem mogą tu być np. kilkunóżkowe obudowy PGA (*Pin Grid Array*) znane m.in. z wielu serii procesorów PC – począwszy od rodziny 486 (fot. 1).

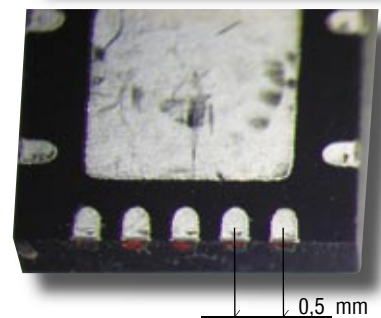
Zmiana techniki montażu a w konsekwencji wzrost upakowania nie przeszkodziły jednak utrwaleniu istniejącego podziału na trzy zasadnicze klasy:

- obudowy dwurzędowe wywodzące się w prostej linii z rodziny DIP, a noszące w technologii SMT nazwy zawierające wspólny rdzeń SO (*Small Outline*). Początkowo były to bliźniacze względem DIP obudowy SOIC (SO-xx) a następnie stopniowo zagęszczane i spłaszczane obudowy z rodziny SOP (*Small Outline Package*) oznaczane

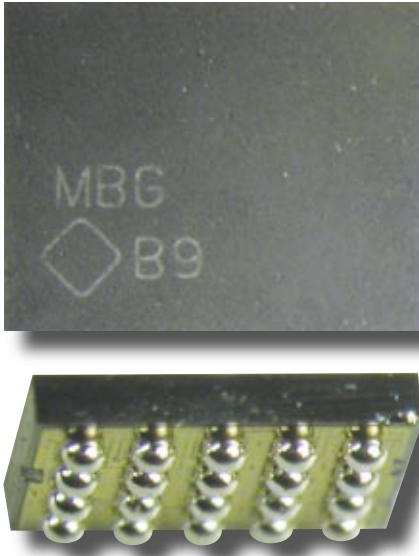


Fot. 2. Wyprowadzenie typu *gull-wing* (fragment obudowy SOP)

- m.in. PSOP (*Plastic...*), SSOP (*Shrink...*), TSOP (*Thin...*), VSOP (*Very Thin...*).
- płaskie obudowy prostokątne (najczęściej kwadratowe) z wyprowadzeniami rozmieszczonymi na czterech bokach i zawierające w oznaczeniach literę Q (*Quad*). Wśród nich najliczniej reprezentowane są obudowy z rodziny QFP (*Quad Flat Pack*) takie jak np. PQFP, TQFP, VQFP wyposażone w płaskie nóżki, wystające poza obrys korpusu i uformowane w kształcie przypominającym skrzydło mewy (stąd też pochodzi ich ang. nazwa *gull-wings* fot. 2). Obecnie położono nacisk na rozwój silnie zminiaturyzowanych obudów „beznóżkowych” posiadających płaskie wyprowadzenia ukryte



Fot. 3. Obudowa QFN (Quad Flat Noleads) - przereźnik 74AUC74



Fot. 4. Obudowa BGA (Ball Grid Array)

w całości pod plastikowym korpusem, reprezentowanych m.in. przez rodzinę QFN (Quad Flat Noleads) (fot. 3).

– obudowy z matrycowym układem wyprowadzeń (Grid Array) reprezentowane w dziedzinie SMD przez bardzo liczną rodzinę BGA (Ball Grid Array – fot. 4). Wspólną cechą łączącą obudowy BGA jest wykonanie wyprowadzeń w postaci kulek stopu lutowniczego ulegających (najczęściej) przetopieniu podczas montażu.

Poruszając się w obszarze popularnych podzespołów powszechnie dostępnych na sklepowych półkach raczej nie napotkamy większych problemów. Zdecydowana większość z nich (np. standardowych układów logicznych o umiarkowanej liczbie wyprowadzeń itp.) została opracowana co najmniej dekadę temu i mieści się w zaledwie kilku typowych obudowach. Natomiast dla osób zamierzających korzystać z produktów bardziej wyrafinowanych, zwłaszcza tych pochodzących z ostatnich lat, nie mam niestety dobrych wiadomości. Presja na wytwarzanie układów o coraz większej

liczbie wyprowadzeń upakowanych na malejącej powierzchni, powoduje wprowadzanie na rynek trudnej do ogarnięcia liczby nowych opracowań. Każdy z producentów wykazuje przy tym zrozumiałą skłonność do podkreślania własnych osiągnięć, m.in. za pomocą stosowania odrębnych nazw, często mających status zarejestrowanych znaków towarowych. Jeśli uwzględnimy fakt, że w każdej z rodzin obudów możliwe są dodatkowo specjalne wykonania służące poprawie skuteczności odprowadzania ciepła, różne sposoby montażu struktury (standardowy – podłożem do dołu, lub odwrócony Flip Chip), weźmiemy pod uwagę nowo wprowadzane wykonania bezołowiowe, to stwierdzimy, że liczba stosowanych wersji sięga setek a po uwzględnieniu odmian wymiarowych i rozbieżności pomiędzy systemami oznaczeń różnych producentów uzyskuje się ogromną liczbę kombinacji wyrażaną wręcz w tysiącach.

Nadmiernej anarchizacji w tej dziedzinie ma zapobiegać wprowadzenie przez JEDEC standardu JES-D30 ustalającego jednolite zasady tworzenia nazw obudów i znaczenie poszczególnych pojęć. Zakres objęty tym dokumentem jest bardzo szeroki i oprócz układów scalonych obejmuje również obudowy elementów dyskretnych, przyrządów mocy, a nawet podzespołów optoelektronicznych. Twórcy standardu dołożyli starań, żeby w jak największym stopniu zasymilować nazwy już istniejące. Dzięki temu większość wcześniej używanych określeń zachowała swoje znaczenie. Osoby zainteresowane kompletną listą symboli odsyłam do lektury JESD30, natomiast tutaj przytoczymy kilka najczęściej spotykanych pojęć wyjaśniając znaczenie jakie przypisano im w standardzie.

Trzon nazwy obudowy stanowi trzyliterowe oznaczenie podstawowego typu złożone z dwuliterowe-

go oznaczenia kształtu korpusu i jednoliterowego prefiksu kodującego rozmieszczenie wyprowadzeń albo jednoliterowego sufiksu niosącego informację o kształcie wyprowadzeń. Wśród dwuznakowych oznaczeń kształtu znajdują się m.in.:

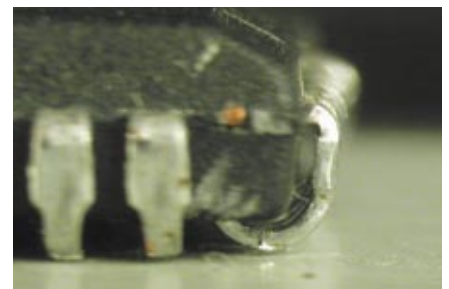
- **SO** – *Small Outline* – obudowa prostokątna z wyprowadzeniami rozmieszczonymi wzdłuż dwóch równoległych krawędzi.
- **QF** – *Quad Flatpack* – obudowa prostokątna z wyprowadzeniami umieszczonymi wzdłuż trzech lub (najczęściej) czterech boków.
- **GA** – *Grid Array* – obudowa prostokątna z wyprowadzeniami rozmieszczonymi w układzie regularnej matrycy zajmującej całą dolną płaszczyznę korpusu.

Znajdziemy tu również takie, znane skądinąd symbole jak:

- **IP** – *In-Line Package*,
- **IM** – *In-Line Module*.

Jednoliterowy przedrostek kodujący rozmieszczenie wyprowadzeń możemy odnaleźć m.in. w oznaczeniach:

- **Sxx** (*Single*) – wyprowadzenia umieszczone w jednym rzędzie. Np. SIP (*Single In-Line Package*) lub SIM (*Single In-Line Module*) znane m.in. z modułów pamięci SIMM,
- **Dxx** (*Dual*) – wyprowadzenia w dwóch rzędach zajmujące przeciwległe boki obudowy, np. DIP (*Dual In-Line Package*) lub DIM (*Dual In-Line Module*) – znane m.in. z modułów pamięci DIMM posiadających dwa rzędy niezależnych kontaktów po obu stronach płytki drukowanej,
- **Qxx** (*Quad*) – wyprowadzenia na czterech bokach prostokątnego korpusu,
- **Bxx** (*Bottom*) – wyprowadzenia skierowane w stronę płaszczyzny posadowienia układu. Określenie to wprowadzono przede wszystkim w celu zachowania w niezmiennie-



Fot. 5. Wyprowadzenie typu J (fragment obudowy PLCC)

Tab. 1. Zalecane przez JEDEC przedziały grubości obudów

Symbol	Nazwa	Wysokość obudowy A [mm]	
–	Standard	A >1,70 mm	
L	Low	A <=1,70 mm	A >1,20 mm
T	Thin	A <=1,20 mm	A >1,00 mm
V	Very thin	A <=1,00 mm	A >0,80 mm
W	Very,very thin	A <=0,80 mm	A >0,65 mm
U	Ultra thin	A <=0,65 mm	A >0,50 mm
X	Extremely thin	A <=0,50 mm	

**Tab. 2. Zalecane przez JEDEC nazwy obudów w zależności od gęstości rozmieszczenia wyprowadzeń**

Typ obudowy	Symbol	Nazwa	Raster (e)
DIP, SIP, PGA	E	Enlarged	$e > 0,100''$ (2,54 mm)
–,–	–	Standard	$e \leq 0,100''$ (2,54 mm) $e > 0,070''$ (1,78 mm)
–,–	S	Shrink	$e \leq 0,070''$ (1,78 mm)
DSO(SOP), SOJ	E	Enlarged	$e > 1,27$ mm
–,–	–	Standard	$e \leq 1,27$ mm $e > 0,65$ mm
–,–	S	Shrink	$e \leq 0,65$ mm
QFP	E	Enlarged	$e > 1,00$ mm
–,–	–	Standard	$e \leq 1,00$ mm $e > 0,50$ mm
–,–	F	Fine	$e \leq 0,50$ mm
BGA, LGA	E	Enlarged	$e > 1,50$ mm
–,–	–	Standard	$e \leq 1,50$ mm $e > 1,00$ mm
–,–	F	Fine	$e < 1,00$ mm

nej postaci ugruntowanego skrótu BGA pochodzącego od zwyczajowej nazwy *Ball Grid Array*”,

- **Pxx** (*Perpendicular*) – wyprowadzenia prostopadłe do płaszczyzny posadowienia. Nazwa ta, podobnie jak w przypadku BGA jest kompromisem służącym zachowaniu utrwalonego skrótu PGA pochodzącego od zwyczajowej nazwy *Pin Grid Array* (fot. 1).

Alternatywnie nazwa obudowy może zawierać jednoliterowy przyrostek informujący o kształcie wyprowadzeń. Najczęściej spotkamy się z oznaczeniami:

- **xxN** (*NoLeads*) – obudowy „beznóżkowe”, tzn. z wyprowadzeniami wyrównanymi do obrysu korpusu. Przykładem będą tutaj wspomniane obudowy QFN (fot. 2),
- **xxJ** (*J-shaped*) – wyprowadzenia w kształcie litery „J” podwiniętej pod korpus obudowy. Znane np. z obudów SOJ (liczne układy pamięci DRAM) lub QFJ noszących potoczną nazwę PLCC (fot. 5),
- **xxC** (*C-shaped*) – wyprowadzenia w kształcie litery „C” podwiniętej



Fot. 6. Wyprowadzenie typu C (dioda SMA)

pod korpus obudowy. Stosowane np. w obudowach TSOC a także w diodach SMD średniej mocy np. SMA itp. (fot. 6).

W tym miejscu dają znać o sobie niespójności pomiędzy standardem a oznaczeniami zwyczajowymi. Pierwsza z nich dotyczy, najczęściej stosowanych, wyprowadzeń typu *gull-wing* (fot. 2). Według zapisów standardu powinno się je oznaczać symbolem „G” i oznaczenie to widnieje w pełnych symbolach obudów stosowanych w dokumentach JEDEC. Taki właśnie kształt pinów mają popularne obudowy: dwurzędowe **SOP** (ozn. DSO wg JESD30) oraz czterostronne **QFP** (zaaprobowana pod tą samą nazwą przez standard). Potraktowanie litery „P” jako przyrostka oznaczającego kształt wyprowadzeń prowadziłoby w tym kontekście do błędu. Także powszechnie stosowane nazwy zwyczajowe: **SOD** (*Small Outline Diode*) i **SOT** (*Small Outline Transistor*), mimo pozornie podobnego formatu, nie zawierają zakodowanej informacji o kształcie wyprowadzeń.

Wprowadzając na rynek układy scalone w coraz cieńszych obudowach producenci podkreślali ten fakt dodając w nazwie określenia *Low Profile* lub *Thin*. Standard JEDEC przejął to nazewnictwo przyporządkowując stosowanym pojęciom jednoznaczne przedziały wymiarowe (tab. 1).

Przejsie na montaż powierzchniowy pozwoliło na znaczne zagęszczenie końcówek. Początkowo dwukrotne tzn. do kroku 1,27 mm (50 mils), stopniowo zmniejszanego, w miarę rozwoju technologii wytwarzania płytek drukowanych i precy-

zji montażu. Obecnie w scalonych układach SMD można spotkać następujące, wartości rastra: **1,27 mm (0,05”)**, 1,25 mm, 1,00 mm, 0,95 mm, **0,80 mm**, 0,75 mm, **0,65 mm**, 0,635 mm (0,025”), 0,55 mm, **0,50 mm**, 0,40 mm. Jak widać liczba zarejestrowanych rastrow przekracza dziesięć, co oczywiście nie ułatwia życia konstruktorom. Na szczęście w obudowach leżących w obszarze naszych zainteresowań zazwyczaj stosuje się jedną z kilku wartości wyróżnionych pogrubionym drukiem. Stopień upakowania wyprowadzeń znajduje swoje odbicie w nazwach obudów zawierających przymiotniki *Shrink* lub *Fine*. Również te określenia zostały włączone do standardu JEDEC. Jednak w tym wypadku konkretne wartości liczbowe są różne, w zależności od rodziny do której się odnoszą (tab. 2).

Z punktu widzenia elektronika, zainteresowanie zewnętrznymi gabarytami układów scalonych ma zasadniczo jeden cel: zaprojektowanie poprawnego obwodu drukowanego. Tradycyjny montaż przewlekany zapewnia konstruktorowi pod tym względem pewien komfortowy margines bezpieczeństwa. Drobne niezgodności wymiarowe, wynikające np. z niedokładnego doboru elementu bibliotecznego zwykle nie powodują katastrofy. Uginające się drutowe wyprowadzenia ratują fuzerkę, a płytkę zazwyczaj udaje się poskładać, chociaż być może kosztem kilku dosadnych westchnień i dodatkowego nakładu pracy. SMT takich błędów niestety nie toleruje. Krótkie, sztywne i gęsto upakowane wyprowadzenia muszą z wąską tolerancją trafiać centralnie na właściwe pola, a błąd w projekcie często kwalifikuje gotową płytkę do umieszczenia w koszu na śmieci.

Wprawdzie praktyka nakazuje zweryfikowanie zgodności posiadanej fizycznej obudowy z jej wirtualnym, bibliotecznym odpowiednikiem przez przyłożenie układu scalonego do kontrolnego wydruku mozaiki pół lutowniczych, lecz niestety sposób ten zawodzi w przypadku obudów o najmniejszych wartościach rastra. Ponadto kontrolny wydruk warstwy miedzi (*TopLayer*, *BottomLayer*) zazwyczaj nie uwidacznia krawędzi maski przeciwlutowej (*Soldermask*), a jak zobaczymy w

tym miejscu również może się kryć istotne źródło błędów.

Pierwszą trudnością z jaką trzeba się zmierzyć przeglądając biblioteki PCB w poszukiwaniu odpowiedniego typu obudowy jest niespójność stosowanych oznaczeń. Z zasady w kartach katalogowych podzespołów można znaleźć nazwy obudów, a na ich ostatnich stronach także rysunki wymiarowe. Jednak nie ma róży bez kolców. Zazwyczaj nazwa widniejąca w katalogu jest tylko synonimem handlowym uzupełnionym ew. o oznaczenie według nomenklatury stosowanej wyłącznie przez danego producenta. Również rysunki wymiarowe miewają postać uproszczoną, pozbawioną ważnych szczegółów. Dlatego zdarza się, że w poszukiwaniu pełnej dokumentacji

niezbędnej do jednoznacznej identyfikacji i ewentualnego zaprojektowania własnego wzoru pół lutowicznych trzeba sięgnąć głębiej do katalogów firmowych konfrontując ich zawartość z treścią norm. Posłużmy się przykładem praktycznym. Firma Analog Devices w karcie katalogowej przetwornika AD5344 podaje nazwę obudowy TSSOP28 i jej firmowe oznaczenie RU-28. Wstawienie do projektu PCB, bez zastanowienia, pierwszego napotkanego obiektu bibliotecznego o nazwie zbliżonej do TSSOP28, z dużym prawdopodobieństwem skończy się kosztowną porażką. Według dokumentu JEDEC MO-153 identyczną nazwę zwyczajową może posiadać dowolny z sześciu (sic!) 28-nóżkowych wariantów obudowy R-PDSO-G/TSSOP o różnych

szerokościach korpusu (4,40/6,10/8,0 mm) i/lub rozstawie wyprowadzeń (0,65/0,50/0,40 mm). Jak widać, poszczególne warianty różnią się zasadniczo i nie może być mowy o przypadkowej zgodności. Wprawdzie w karcie katalogowej przetwornika widnieje zwymiarowany rysunek, ale dopiero odszukanie na internetowej stronie producenta dokładnego opisu obudowy RU-28 (wg nomenklatury AD), zawierającego jawne odwołanie do wariantu JEDEC MO-153AE, rozwiewa wszelkie wątpliwości.

Uzbrojeni w podstawową wiedzę na temat obowiązującego nazewnictwa, za miesiąc dokonamy szczegółowego przeglądu najważniejszych obudów.

**Marek Dzwonnik, EP**  
marek.dzwonnik@ep.com.pl

**Prenumeratę Elektroniki Praktycznej najwygodniej zamawiać SMS-em!**

Wyślij SMS o treści **PREN** na numer **0695458111**,  
my oddzwonimy do Ciebie i przyjmemy Twoje zamówienie.  
(koszt SMS-a według Twojej taryfy).



**Altium**  
**Nexar 2004**

**Protel 2004**  
**Circuit Studio 2004**

**CAMtastic 2004** TASKING



**evatronix**  
sztuka komputerowego tworzenia

**Nexar 2004**

**Szybka i prosta droga do systemu na chipie!!!**

- wystarczy schemat, by otrzymać logikę dla FPGA/PDL (nawet bez znajomości języka HDL)
- możliwość tworzenia sprzętu i oprogramowania w jednym środowisku programowym
- gotowe procesory (8051, Z80, PIC165, TSK3000) oraz układy peryferyjne

Przy zakupie programu **Protel 2004** lub **Nexar 2004** otrzymasz w prezencie **Analizator Stanów Logicznych ICS32s**

Szczegółowe informacje na [www.evatronix.com.pl/promocje](http://www.evatronix.com.pl/promocje)

ul. Przybyły 2, 43-300 Bielsko-Biała  
tel./fax: (33) 812 25 96; (33) 499 59 00  
eda@evatronix.com.pl; www.evatronix.com.pl