

# Wybór i użytkowanie analizatora stanów logicznych, część 1



*Analizator logiczny nie jest ani urządzeniem bardzo drogim, ani też bardzo trudnym w obsłudze. Znakomicie ułatwia uruchamianie złożonych układów cyfrowych. W artykule skupimy się na cechach na jakie należy zwracać uwagę w momencie zakupu analizatora logicznego oraz na sposobach jego efektywnego wykorzystania.*

Rosnąca dostępność i malejące ceny układów FPGA i PLD, pozwalają zarówno elektronikom profesjonalistom, jak i amatorom tworzyć w łatwy jak nigdy dotąd sposób własny sprzęt cyfrowy. Rodzi to jednak nowe problemy, okazuje się bowiem że symulacja za pomocą komputera kodu HDL nie zawsze daje odpowiedzi na wszystkie pytania, dotyczące zachowania rzeczywistego układu. Zastosowanie w projektowanym rozwiązaniu układów peryferyjnych takich, jak złożone interfejsy transmisji, przykładowo I2C, wprowadza wiele komplikacji i utrudnia uruchamianie urządzenia. Konieczne staje się uzyskanie wglądu w rzeczywiste przebiegi sygnałów cyfrowych uruchamianego układu. W sukurs projektantom przychodzą urządzenia określane mianem analizatorów stanów logicznych.

Niniejszy artykuł ma stanowić rodzaj poradnika dla osób zamierzających wzbogacić swój warsztat pracy o analizator stanów logicznych, z naciskiem na sposoby pracy z analizatorem i wskazówki, którymi należy się kierować dokonując wyboru przy zakupie.

Analizator logiczny to rodzaj uproszczonego oscyloskopu cyfrowe-

go. Podobnie jak oscyloskop cyfrowy, analizator dokonuje próbkowania badanych sygnałów napięciowych, z tą różnicą że analizator nie dokonuje precyzyjnego pomiaru wartości próbkowanego napięcia. Analizator zadowolona się tylko stwierdzeniem czy próbkowane napięcie przekroczyło dany poziom czy też nie, czyli zgodnie ze swoją nazwą rozpoznaje tylko stany logiczne 0 i 1. Analizator stanów logicznych w może być wyposażony w wiele kanałów, a nie tylko w dwa lub cztery jak to jest w typowym oscyloskopie.

Ponieważ zakup analizatora stanów logicznych wiąże się na ogół ze sporym wydatkiem, dlatego też zanim dokona się wyboru należy postawić sobie kilka pytań mających na celu określenie warunków jakie powinien spełniać analizator. Warunki te to: przewidywane zapotrzebowanie na liczbę linii wejściowych, maksymalna potrzebna rozdzielczość pomiarowa, zakres akceptowanych napięć wejściowych, możliwości pomiaru synchronicznego lub asynchronicznego, niezbędna wielkość bufora próbek, stopień zaawansowania mechanizmu wyzwiania, interfejs połączeniowy z PC, liczba i jakość funkcji oferowanego oprogramowania.

W dalszej części artykułu skupimy się na dokładnym omówieniu wymienionych cech i właściwości analizatorów logicznych.

## Rozdzielczość pomiarowa

Rozdzielczość pomiarowa określa minimalny przedział czasu pomiędzy poszczególnymi operacjami próbkowania czyli pobrania danych wejściowych. Można powiedzieć że im rozdzielczość pomiarowa jest większa, czyli przedział czasu pomiędzy próbkowaniem krótszy, tym lepiej. Niestety najczęściej cena precyzyjnych analizatorów charakteryzujących się bardzo dużymi rozdzielczościami pomiarowymi jest wysoka. Pocięszające jest to, że tego typu urządzenia potrzebne są stosunkowo rzadko, a do tego należy dodać w ramach uwagi praktycznej, że pomiar ze zbyt dużą rozdzielczością może niekiedy stanowić źródło problemów. Przykładem może być przypadek, gdy sygnały na magistrali danych lub adresów zmieniające się równocześnie z punktu widzenia układu elektronicznego, są w rzeczywistości przesunięte względem siebie o kilka ns. Sytuacja taka może powodować niejednoznaczność zarejestrowanych przebiegów, o ile szybki analizator jest w stanie uchwycić różnicę pomiędzy zmianami poszczególnych sygnałów.

# SIMATIC S7-200 oraz Step7MicroWin V4.0

## Zestaw dla początkujących

Numer katalogowy 6ES7298-0AA20-0BA3



# micro automation

# SIMATIC S7-200

## SIEMENS

Zestaw dla początkujących jest kompletnym pakietem startowym składającym się z:

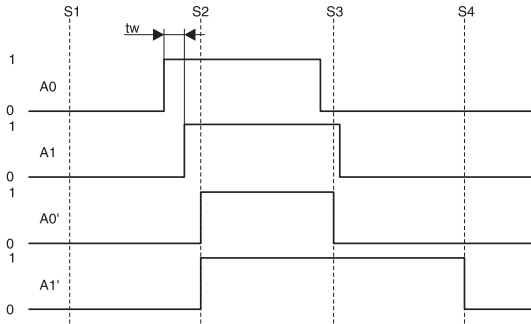
- sterownika S7-200 (CPU222, zintegrowane 8DI/6DQ),
- oprogramowania Step7MicroWin V4.0,
- kabla do programowania PC/PPI-kabel,
- przełącznika symulacyjnego wejść-wyjść,
- dokumentacji.

To doskonale narzędzie, za pomocą którego można zapoznać się ze wszystkimi funkcjami sterownika S7-200 w oparciu o oprogramowanie Step7MicroWin.

Siemens Sp. z o.o. A&D  
tel. 022 870 91 66  
e-mail: [simatic@siemens.pl](mailto:simatic@siemens.pl)

**Autoryzowani dystrybutorzy:**

ALLMAR – [www.allmar.pl](http://www.allmar.pl)  
APS – [www.aps.pl](http://www.aps.pl)  
ELTEKO – [www.elteko.mpn.pl](http://www.elteko.mpn.pl)  
EWPOL – [www.ewpol.prv.pl](http://www.ewpol.prv.pl)  
IMPOL-1 – [www.impol-1.pl](http://www.impol-1.pl)  
SITANIEC TECHNOLOGY – [www.sitaniectech.pl](http://www.sitaniectech.pl)  
SKAMER-ACM – [www.skamer.pl](http://www.skamer.pl)  
STERNET – [www.sternet.pl](http://www.sternet.pl)



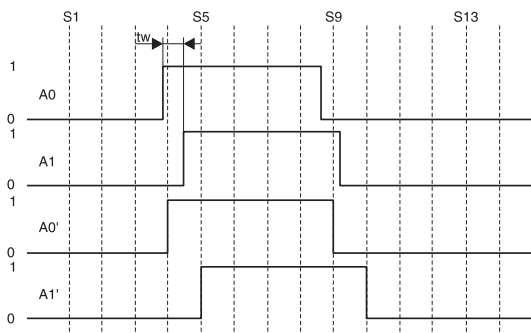
Rys. 1. Zniekształcenie przebiegów rejestrowanych w trybie asynchronicznym

Czasami może się również zdarzyć, że ze względu na brak dopasowania układu badanego do sond pomiarowych (lub odwrotnie), w próbkowanych przebiegach sygnałów pojawiają się oscylacje. Najczęściej nie mają one wpływu na działanie badanego układu, ponieważ amplituda tych oscylacji mieści się wewnątrz histerezy przełączania wejść badanych układów cyfrowych. Są one jednak rejestrowane przez analizator ze względu na nieco inną budowę wejść pomiarowych analizatora. Najprostszym rozwiązaniem tego problemu jest zmniejszenie rozdzielczości pomiarowej (wydłużenie czasu pomiędzy próbkowaniem).

Ogólnie musimy znać charakter badanych układów, a w szczególności maksymalną spodziewaną szybkość zmienności sygnałów. Przykładowo, gdy interesuje nas sygnał o częstotliwości zmian 50 MHz, nasz analizator powinien mieć możliwość próbkowania z dwukrotnie większą częstotliwością, czyli w tym przypadku 100 MHz.

**Liczba wejść pomiarowych**

W zależności od typu analizatora, liczba wejść pomiarowych najczęściej mieści się w przedziale od 16 do 80 i więcej. W przypadku badania układów mikroprocesorowych liczba szesnastu linii pomiarowych najczę-



Rys. 2. Rejestracja przebiegów ze zwiększoną częstotliwością próbkowania

ściej nie jest wystarczająca. Do badania systemów 8-bitowych konieczne jest posługiwanie się przynajmniej 32 liniami pomiarowymi. Wskazana liczba linii pomiarowych podyktowana jest liczbą sygnałów magistrali adresowej i danych. Przy badaniu interfejsów szeregowych np. I2C lub SPI, zapotrzebowanie na linie pomiarowe jest mniejsze.

**Zakres napięć mierzonych**

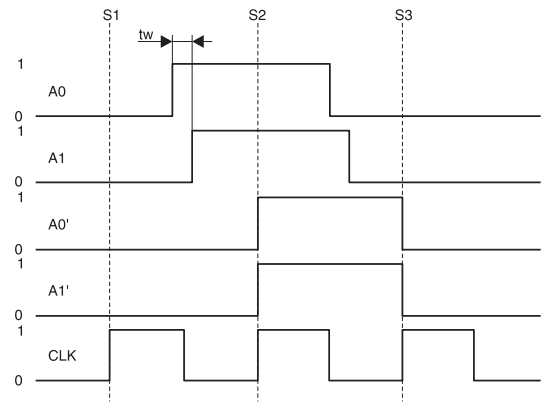
Niektóre analizatory umożliwiają pomiar napięć w szerokim zakresie, w tym również wartości ujemnych. Jest to jednak najczęściej nie więcej niż kilkanaście woltów. Poza szczególnymi przypadkami pomiar napięcia jest cechą stosunkowo rzadko wykorzystywaną. Większość urządzeń cyfrowych pracuje w standardzie 5 lub 3,3 V. Taki więc musi być zakres akceptowanych przez analizator napięć wejściowych. Co jednak zrobić, gdy mamy do czynienia ze standardem wybiegającym poza poziomy TTL lub LVTTTL, jak to np. jest w RS232. W praktyce pomiar wygląda następująco: w jak każdej warstwie fizycznej interfejsu transmisji danych, tak i tu odnaleźć można miejsce gdzie następuje zamiana sygnału TTL (LVTTTL) na sygnał RS232 ( $\pm 12$  V), i to właśnie w tym miejscu należy podpiąć analizator.

Niekiedy jednak konieczna jest analiza stanów linii za układem warstwy fizycznej. Najczęściej ma to miejsce wtedy, kiedy na linii pojawiają się problemy z dopasowaniem impedancyjnym, zbyt mocnym tłumieniem sygnału lub pojawiającymi się zakłóceniami. Niestety w zaistniałej sytuacji najwłaściwszym rozwiązaniem jest jednak oscyloskop, najlepiej cyfrowy. Ewentualnie jeśli zachodzi taka możliwość, to można w takim przypadku skorzystać z dedykowanego konwertera sygnałów, by otrzymać przebiegi TTL. Najlepiej do tego celu używać układów warstw fizycznych, identycznych z tymi zastosowanymi w badanym układzie, dla wspomnianego RS232 będzie to przykładowo MAX232. Za tym rozwiązaniem przema-

wia dodatkowo fakt, że niekiedy istnieje konieczność pomiaru sygnałów różnicowych (RS485) lub sygnałów w liniach o małej tolerancji na brak dopasowania impedancyjnego linii (USB, FireWire).

**Wielkość bufora pomiarowego**

Im większy jest bufor wewnętrzny analizatora dla przechwyconych próbek, tym łatwiej przeprowadza się pomiary. Decydując się na określoną pojemność należy zwrócić szczególną uwagę na mechanizmy wyzwalania analizatora. Dopiero na podstawie tych dwóch czynników, czyli wielkości bufora i mechanizmu wyzwalania, można określić w konkretnym przypadku przydatność analizatora. Wielkość bufora najczęściej oscyluje w granicach od kilku do kilkuset kilobajtów. Nie jest wskazane zaopatrywać się w analizator o buforze mniejszym niż



Rys. 3. Pomiar w trybie synchronicznym

64 kB. Często bowiem zdarza się, że pomimo idealnego uchwycenia momentu wyzwolenia, czas pomiaru i narzucona rozdzielczość pomiarowa wymaga zastosowania znacznie większego bufora, gdyż interesujący nas przedział czasu po prostu nie zmieści się w całości w buforze próbek. Analizatory z pojemnością buforów na poziomie wielu MB są rzadziej stosowane, są one również dużo droższe. Ogólnie czym większy bufor tym lepiej.

**Metodologie pomiaru sygnałów przy użyciu analizatora logicznego**

Najczęściej stosowanym rodzajem metodologii pomiaru za pomocą analizatora jest pomiar asynchroniczny. Polega on na taktowaniu analizatora zegarem innym niż taktowany jest badany układ, zazwyczaj zegar ten wbudowany jest w analizator. Po-





MICROS sp.j.

Hurtownia podzespołów elektronicznych

Kraków, ul. Godlewskiego 38  
tel. (012) 636 95 66  
fax. (012) 636 93 99  
e-mail: biuro@micros.com.pl

Szeroki wybór podzespołów elektronicznych. Prowadzimy obsługę sklepów, zakładów produkcyjnych oraz innych podmiotów gospodarczych.

szczególności w katalogu internetowym:  
<http://www.micros.com.pl>



## LISTWY ZACISKOWE TERMINAL BLOCK

**RK-SYSTEM**  
[www.rk-system.com.pl](http://www.rk-system.com.pl)

## PRODUCENT PROFESJONALNYCH NARZĘDZI DLA ELEKTRONIKÓW I PROGRAMISTÓW

### PRODUKUJEMY:

- uniwersalne programatory układów scalonych
- szybkie wielokanałowe analizatory stanów logicznych
- oscyloskopy cyfrowe z interfejsem USB

### PONADTO W NASZEJ OFERCIE:

- kompilatory C, emulatory, debuggery, symulatory i assembly dla różnych procesorów
- oprogramowanie CAD/CAM/CAE dla elektroników



ul. Chelmońskiego 30, 05-825 Grodzisk Maz. Tel. (022) 724 30 39, 792 05 18, fax (022) 724 30 37, 755 58 78 email: sprzedaz@rk-system.com.pl

## NOWA RODZINA OSCYLOSKOPÓW DPO 4000

**Tektronix**

Enabling Innovation

PRZYRZĄDY  
POMIAROWE

POMIARY RF

POMIARY  
CZĘSTOTLIWOŚCI

POMIARY TV

TELEKOMUNIKACJA



- Próbkowanie do 5GS/s we wszystkich kanałach
- Pasmo wzmacniaczy wejściowych do 1GHz
- Pamięć do 10Mp we wszystkich kanałach
- Czulość od 1mV/dz

- Wyzwalanie sygnałem szeregowym I<sup>2</sup>C, SPI, CAN oraz jego analiza
- Unikalna i łatwa nawigacja z panelu czołowego - „Wave Inspektor”
- Inteligentny interfejs z dwustronną komunikacją do sond „TekVPI”
- Łatwa zdalna obsługa i sterowanie przez LAN
- Szybka archiwizacja danych przez USB
- Kolorowy wyświetlacz LCD XGA 10,4”
- Głębokość 137 mm i waga 5 kg

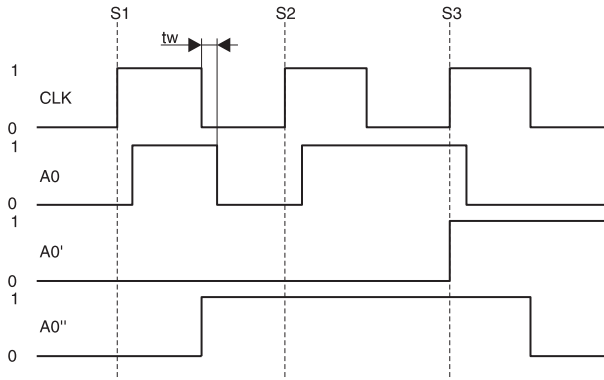


Sp. z o.o.

(2GHz) 1GHz | DPO 4104 (500MHz) | DPO 4054 (350MHz) | DPO 4032/4

**UWAGA ZMIANA SIEDZIBY FIRMY!!! - NOWY ADRES: 54-413 Wrocław, ul. Klecińska 125, tel. 071 783 63 60, fax 071 783 63 61**

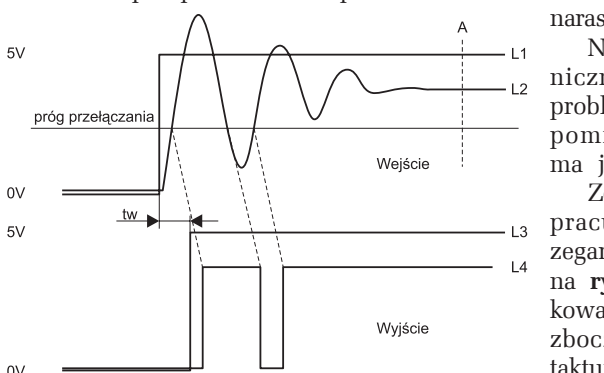
Biuro Handlowe: 03-301 Warszawa, ul. Jagiellońska 74, tel. 022 675 75 42, fax 022 675 54 47, [tespol@tespol.com.pl](mailto:tespol@tespol.com.pl), [www.tespol.com.pl](http://www.tespol.com.pl)  
Dostępne również w sieci sprzedaży: Gdańsk - Biłal, tel. 058 322 11 91, Poznań - Merzet, tel. 061 866 86 14, Warszawa - Merserwis, tel. 022 831 42 56



Rys. 4. Zniekształcenia przy pomiarze synchronicznym

pularność tego trybu wynika z jego prostego zastosowania oraz większej elastyczności, wynikającej z łatwiejszej zmiany rozdzielczości pomiarowej. Niestety pomiar asynchroniczny ma pewne niedogodności.

Przykładowo zdarza się, że w wynikach pomiaru sygnałów magistrali danych lub adresów, zmieniającymi się z punktu widzenia badanego układu równocześnie, widoczne jest przesunięcie zmian na poszczególnych liniach o jeden cykl pomiarowy analizatora, **rys. 1** – przebiegi A0', A1'. W rzeczywistości zaznaczone na rysunku przesunięcie *tw* jest niewielkie (0,5 ns, 2 ns) i nie ma znaczenia dla działania badanego układu. Jak jednak również widać na rysunku, zatrzaśnięcie przez analizator wartości próbkowanych sygnałów w momencie zmiany stanów na zboczu zegarowym S3, spowoduje pojawienie się przekłamań; widoczne jest że analizator pokaże zmianę sygnału A1' dopiero przy zboczu zegarowym S4. Zmniejsza się więc przejrzystość zarejestrowanych przebiegów, oraz utrudniona jest dalsza obróbka danych. Należy wówczas stosować programowe synchronizowanie danych w stosunku do rejestrowanego równoległe sygnału zegarowego, a to pociąga za sobą konieczność przeprowadzania pomiaru



Rys. 5. Zakłócenie pomiaru wywołane oscylacjami

z większą rozdzielczością i posiadania odpowiednio dużego bufora.

Drugą niedogodnością pomiaru asynchronicznego jest coraz mniejsza przejrzystość zarejestrowanych próbek, wraz ze zbliżaniem się częstotliwości pracy badanego układu do częstotliwości próbkowania analizatora. Jak widać na **rys. 1**, w przypad-

ku gdy moment zapisu stanu badanych przez analizator linii pokrywa się z chwilą pojawiania się zmian na tych liniach, powoduje, że przy zbyt małej rozdzielczości pomiarowej powstają odkształcenia sygnału zarejestrowanego w stosunku do sygnału rzeczywistego. Wystarczy jednak zmniejszyć czas próbkowania analizatora, a efekt ten ulegnie znacznej redukcji. Na **rys. 2** częstotliwość próbkowania analizatora została zwiększona czterokrotnie.

Rozwiązaniem wymienionych powyżej niedogodności, bez zwiększania częstotliwości próbkowania jest zastosowanie pomiaru synchronicznego. Pomiar synchroniczny polega na taktowaniu analizatora tym samym zegarem którym taktowany jest badany układ.

Dzięki takiemu pomiarowi wszystkie stany linii badanej magistrali zaczynają i kończą się na ekranie analizatora w tym samym momencie oraz zajmują stałą szerokość cykli pomiarowych. Dzieje się tak dlatego, że zatrzaśnięcie stanu linii badanych przez analizator następuje zawsze w momencie ustabilizowania się sygnałów mierzonych. Jak widać na **rys. 3**, sygnały magistrali zmieniają się przy opadającym zboczu sygnału taktującego CLK, a analizator zapamiętuje ich stan przy narastającym zboczu CLK.

Niestety pomiar synchroniczny mimo, że rozwiązuje problemy pojawiające się przy pomiarze asynchronicznym, ma jednak swoje wady.

Zdarza się, że badany układ pracuje na dwóch zboczach zegara taktującego. Jak widać na **rys. 4** sygnał A0 jest próbkowany przez analizator przy zboczu narastającym sygnału taktującego CLK (A0') lub przy zboczu opadającym CLK (A0''). W obu przypadkach przebieg

uzyskany w wyniku pomiaru nie zawiera wszystkich istotnych zmian sygnału badanego. Rozwiązaniem jest podwojenie częstotliwości taktującej analizator. Ponieważ podczas próbkowania zachodzi niekiedy wymóg zachowania 50% wypełnienia sygnału zegarowego, wskazane jest taktowanie analizatora generatorem o częstotliwości dwukrotnie większej, niż znamionowa częstotliwość pracy układu badanego. Sam zaś badany układ taktujemy wówczas częstotliwością generatora podzieloną przez dwa.

Ze względu na wyjątkowy charakter linii zegarowej podpięcie analizatora może spowodować zakłócenie pracy całego układu. Dzieje się tak najczęściej wskutek braku dopasowania linii zegarowej lub jej zbyt dużego obciążenia przez układy wejściowe analizatora. W takiej sytuacji może pojawić się przesunięcie zbocza zegara lub co gorsza na linii zegarowej mogą wystąpić oscylacje (**rys. 5**). Przy liniach danych oscylacje te najczęściej zanikają zanim pojawi się zatrzaśnięcie je zbocze sygnału zegarowego (linia A). W przypadku linii zegarowej liczba oscylacji przekraczających swoją wartość histerezę przełączania układu odbiorczego powoduje pojawienie się tyłu właśnie zboczy zatrzaśniętych, lub taktujących dane wejścia. Na **rys. 5** przebieg L1 określa oczekiwany kształt sygnału na wejściu układu. Niestety zdarza się, że przebieg ten ma kształt krzywej L2. Wówczas spodziewany kształt sygnału L3 na wyjściu układu ma dodatkowe zbocze zatrzaśnięte zaznaczone na rysunku jako wyidealizowany przebieg wyjściowy L4.

Zagrożenie to eliminuje się najczęściej przez dodanie szeregowo z wejściem analizatora rezystora lub poprzez zastosowanie układów pośredniczących (buforów).

Kolejną wadą pomiaru synchronicznego jest możliwość wystąpienia braku dostępu do sygnału zegarowego. Ma to miejsce w niektórych mikrokontrolerach taktowanych wewnętrznym układem RC.

**Krzysztof Fijak, Evatronix**  
kfijak@evatronix.com.pl

**Dodatkowe informacje**

Autor artykułu jest konstruktorem analizatora stanów logicznych ICS32s produkowanego przez firmę Evatronix,  
<http://www.evatronix.pl>  
<http://www.evatronix.com.pl>