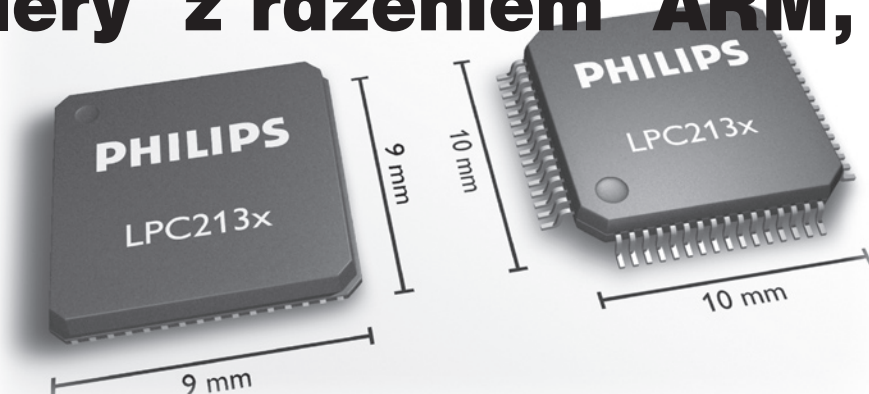
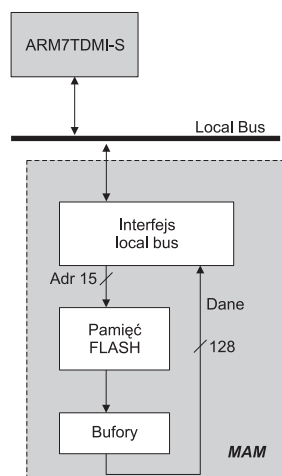


Mikrokontrolery z rdzeniem ARM, część 5

W tej części kursu przedstawiamy organizację pamięci programu zastosowanej w mikrokontrolerach LPC2000 oraz zastosowany w nich sposób przyspieszenia dostępu do zgromadzonych w niej danych.



Na rys. 10 przedstawiono mapę pamięci mikrokontrolerów LPC213x/LPC214x. Pamięć mikrokontrolera jest widoczna jako 32-bitowa przestrzeń adresowa, co pozwala obsłużyć do 4 GB pamięci. W mikrokontrolerach 8-bitowych (np. 8051) podczas pisania dużych aplikacji często pojawiał się problem niewystarczającej przestrzeni adresowej (64 kB), trzeba było wówczas stosować sztuczki polegające na stosowaniu banków pamięci. Powodowało to spowolnienie wykonywania oraz komplikację programu. W ARM-ach o tym problemie możemy całkowicie zapomnieć, ponieważ do dyspozycji mamy obszar o praktycznie nieograniczonej pojemności. W dolnym obszarze pamięci począwszy od adresu 0 znajduje się pamięć Flash mikrokontrolera, która zajmuje 32/64/128/256/512 kB. Jest ona zorganizowana w postaci bloków o rozmiarze 4 lub 32 kB. Każdy z bloków może być indywidualnie kasowany i zapisywany. Czas zapisu 256 bajtów pamięci Flash zajmuje ok. 1 ms. Skasowanie zawartości całej pamięci zajmuje około 400 ms. Począwszy od adresu 0x40000000 umieszczono pamięć SRAM, która w zależności od mikro-



Rys. 10.

kontrolera ma rozmiar 8/16/32 kB. Dodatkowo w mikrokontrolerach LPC2146/2148 od adresu 0x7FD00000 znajduje się 8 kB pamięci SRAM kontrolera DMA-USB. W przypadku, gdy nie wykorzystujemy kanału DMA-USB pamięć tą możemy wykorzystać jako część pamięci operacyjnej mikrokontrolera. Od adresu 0x7FFFD000 umieszczono zapisany na stałe program bootloadera. Pozwala on na zaprogramowanie pamięci Flash poprzez port szeregowy (programowanie pamięci w mikrokontrolerach LPC2000 opisaliśmy w EP1/2006). Jak już wcześniej wspomniano wektory wyjątków i wektor resetu zajmują pierwsze 64 bajty przestrzeni adresowej CPU. Aby umożliwić działanie programu w innym obszarze niż obszar pamięci Flash musi istnieć możliwość przeniesienia wektorów wyjątków pod inny adres. Przeniesienie tych wektorów umożliwia rejestr MEMMAP. W zależności od jego zawartości wektory mogą zostać umieszczone w obszarze bootloadera (0x7FFFD000), w obszarze pamięci RAM (0x40000000) lub w obszarze pamięci Flash.

Mamy więc możliwość wykonywania programu zarówno z pamięci Flash jak i z pamięci RAM, jednak ta druga opcja będzie stosunkowo rzadko wykorzystywana, głównie do debugowania niewielkich programów.

Podczas zerowania mikrokontrolera najpierw mapowany jest obszar pamięci bootloadera, co powoduje uruchomienie programu ładującego zawartego na stałe w pamięci ROM. Na początku program bada przyczynę zerowania mikrokontrolera i jeżeli okaże się, że zerowanie nastąpiło wskutek wymuszenia stanu niskiego na linii RESET, badany jest stan linii P0.14. Jeżeli port P0.14 znajduje się w stanie niskim, wówczas uruchamiany jest dalszy ciąg programu ładującego. W przeciwnym przypadku program ładujący uruchamia kod zawar-

ty w pamięci Flash. Przed uruchomieniem programu z pamięci Flash sprawdzana jest jego poprawność na podstawie unikalnej sygnatury, która jest umieszczona w nieużywanym wektorze 0x00000014. Sygnatura ta jest sumą kontrolną w uzupełnieniu do dwóch zawartości tablicy wektorów wyjątków. Jeżeli okaże się, że suma ta daje niepoprawny wynik, wówczas zamiast kodu z pamięci Flash uruchamiany jest dalszy ciąg programu ładującego. Podczas pisania programu nie musimy się martwić o prawidłowe wstawienie sygnatury, ponieważ jest ona uzupełniana

Tab. 6. Pamięć mikrokontrolera, start systemu, MAM (Memory Acceleration Module)

4,0 GB	Układy peryferyjne magistrali AHB	0xFFFFFFFF
3,75 GB	Układy peryferyjne magistrali VPB	0xF0000000
3,5 GB	Zarezerwowane	0xE0000000
2,0 GB	Bootloader	0x80000000 0x7FFFD000
	Zarezerwowane	0x7FFFCFFF 0x7FD02000
	8 kB USB-DMA RAM (LPC2146/48)	0x7FD01FFF 0x7FD00000
	Zarezerwowane	0x7FCFFFFF 0x40008000
	32 kB SRAM (LPC2136/38/46/48)	0x40007FFF 0x40004000
	16 kB SRAM (LPC2132/34/42/44)	0x40003FFF 0x40002000
	8 kB SRAM (LPC2131/41)	0x40001FFF 0x40000000
1,0 GB	Zarezerwowane	0x3FFFFFFF 0x00080000
	512 kB Flash (LPC2138/48)	0x0007FFFF 0x00040000
	256 kB Flash (LPC2136/46)	0x0003FFFF 0x00020000
	128 kB Flash (LPC2134/36)	0x0001FFFF 0x00010000
	64 kB Flash (LPC2132/42)	0x0000FFFF 0x00008000
0 GB	32 kB Flash (LPC2131/LPC2141)	0x00007FFF 0x00000000

automatycznie przez program *LPC2000 Flash Utility* służący do programowania pamięci Flash mikrokontrolera. Powyżej obszaru bootloadera od adresu 0xE000000 umieszczone są rejestry urządzeń peryferyjnych podłączonych do magistrali VBP, natomiast od adresu 0xF000000 znajdują się rejestry SFR urządzeń podłączonych do magistrali AHB. W dużej części mikrokontrolerów dostęp do rejestrów urządzeń peryferyjnych odbywa się za pomocą specjalnych rozkazów. W ARM-ach wszystkie rejestry SFR urządzeń umieszczone są w obszarze pamięci, co znacznie upraszcza dostęp do tych rejestrów. Jeżeli program odwoła się do adresu, który nie jest przypisany do urządzenia peryferyjnego lub obszaru pamięci, generowany jest wyjątek *Abort*. Przy okazji opisu pamięci warto wspomnieć że pamięć Flash mikrokontrolera może być programowana również za pomocą interfejsu JTAG. Maksymalna częstotliwość pracy pamięci Flash mikrokontrolera wynosi 20 MHz. Jest to wartość trzykrotnie mniejsza niż maksymalna częstotliwość pracy mikrokontrolera. Aby umożliwić pracę rdzenia z pełną

częstotliwością w mikrokontroler wbudowano układ pośredniczący pomiędzy pamięcią Flash a magistralą lokalną. Układ ten nosi nazwę MAM (*Memory Acceleration Module*) i umożliwia dużo szybsze wykonywanie kodu programu niż wynika to z maksymalnej szybkości pracy pamięci. Na **rys. 11** przedstawiono uproszczony schemat blokowy kontrolera MAM

Kluczem działania modułu MAM jest 128-bitowa organizacja pamięci Flash mikrokontrolera, co pozwala odczytać w jednym cyklu cztery 32-bitowe rozkazy ARM lub osiem 16-bitowych rozkazów THUMB. Ponadto kontroler zawiera trzy dodatkowe bufor pomocnicze: *Data buffer*, *Prefetch buffer* oraz *Branch Tail buffer* każdy o szerokości 128 bitów. Podczas normalnego wykonania *Prefetch Buffer* zawiera zazwyczaj bieżąco wykonywaną instrukcję, natomiast *Branch Tail buffer* poprzednio wykonywane instrukcje. W przypadku, gdy instrukcja pobierana przez CPU znajduje się już w buforze, nie musi być ona pobierana z pamięci Flash. Zastosowanie 4-krotnie szerszej magistrali danych pamięci oraz dodat-

kowe rejestry pomocnicze umożliwiają w zasadzie znaczne przyspieszenie wykonania sekwencyjnego kodu z pamięci Flash. Pozwala to więc na pracę procesora z maksymalną prędkością 60 MHz z 20 MHz pamięci Flash bez dodatkowych cykli oczekiwania. Jednostka MAM jest zupełnie przezroczysta dla programisty, a jej obsługa sprowadza się jedynie do konfiguracji dwóch rejestrów podczas inicjalizacji systemu. Kontroler MAM może pracować w trzech trybach: w trybie całkowitego wyłączenia, wówczas CPU odczytuje rozkazy bezpośrednio z pamięci Flash mikrokontrolera; w trybie częściowego włączenia, wówczas rozgałęzienia i stałe ładowane są bezpośrednio z pamięci Flash, natomiast kod sekwencyjny wczytywany jest za pośrednictwem MAM; w trybie całkowitego załączenia dostęp do pamięci Flash odbywa się zawsze za pośrednictwem kontrolera MAM. Warto podkreślić że po wyzerowaniu mikrokontrolera, MAM jest wyłączony i CPU wykonuje rozkazy bezpośrednio z pamięci Flash.

Lucjan Bryndza, EP
lucjan.bryndza@ep.com.pl

Oki, Network Solutions
for a Global Society

OKI

32-bitowe mikrokontrolery ARM7

- rdzeń ARM7TDMI
- zegar do 60MHz
- do 512 kB pamięci FLASH
- do 128 kB pamięci RAM
- do 42 linii we/wy
- 10 bitowy przetwornik ADC
- 16 bitowe wyjścia PWM
- do 7 liczników/timerów 16-bitowych
- we/wy szeregowe UART/12C/12S/SSI
- zegar czasu rzeczywistego
- do 4 kanałów DMA

Autoryzowany dystrybutor:

ACTE

02-493 Warszawa
ul. Krańcowa 49
tel.: (22) 33 60 200
fax: (22) 33 60 201
e-mail: acte@acte.pl

www.acte.pl

Echosonda wędkarska Model GKF-02A „SEE TO SEA”

Zastosowanie: wędkarstwo jeziorowe, rzeczne, morskie, podwodne

Możliwości: wskazanie głębokości zbiornika w metrach, wskazanie obecności ryb za pomocą symboli lub rzeczywistego odbicia sygnału.

Tryby pracy:
FULL - widok od powierzchni wody do dna
ZOOM - widok wybranego fragmentu
FISH ID - sygnał dźwiękowy przy wykryciu dużej ryby lub ławicy

- ➔ Rozdzielczość ekranu: 64 x 64 piksele.
- ➔ Podświetlenie ekranu
- ➔ Regulacja czułości
- ➔ Zasięg: 0 - 30m
- ➔ Zasilanie: 4 baterie AAA

cena 285 zł

Zamówienia przyjmuje Dział Handlowy AVT, 01-939 Warszawa, ul. Bursleka 9
tel.: (22) 568 99 50, fax: (22) 568 99 55, e-mail: handlowy@avt.com.pl, www.sklep.avt.com.pl