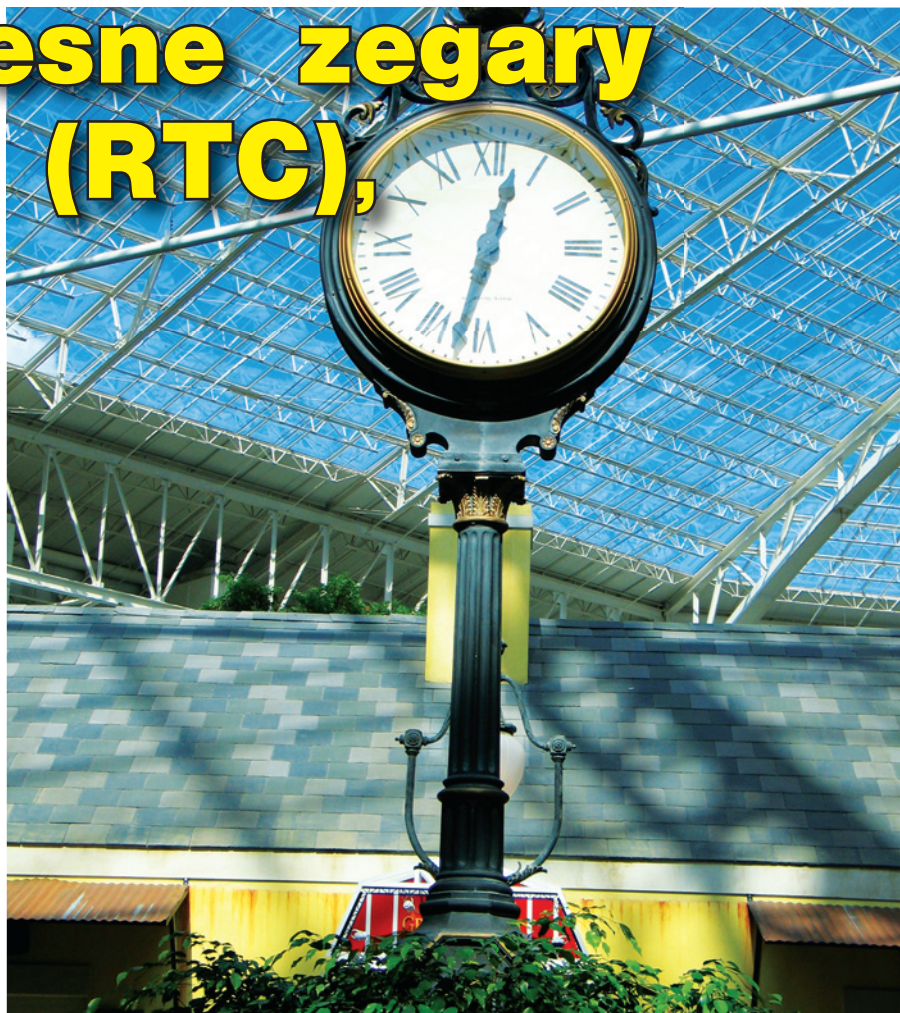


Nowoczesne zegary scalone (RTC), część 2

Na pierwsze zegarki elektroniczne często mówiło się, że to „zegarki kwarcowe”. Miało to swoje uzasadnienie, gdyż o ich dokładności decydował rezonator kwarcowy stosowany w oscylatorze.

Skok jakościowy w zakresie dokładności w porównaniu z zegarkami mechanicznymi, które już przy niewielkim wstrząsie potrafiły zmienić wskazanie o kilka sekund był faktycznie olbrzymi. Myliłby się jednak ten, kto sądzi, że jego tani zegarek będzie miał odchyłkę reklamowanej często „sekundy na rok”. Współczesne układy zegarkowe już nie tylko odmierzają czas.



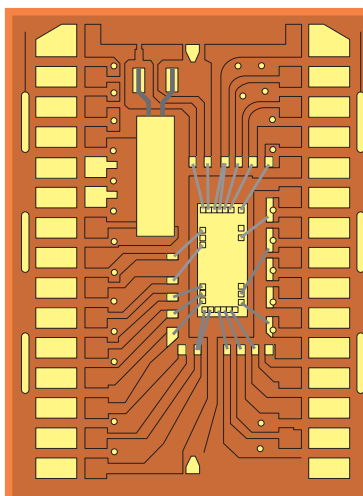
Kalibracja

Na skutek zmian temperatury, pojemności pasożytniczych oraz starzenia się elementów, całkowita odchyłka od częstotliwości wzorcowej może wynosić nawet 130 ppm, tj. ponad 5 minut na miesiąc. W celu zminimalizowania tej różnicy w niektórych układach RTC dodano możliwość programowej kalibracji częstotliwości wzorcowej. Schemat

blokowy takiego rozwiązania pokazano na **rys. 5**.

Liczba impulsów, która ma być wstawiona lub usunięta z sygnału zegara jest zdefiniowana przez zawartość 6 najmłodszych bitów rejestru kalibracji. Mamy do dyspozycji 5 bitów wartości oraz bit znaku. Kalibracja zachodzi w cyklu 64 minutowym. Liczba zawarta na 5 młodszych bitach pomnożona przez

2 definiuje liczbę minut, podlegających modyfikacji. Mamy, zatem możliwość modyfikacji od 0 do 62 minut z krokiem co 2 minuty. Zatem w jednym cyklu 64 minut (125 829 120 cykli zegara) mamy możliwość dodania 512 lub odjęcia 256 cykli oscylatora. Zakładając, że częstotliwość oscylatora jest równa dokładnie 32768 Hz mamy więc jeden krok kalibracji równy +10,7



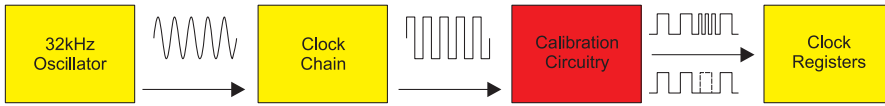
Uwaga! Bezpłatne próbki!

Firma STMicroelectronics ufundowała bezpłatne próbki układów zegarkowych (RTC), które rozlosujemy wśród tych Czytelników EP, którzy wysłał na adres e-mail:

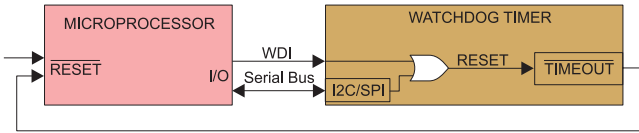
ep@ep.com.pl

zgłoszenie (z podanym adresem imieniem i nazwiskiem, nazwą firmy, tematem listu "RTC-STM"). Prosimy o podanie nazwy projektu, w którym układy będą stosowane.

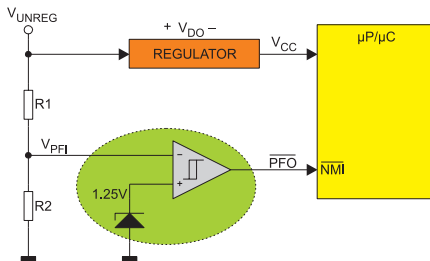




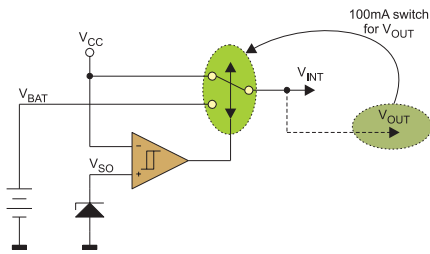
Rys. 5. Schemat blokowy generatora częstotliwości wzorcowej z kalibracją programową



Rys. 6. Schemat blokowy watchdoga wbudowanego w układy RTC firmy STM



Rys. 7. Schemat układu PFI-PFO



Rys. 8. Zasilanie zewnętrznej pamięci RAM

lub -5,35 sekundy na miesiąc. Maksymalna zmiana wynosi zatem od +5,5 do -2,75 minuty na miesiąc.

Watchdog

Jedną z metod nadzoru pracy systemu mikroprocesorowego jest użycie dodatkowego licznika, który powinien być kasowany przed upływem zadanego czasu. Jeśli to nie nastąpi, to system jest zerowany. Taki licznik nosi nazwę *watchdog*. Jest on zawarty w nie-

których układach zegarkowych firmy ST. Czas kasowania licznika jest zazwyczaj programowany w zakresie kilkudziesięciu ms do kilkudziesięciu sekund. W przypadku układu M41T60 maksymalny odmierzany czas wynosi 31 minut. Kasowanie licznika odbywa się poprzez specjalne wejście oznaczone WDI.

Alarm

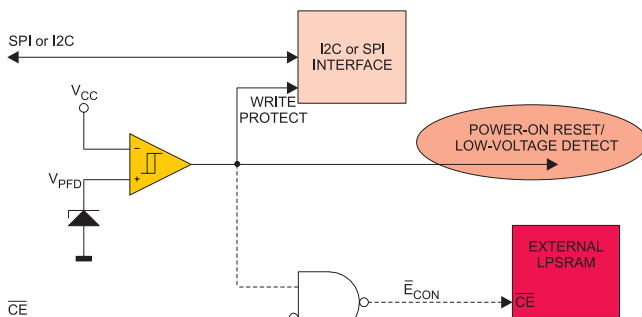
Układ alarmu porównuje zadany czas z bieżącym i w przypadku ich równości jest generowane przerwanie do procesora.

Kontrola zaniku zasilania

W większości aplikacji pożądane jest wykrycie zaniku napięcia zasilania zanim napięcie spadnie poniżej wartości poprawnego działania mikrokontrolera. W przypadku aplikacji zasilanej z sieci lub napięciem wyższym niż wymagane napięcie zasilania, jest to w miarę proste jeśli użyje się układu zegarkowego wyposażonego dodatkowo w układ PFI-PFO. Schemat detektora zaniku napięcia zasilającego pokazano na **rys. 7**. Jeśli napięcie przed regulatorem zaczyna zanikać, to wbudowany komparator wykrywa ten stan i informuje mikrokontroler o wydarzeniu za pomocą linii przerwania. W zależności od konstrukcji regulatora i ustawionego progów zadziałania układu PFI, system ma nawet kilkadziesiąt milisekund na zachowanie stanu aplikacji i przełączenie zasilania na zapasowe.

Dodatkowe wejście zerujące

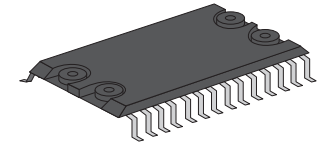
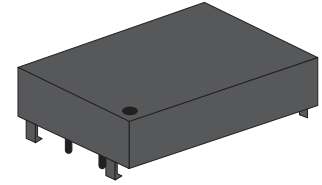
Dodatkowe wejście jest wykorzystywane do ręcznego zerowania systemu. Może być także użyte do podłączenia zewnętrznego układu zerującego, monitorującego np. kilka napięć zasilania.



Rys. 9. Układ nadzorujący zewnętrzną pamięć RAM

Narzędzia w Internecie

Na stronie www.st.com/rtc są dostępne m.in. narzędzia umożliwiające ustalenie wartości rejestru kalibracyjnego w zależności od zmierzonych odchylek.



Rys. 10. Wygląd obudowy SOH28

jących. Zanik któregośkolwiek z tych napięć powinien spowodować zerowanie systemu.

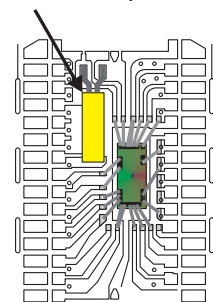
Generator przebiegu prostokątnego

W układach RTC, za wyjątkiem ich najprostszych wersji, istnieje możliwość uzyskania fali prostokątnej na wyjściu. Jej częstotliwość jest ustalana przez wpis do odpowiedniego rejestru i zawiera się w granicach od 32 kHz do 1 Hz. Sygnał ten może być używany do taktowania mikrokontrolera w trybach obniżonego poboru mocy lub – po doprowadzeniu do wejścia przerywającego – do generowania bazy czasowej.

Obsługa zewnętrznego RAM-u

Układy M41ST85 oraz ST95 posiadają dodatkowo możliwość kontroli zewnętrznego układu RAM. Zasilanie jest przełączane przez

Rezonator kwarcowy



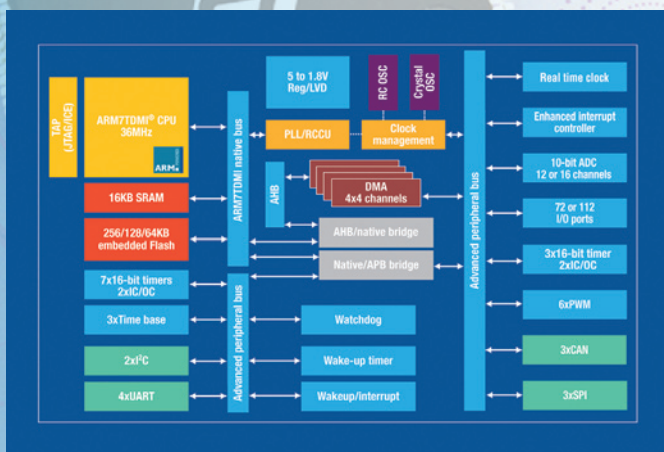
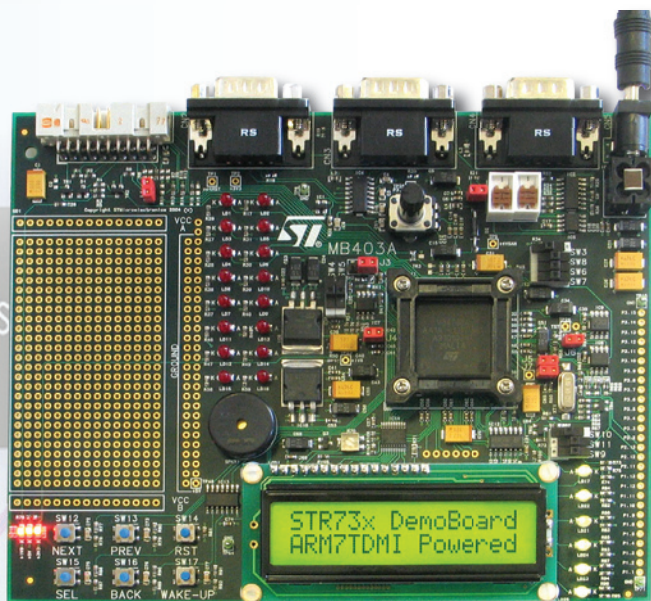
Rys. 11. Sposób zintegrowania krzemu w obudowie SOX18/28

Porównanie modeli

Porównanie wszystkich modeli układów zegarkowych produkowanych przez firmę ST opublikowaliśmy w EP12/2005 na str. 78.

STR73x – nowa rodzina kontrolerów z rdzeniem ARM7

- Rdzeń ARM7TDMI®;
- Dwa niezależne banki wewnętrznej pamięci Flash (64...256 kB);
- 16 kB wewnętrznej pamięci RAM;
- 16 kanałów DMA (4 niezależne układy po 4 kanały każdy);
- wbudowany oscylator RC (32 kHz lub 2 MHz);
- układ monitorowania sygnału zegarowego;
- zasilanie pojedynczym napięciem;

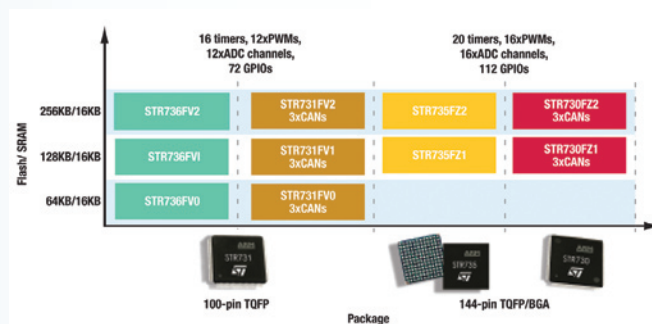


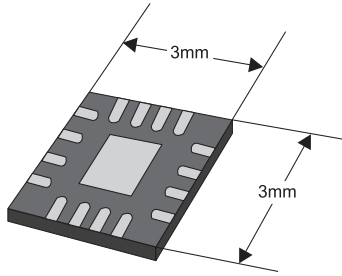
Bogata oferta peryferiów:

- 16 kanałowy 10bitowy przetwornik A/C (z watchdogiem analogowym);
- 3 buforowane interfejsy SPI;
- 4 buforowane interfejsy UART;
- 2 interfejsy I²C;
- do 3 interfejsów CAN;
- RTC;
- Watchdog;
- Do 112 linii wejścia/wyjścia
- 20 timerów:
 - 6 dedykowanych dla PWM;
 - 3 dedykowane do generacji podstawy czasu;
 - 1 dedykowany do wybudzania kontrolera
 - 10 ogólnego przeznaczenia (16-bitowe);

Profesjonalne wsparcie techniczne dostępne przez m.in www.st.com/mcu:

- darmowa biblioteka w języku C;
- liczne noty aplikacyjne i przykłady programów;
- solidna dokumentacja;
- dostępne narzędzia ewaluacyjne.





Rys. 12. Wygląd obudowy QFN16

układ monitorujący napięcie V_{CC} . Jeśli napięcie to spadnie poniżej pewnego poziomu, to RAM będzie zasilany z baterii, tak jak i wewnętrzna struktura układu zegarkowego (rys. 8). Dodatkowo, pamięć RAM zostanie wprowadzona w stan uśpienia poprzez podanie stanu wysokiego na pin $/E_{CON}$ (niezależnie od stanu wejścia $/CE$). Schemat ilustrujący sposób połączenia pamięci z układem nadzorującym pokazano na rys. 9.

Wykrywanie prób ingerencji

Ta funkcja jest charakterystyczna dla układów M41ST87. Wyposażone są one w dwa dedykowane wejścia: TP1IN oraz TP2IN dla których istnieje możliwość konfiguracji sposobu działania (zbrocze/poziom). W momencie pojawienia się ustalonego zdarzenia na którymś z wejść następuje:

- zgłoszenie przerwania do mikrokontrolera,
- wyzerowanie wewnętrznego RAM-u,
- wyzerowanie zewnętrznego RAM-u,
- zapamiętanie daty i godziny tego zdarzenia w wewnętrznym rejestrze.

Właściwość tę można wykorzystać do zabezpieczenia urządzenia przed ingerencją z zewnątrz, np. podłączając czujnik otwarcia obudowy do jednego z wejść. W tab. 1 (EP12/2005) tę funkcję oznaczono jako *tamper*.

Obudowy

Niezależnie od układów dodatkowych zawartych w strukturze układu zegarowego, niezwykle istotną kwestią jest obudowa układu. Proste układy występują w obudowach typu SO8 ewentualnie TSSOP8. Bardziej złożone struktury wymagają większej obudowy, np. SO16. Ciekawym rozwiązaniem jest obudowa SOH28, której wygląd pokazano na rys. 10. Jest to plastikowa obudowa typu SO28 z dołączaną od góry nasadką zawierającą baterię i rezonator kwarcowy.

Zupełnie nowym podejściem jest zintegrowanie w jednej obudowie struktury układu oraz oscylatora kwarcowego (rys. 11). Taka obudowa ma oznaczenie SOX18 lub SOX28. Inną nową obudową jest QFN16 pokazana na rys. 12.

Jerzy Baratowicz, ST






evatronix
sztuka komputerowego tworzenia

Altium Designer

- zintegrowana aplikacja do projektowania PCB i systemów na FPGA
- obszerne biblioteki komponentów wirtualnych (IP core), w tym mikroprocesory
- kompilator C/C++ i debugger dla systemów wbudowanych
- możliwość projektowania układów FPGA bez znajomości języka HDL
- technologia LiveDesign, wspomagająca uruchamianie projektu w sprzęcie
- zaawansowane narzędzia do projektowania PCB
- pełna synchronizacja projektu PCB z FPGA

Zaprojektuj swoją przyszłość!

Skorzystaj z promocyjnej oferty sprzedaży

Szczegółowe informacje na www.evatronix.com.pl/promocje/eda



Protel



Nexar



CircuitStudio



CAMtastic

ul. Przybyły 2, 43-300 Bielsko-Biała
tel.: (33) 499 59 00; (33) 499 59 12
eda@evatronix.com.pl; www.evatronix.com.pl

www.sklep.avt.pl