

# Zestaw uruchomieniowy dla układów FPGA Spartan 3A firmy Xilinx

Układy FPGA są cały czas w awangardzie elektroniki, wyprzedzając stopniem technologicznego zaawansowania wszelkie inne układy cyfrowe dostępne na rynku. Jednym z liderów wyścigu jest firma Xilinx, która kilka lat temu – gdy wprowadziła do produkcji układ Spartan 3 – dokonała poważnego przełomu cenowego na rynku. W artykule przedstawiamy zestaw uruchomieniowy przygotowany z myślą o kolejnej generacji tych układów – Spartan 3A.



## Rodzina Spartan 3A

Układy Spartan 3A opracowano z myślą o zapewnieniu użytkownikom dostępu do tanich układów FPGA o możliwie dużej liczbie komórek I/O (i – oczywiście – odpowiedniej liczby wyprowadzeń) i nieco mniejszych (niż w przypadku podstawowej rodziny Spartan 3) uniwersalnych zasobach logicznych. Spory nacisk położono na wyposażenie dodatkowe – w większości układy Spartan 3A mają zaimplementowaną większą niż Spartan 3 pamięć BlockRAM, mają więcej generatorów DCM i sprzętowych multiplikatorów.

Architektura układów Spartan 3A jest bliska dość dobrze znanej Czytelnikom EP architekturze układów Spartan 3 (stosowane m.in. w naszym kursie, którego kolejny odcinek publikujemy na **str. 105**), mają jednak dość poważną przewagę nad pierwotnym wzorem: można je konfigurować za pomocą standardowej pamięci Flash

wyposażonej w interfejs SPI (pisaliśmy o tym miesiąc temu w EP), co redukuje koszt budowy systemu.

Kolejnym atutem systemu konfiguracji układów Spartan 3A jest możliwość wybrania przez użytkownika pliku konfiguracyjnego spośród kilku przechowywanych w pamięci Flash (temat ten przedstawimy – na przykładach – w EP za miesiąc).

Bardzo istotna w praktyce jest także rezygnacja z kłopotliwego napięcia  $V_{CCAUX}$  o wartości 2,5 V, które zastąpiono napięciem 3,3 V (często wykorzystywanym do zasilania linii I/O). Rdzeń układów Spartan 3A wymaga dodatkowego napięcia zasilania o wartości 1,2 V, co wynika m.in. z zaawansowanej technologii półprzewodnikowej wykorzystywanej do produkcji struktur – prezentowane układy są produkowane w dobrze opanowanej, „drobnej” technologii 90 nm. Tak więc, do zasilania układów Spartan 3A wystarczy dwa stabilizatory LDO zamiast trzech, jak miało to miejsce w starszych rodzinach Spartan 3.

Producent zadbał także o możliwość ograniczenia poboru mocy przez układ, co jest możliwe m.in. dzie-

ki sprzętowemu sterowaniu poborem energii (zastosowano wejście umożliwiające przełączenie FPGA w tryb *suspend mode*, z którego wybudzenie trwa ok. 90...100  $\mu$ s) oraz możliwość pracy w systemach modułowych, w których dołączanie i odłączanie układu może odbywać się podczas normalnej pracy (*hot-swapping*).

Zwiększenie bezpieczeństwa projektów implementowanych w układach Spartan 3A uzyskano dzięki wyposażeniu każdego układu w 57-bitową, niepowtarzalną sygnaturę, tzw. *Device DNA*. Jej długość można w prosty sposób zwiększyć, dodając dowolną liczbę własnych bitów (np. w postaci rejestru przesuwającego) do elementu bibliotecznego *DNA\_PORT*, nie jest natomiast możliwa modyfikacja jej wartości.

## Zestaw dla praktyków

Użytkownicy zainteresowani zwerifikowaniem praktycznych możliwości układów Spartan 3A powinni skorzystać z (nieprawdopodobnie cenowo) oferty firmy Xilinx: oferuje ona bowiem zestaw z układem XC3S700A w obudowie BGA484 oraz bogatym

Szczegółowe informacje o układach Spartan 3A są dostępne pod adresem:  
[http://www.xilinx.com/products/silicon\\_solutions/fpgas/spartan\\_series/spartan3a\\_fpgas/index.htm](http://www.xilinx.com/products/silicon_solutions/fpgas/spartan_series/spartan3a_fpgas/index.htm)

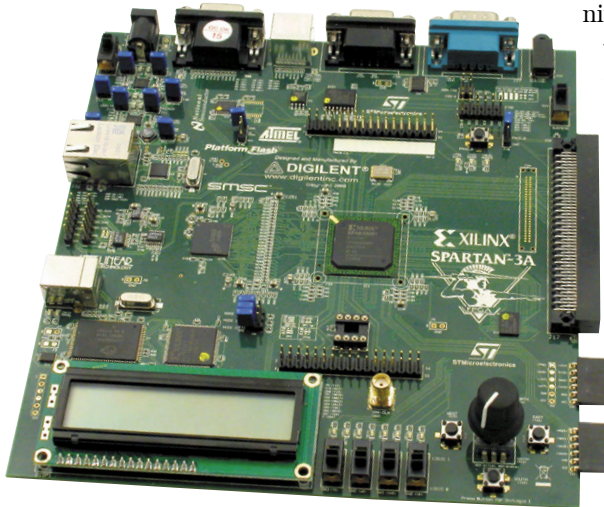


**Tab. 1. Porównanie podstawowych parametrów układów z różnych rodzin Spartan 3**

Rodzina	Liczba zintegrowanych bramek przeliczeniowych (max.)	Wbudowana pamięć Flash (max.)	Liczba I/O (max.)	Liczba komórek logicznych (max.)	Pojemność Block RAM (max.)	Wbudowane multiplikatory 18x18 (max.)	Liczba DCM (max.)
Spartan-3A DSP	3,4 M	–	519	53712	2268 kb	126	8
Spartan-3AN	1,4 M	16 Mb	502	25344	576 kb	32	8
Spartan-3A	1,4 M	–	502	25344	576 kb	32	8
Spartan-3E	1,6 M	–	376	33192	648 kb	36	8
Spartan-3	5 M	–	784	74880	1872 kb	104	4

zestawem peryferiów (fot. 1):

- dwukanałowego, 12-bitowego przetwornika A/C ze wzmacniaczami o programowanym wzmocnieniu na wejściach,
- czterokanałowego przetwornika C/A (każdy tor ma 12 bitów) z wyjściami napięciowymi,
- pamięci SDRAM o organizacji 16x32 M,
- pamięci Flash 32 Mb,
- 16 Mb pamięci DataFlash (z interfejsem szeregowym),



**Fot. 1. Wygląd zestawu Spartan-3A Starter Kit**

- 16 Mb pamięci Flash (z interfejsem szeregowym),
- panelu operatorskiego składającego się z: enkodera, 4-przyciskowej klawiatury, 4 przełączników dwupozycyjnych, wyświetlacza alfanumerycznego 2x16 oraz 8 diod LED,
- zespołu stabilizatorów napięć zasilających,
- konfiguratora włączonego w łańcuch JTAG z FPGA (i innymi układami zastosowanymi w urządzeniu),
- interfejsu Ethernet z układem LAN8700 i gniazdem RJ45 (dołączony do FPGA za pomocą magistrali RMI),
- dwukanałowy interfejs RS232,
- interfejs VGA z 12-bitowym kodowaniem koloru,
- złącze PS/2,
- złączy, na które wprowadzono linie I/O układu FPGA.

Na płytce zintegrowano także kompletny programator USB (odpowiednik Platform Cable USB, DLC9), za pomocą którego moż-

na programować konfigurator Flash oraz konfigurować FPGA.

Wypożyczenie zestawu – jak widać – jest imponujące i w świetle ceny zestawu (ok. 230 USD netto) podejmowanie wysiłków dla wykonania własnej płytki ewaluacyjnej nie ma ekonomicznego uzasadnienia.

W skład zestawu, poza zasilaczem i kablem USB, wchodzi także płyta DVD z WebPackiem 9.1i i innymi programami narzędziowymi firmy Xilinx (wersje ewaluacyjne). Przykładowe projekty producent udostępnił na swojej stronie internetowej, są one dostępne pod adresem: [http://www.xilinx.com/products/boards/s3starter/reference\\_designs.htm](http://www.xilinx.com/products/boards/s3starter/reference_designs.htm) (publikujemy je także na CD-EP6/2007B). Są wśród nich także projekty wykorzystujące „miękkie” mikrokontrolery: bezpłatny PicoBlaze oraz komercyjny, 32-bitowy MicroBlaze.

Ze względu na doskonałe wyposażenie i przejrzystą konstrukcję (mimo tego obsługa zworek konfiguracyjnych płytę wymaga nieco doświadczenia i/lub cierpliwości) zestaw jest wart polecenia wszystkim fanom nowoczesnych FPGA. Jedynym aspektem nieco „zniechęcającym” do szybkiego zakupu prezentowanego zestawu jest zapowiadane pojawienie się w niedługim czasie w sprzedaży zestawów dla układów Spartan 3AN (z wewnętrzną pamięcią Flash, pisaliśmy o nich w EP4/2007), które mają szansę być silną konkurencją dla starszych wersji układów Spartan 3. Decyzję – po analizie swoich potrzeb – trzeba podjąć samemu.

**Piotr Zbysinski, EP**  
**piotr.zbysinski@ep.com.pl**

**Tab. 2. Podstawowe parametry układów Spartan 3A**

Parametr	XC3S50A	XC3S200A	XC3S400A	XC3S700A	XC3S1400A
Liczba bramek przeliczeniowych	50000	200000	400000	700000	1400000
Liczba komórek logicznych	1584	4032	8064	13248	25344
DistributedRAM [kb]	11	28	56	92	176
BlockRAM [kb]	54	288	360	360	576
Sprzętowe multiplikatory	3	16	20	20	32
Liczba DCM	2	4	4	8	8
Liczba I/O	144	248	311	372	502
Obudowa	I/O	I/O	I/O	I/O	I/O
TQ144	108	–	–	–	–
FT256	144	195	195	–	–
FG320	–	248	251	–	–
FG400	–	–	311	311	–
FG484	–	–	–	372	375
FG676	–	–	–	–	502

**Dodatkowe informacje**

Zestaw Spartan-3A Starter Kit (HW-SPAR3A-SK-UNI-G) udostępniła redakcji do testów firma Silica, ul. Wołoska 18, 02-675 Warszawa, tel. 22-640-2351.