

Magnetofon cyfrowy DAR-001, część 1

**PROJEKT
Z OKŁADKI**

Dodatkowe materiały do artykułu
publikujemy na CD-EP oraz www.ep.com.pl



Epoka magnetofonów szpulowych zakończyła się definitywnie, dni magnetofonów kasetowych chyba są policzone, mimo, że nadal można je znaleźć w popularnych wieżach stereo. Czy to oznacza koniec przyjemności dokonywania własnych nagrań? Na pewno nie, natomiast trzeba się będzie pogodzić ze zmianą nośnika.

W artykule przedstawiamy konstrukcję nowoczesnego, cyfrowego magnetofonu zapisującego muzykę na kartach CompactFlash i dyskach twardech. To jeden z najbardziej zaawansowanych projektów, jakie ukazały się w ostatnim czasie na łamach EP.

Rekomendacje:

wykonanie magnetofonu można polecić doświadczonym Czytelnikom – to projekt o wysokim stopniu trudności, dający jednak maksimum satysfakcji po szczęśliwym uruchomieniu.

Chciałbym przedstawić urządzenie DAR-001, które może zastąpić magnetofony kasetowe Hi-Fi. Jest to magnetofon cyfrowy zapisujący i odtwarzający sygnał analogowy w paśmie akustycznym. Jako nośnik danych cyfrowych wykorzystałem pamięci masowe typu karta pamięci CompactFlash (CF) i dysk twardej (HDD) z interfejsem EIDE. Skrócowa nazwa DAR powstała z angielskich słów *Digital Audio Recorder*, które najlepiej opisują charakter tego urządzenia.

Po umieszczeniu wszystkich elementów tworzących DAR-001 w obudowie (430x220x43 mm) może on stanowić segment domowego zestawu Hi-Fi. Nagrania wykonane przez tego typu urządzenie są w pełni legalne, możemy je jednak wykorzystywać tylko do własnych celów. DAR-001 oferuje znacznie więcej niż stary poczciwy magnetofon kasetowy. Przede wszystkim jakość zapisywanego sygnału jest niemal idealna, nagrania można przenosić wprost do komputera, można również umie-

ścić na dysku lub karcie pamięci CF magnetofonu DAR-001 utwory MP3 z komputera.

DAR-001 zapisuje nagrania dźwiękowe w pamięci CF lub na dysku HDD w postaci nieskompresowanych plików WAV, odtwarza natomiast pliki zarówno typu WAV jak i MP3. DAR-001 posiada jedno stereofoniczne wejście analogowe i dwa wejścia cyfrowe SPDIF oraz jedno wyjście analogowe. Złącze USB służy do komunikacji z komputerem PC. Jako przetwornik A/D został zastosowany układ firmy Analog Devices typu AD1877JR, natomiast jako przetwornik D/A przy odtwarzaniu plików WAV i MP3 wykorzystano układ firmy VLSI Solution typu VS1001k. Cyfrowe wejścia SPDIF są obsługiwane przez układ firmy Burr-Brown (Texas Instruments) typu DIR1703E. Podczas odbioru sygnału cyfrowego SPDIF na wyjściu analogowym magnetofonu pojawia się sygnał analogowy z 24-bitowego przetwornika firmy ALESIS Semiconductor typu AL1201. Można zatem wykorzystywać DAR-001 jako wysokiej klasy przetwornik D/A sygnału cyfrowego SPDIF doprowadzonego z odtwarzacza CD lub DVD, komputera lub tunera telewizji satelitarnej na sygnał analogowy.

Budowa magnetofonu

Do obsługi magnetofonu został wybrany układ ATmega128 z zegarem 16 MHz (16,384 MHz). Przed

PODSTAWOWE PARAMETRY

Parametry nagrywania (typowe)

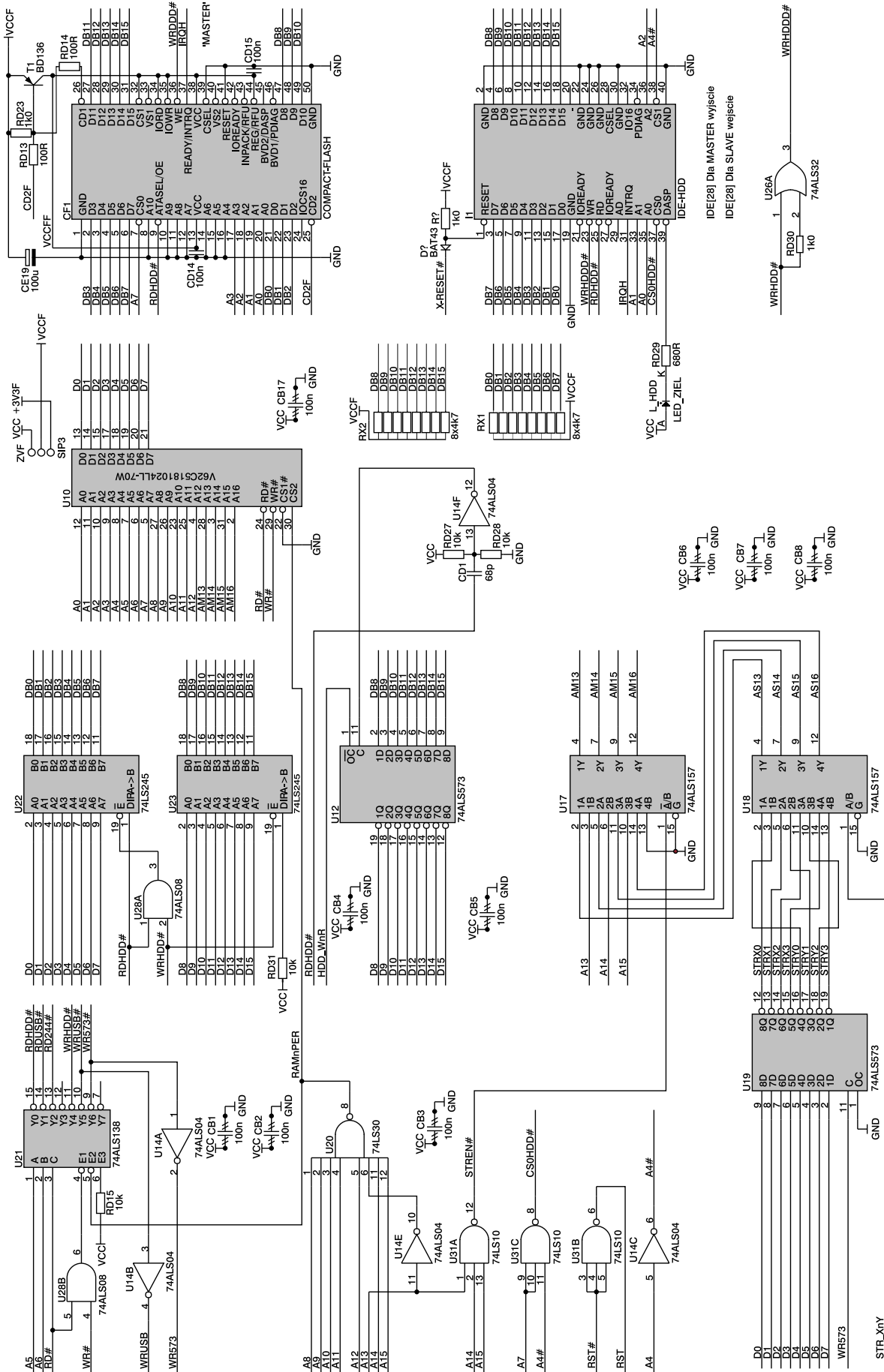
- Częstotliwość próbkowania: 32000, 44100, 48000 Hz
- Rozdzielczość: 16 bitów
- Dynamika: 92 dB
- Zniekształcenia nieliniowe (S/THD+N): 90 dB

Parametry odtwarzania plików *.WAV lub *.MP3 (typowe)

- Częstotliwość próbkowania: 8000...48000 Hz
- Rozdzielczość: 16 bitów
- Dynamika: 90 dB
- Stosunek sygnał/szum (S/N): 87 dB

Parametry odtwarzania z wejść SPDIF (Typowe)

- Częstotliwość próbkowania: 32000, 44100, 48000 Hz
- Rozdzielczość: 24 bity
- Dynamika: 107 dB
- Zniekształcenia nieliniowe (THD): 0,003%
- Napięcie wyjściowe sygnału audio: 1 V (wartość skuteczna), 3Vpp (peak-to-peak)
- System plików: FAT16 – LBA
- Obsługa kart CompactFlash 32 MB...4 GB
- Obsługa dysków HDD 512 MB...128 GB (wykorzystuje do 16 GB)



Rys. 1. Dekoder adresów, buforzy interfejsu dysku twardego i karty CF

procesorem postawiłem zadanie prawie niemożliwe do wykonania – przy rejestracji sygnału dźwiękowego próbkowanego z częstotliwością 48 kHz, stereo o rozdzielczości 16 bitów należy zapisywać na CF lub HDD strumień informacji o przepustowości 192 kB/s (1536 kb/s). Jest to około 12 razy więcej niż potrzeba do odtwarzania plików MP3 o przepustowości 128 kb/s. Dodatkowo sprawę komplikuje fakt, że przetwornik A/C posiada interfejs I²S pracujący z ramkami długości 64 bitów na próbkę (częstotliwość zegara wynosi 3,072 MHz). Interfejs I²S przetwornika A/C jest obsługiwany przez interfejs SPI procesora. Szybkość napływu kolejnych bajtów jest jednak tak duża, że program obsługi przerwania odbierającego kolejne próbki musiałem napisać częściowo w assemblerze (główny program napisałem w języku C). W każdej ramce należy odebrać najpierw 2 bajty dla kanału lewego, następne 2 bajty można zignorować, po czym należy odbierać 2 bajty dla kanału prawego i pozostałe 2 ponownie zignorować. Każde przerwanie odbiera 2 bajty. Podczas nagrywania procesor ponad połowę swego czasu przeznaczają na obsługę przerwania SPI. Dodatkowo generowane jest jeszcze przerwanie związane z obsługą klawiatury. Pętla główna musi na bieżąco składać odebrane próbki w bloki po 32 kB i zapisywać je w czasie rzeczywistym na dysku (lub karcie CF).

Początkowo chciałem opracować własny system plików na dysku i karcie CF, ale ostatecznie zdecydowałem się na system plików FAT16. Zastosowana jest obsługa długich nazw plików (LFN – *Long File Name*). W systemie plików FAT16 jedna, kompletna tablica alokacji plików FAT może zająć 128 kB pamięci. Przekracza to znacznie przestrzeń adresową procesora ATmega128. Na płycie DAR-001 zainstalowałem 128 kB pamięci zewnętrznej RAM. Ze względu na to, że podczas pracy urządzenia potrzebne są w pamięci bufor na próbki nagrywane/odtwarzane oraz miejsce na aktualny katalog, a także inne dane, zmuszony byłem zastosować dynamiczne ładowanie poszczególnych części tablicy FAT w blokach po 16 kB. Zapis/odczyt danych na dysku (lub karcie CF) wymaga w miarę wypełniania poszczególnych komó-

rek tablicy FAT załadowania co jakiś czas kolejnej części tablicy FAT. Przy dużej defragmentacji dysku może dochodzić do częstych odczytów/zapisów poszczególnych fragmentów tablicy FAT. Pomimo dość skomplikowanej sytuacji związanej z obsługą pamięci masowych (dysku HDD lub karty CF) udało mi się osiągnąć średnią szybkość około 3-krotnie wyższą od wymaganej.

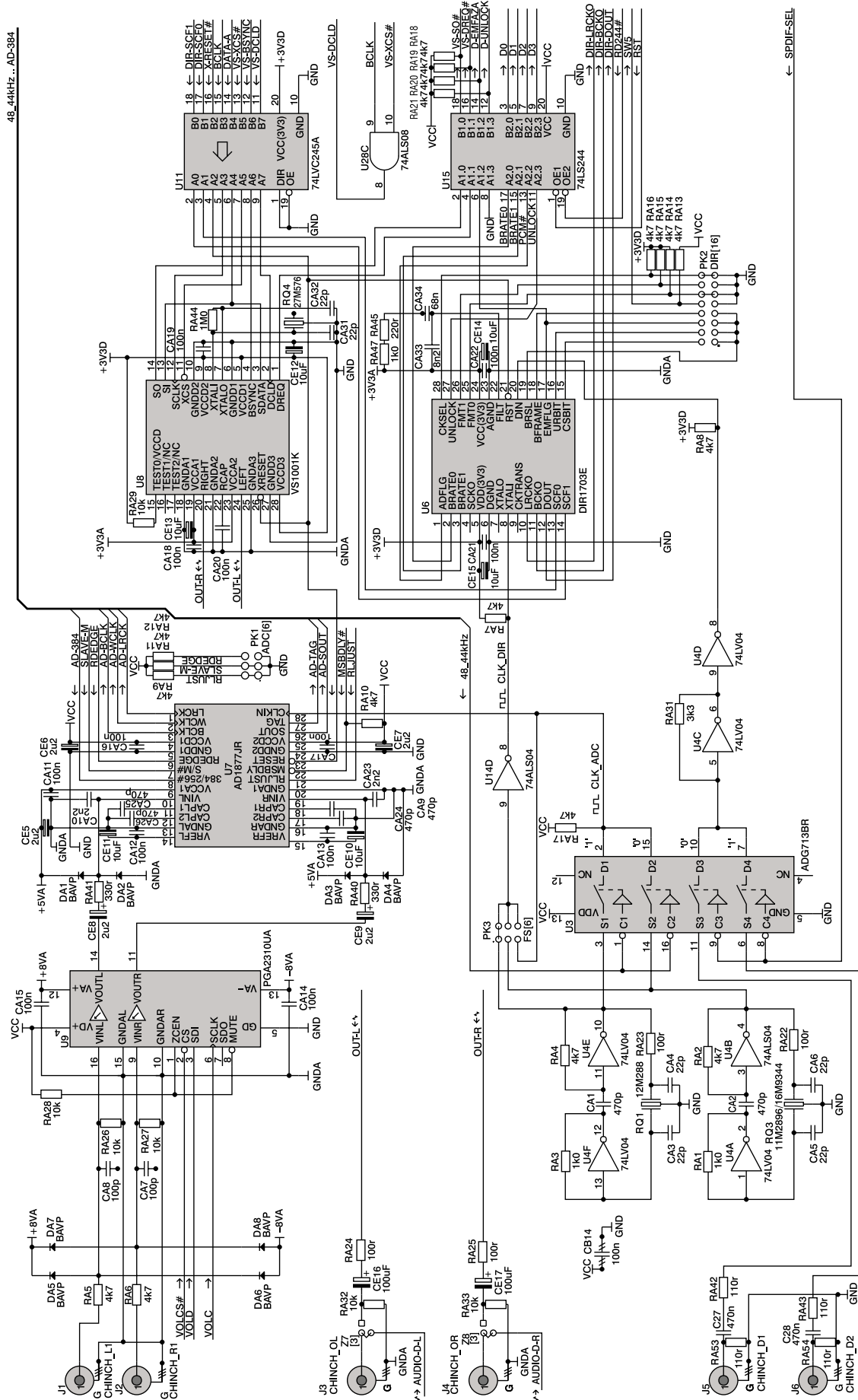
Jak wiemy, mikrokontroler ATmega128 może zaadresować niecałe 60 kB (0x01100...0x0FFFF), pamięć RAM o pojemności 128 kB została więc podzielona na 16 stron po 8 kB. Procesor ma dostęp do wybranej strony pod adresami 0x0E000...0x0FFFF. Zastosowałem 2 bufora po 32 kB dla próbek ulokowane na stronach 8...15 pamięci RAM, 16 kB na część tablicy FAT, 32 kB dla katalogu oraz 8 kB na aktualne okno dostępu do poszczególnych stron pamięci RAM. Procesor ma dostęp bezpośredni do komórek pamięci RAM od adresu 0x01100 do 0x0DEFF włącznie. Dostęp do stron 0, 8, 9, 10, 11, 12, 13, 14 i 15 jest możliwy tylko w oknie 0x0E000...0x0FFFF. Pod adresami 0x0DF00...0x0DFFF dostępne są urządzenia wejścia/wyjścia (I/O) takie jak: rejestry karty pamięci CF, rejestry dysku HDD, bufor adresujący strony pamięci RAM itp. Ze względu na to, że podczas nagrywania/odtwarzania plików próbki w buforach RAM są zapisywane/odczytywane w przerwaniach, a jednocześnie program główny zapisuje/odczytuje te same bufora na dysku HDD lub karcie pamięci CF, konieczne jest ciągle przełączanie stron pamięci przez przerwanie i program główny. Aby procesor podczas każdego przerwania nie tracił zbyt dużo czasu na przełączanie stron (obsługuje ich ponad 96000 na sekundę!), zastosowałem sprzętowy układ przełączania stron (**rys. 1**). Numer wybranej strony dla pętli głównej jest wpisywany do specjalnego bufora U19 (573) na bitach 0...3, natomiast numer strony dla przerwania jest wpisywany do tego samego bufora na bitach 4...7. Docelowy numer strony jest przełączany przez multiplexer U18 (157) sygnałem STR_XnY. Każde przerwanie ustawia na początku bit STR_XnY na „1”, a pod koniec przerwania gasi ten bit na „0”. W ten sposób przełączanie stron odbywa się szybko i bez

konfliktu pomiędzy pętlą główną a przerwaniemi.

Dekoder adresu (rys. 1) to układ U21 (138) wraz z kilkoma bramkami. Wyjście bramki U31A (10) steruje multiplexerem U17 (157) przełączającym strony pamięci RAM. Dla adresów mniejszych od 0x0E000 adresy A13, A14, A15 pamięci i procesora są takie same, a adres A16 jest równy „0” – pamięć jest adresowana bezpośrednio. Dla adresów od 0x0E000 do 0x0FFFF adresy A13, A14, A15 i A16 pamięci są takie same, jak numer strony wpisanej do bufora U19 (573).

Magistrala danych dysku twardego i pamięci CF została podłączona przez bufor U22 i U23 (245). Obsługa dysku HDD wymaga wykorzystania 16-bitowej magistrali danych. Procesor ATmega128 posiada magistralę 8-bitową, dlatego musiałem sprzętowo rozwiązać ten problem. Bufor U12 (573) przechwytytuje starsze bity dysku HDD podczas każdej operacji odczytu tego dysku. Po każdej operacji odczytu dysku HDD procesor odczytuje starsze 8 bitów danych z portu E. Przed każdym zapisem danych do dysku HDD procesor musi umieścić 8 starszych bitów danych w porcie E. Bufory U22 i U23 (245) zostały zastosowane głównie z konieczności dopasowania poziomów TTL (poziom „1” logicznej to napięcie 2 do 5 V) do poziomów wymaganych przez procesor ATmega128 (poziom „1” logicznej to napięcie 3,5 do 5 V). Dodatkowo użycie tych buforów pozwala wykorzystać karty pamięci CF zasilane napięciem 3,3 V. Napięcie zasilające kartę CF może mieć wartość +5 V lub +3,3 V w zależności od ustawienia zworki ZVF. Dodatkowo jest ono kluczowane tranzystorem T1 (BD136). Tranzystor T1 załącza się dopiero po całkowitym wsunięciu karty w złącze. Podczas wsuwania i wysuwania karty pamięci CF, na buforowanej magistrali danych (DB0...DB15) pojawiają się stany nieustalone, dlatego kartę pamięci CF można wsuwać lub wysuwać tylko wtedy, gdy nie odbywają się żadne operacje zapisu/odczytu, zarówno na samej karcie, jak i na dysku twardym.

Przetwornik A/D firmy Analog Devices typu AD1877JR wybrałem między innymi dlatego, że posiada on szeregowy interfejs I²S wyposażony dodatkowo w sygnały WCLK



Rys. 2. Przetworniki A/D i D/A oraz odbiornik SPDIF

i TAG. AD1877JR jest przetwornikiem typu Sigma-Delta, z 64-krotnym nadpróbkowaniem (*oversampling*) i cyfrowymi filtrami FIR. Cyfrowe filtry zapobiegają przedostawaniu się zakłóceń o częstotliwościach powyżej połowy częstotliwości próbkowania ($F_s/2$). Przy braku filtrów na wejściu przetwornika A/D wszelkie częstotliwości powyżej $F_s/2$ interferują właśnie z tą częstotliwością i pojawiają się na wyjściu przetwornika jako częstotliwości w paśmie użytecznym od 0 do $F_s/2$. Na przykład dla $F_s=48$ kHz częstotliwość $F_s/2=24$ kHz – jeśli na wejście analogowe przedostanie się sygnał zakłócający o częstotliwości 30 kHz (przykładowo), to ulegnie on interferencji z częstotliwością 24 kHz ($F_s/2$) i pojawi się w na wyjściu jako zakłócenie o częstotliwość równej różnicy tych częstotliwości względem $F_s/2$, czyli 18 kHz. Oczywiście przetwornik AD1877 posiada tak strome filtry, że wszystkie częstotliwości powyżej $F_s/2$ zostaną skutecznie stłumione.

Sygnaly z wyjść przetwornika AD1877 są czytane przez interfejs ISP procesora. Sygnał WCLK jest aktywny („1” logiczna) tylko podczas ważnych danych na linii SOUT przetwornika. Po zanegowaniu tego sygnału przez inwerter U16B (04) otrzymujemy sygnał SS# sterujący pracą interfejsu ISP procesora. Takie połączenie powoduje, że interfejs ISP odbiera tylko potrzebne bajty (4 zamiast 8) podczas każdego cyklu przetwornika (okres przebiegu LRCK). Do swojej pracy przetwornik AD1877 potrzebuje sygnału zegara (CLKIN) o częstotliwości 256 lub 384 razy większej od częstotliwości próbkowania. Nóżka 8 (384/256#) przetwornika jest sterowana przez procesor w zależności od częstotliwości próbkowania. Dla obsługi wszystkich trzech standardowych częstotliwości próbkowania (32000, 44100 i 48000 Hz) potrzebne są dwa generatory o częstotliwościach generowanych przebiegów 12,288 MHz i 11,2896 MHz. Generatory są zbudowane z inwerterów U4 (04). Przełączanie między jednym a drugim generatorem zapewniają 2 klucze analogowe (1 i 2) przełącznika U3 (ADG713BR). Tryb pracy przetwornika AD1877 ustalają sygnały ustawione na stałe na polu krosowym PK1 (rys. 2)

Przetwornik AD1877 generuje sygnał TAG informujący o przesterowaniu wejść przetwornika. Najstarsze bity sygnału TAG są zapamiętywane w przerzutnikach typu D układu U34 (74) i zapalają czerwone diody LED sygnalizujące przesterowanie wejść analogowych. Nagrywany sygnał analogowy doprowadzony do złącz CHINCH (J1, J2) wchodzi najpierw na elektroniczny potencjometr U9 (PGA2310UA).

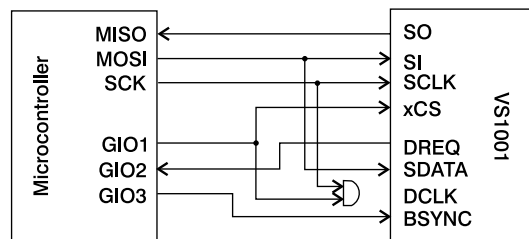
Wejścia analogowe przetwornika są zabezpieczone przed uszkodzeniem przez diody DA1...DA4 (BAVP-21), a wejścia układu PGA2310 przez diody DA5...DA8 (BAVP-21). Przetwornik AD1877 pracuje podczas nagrywania z wejścia analogowego.

DAR-001 został wyposażony w 2 wejścia cyfrowe. Są to 2 identyczne wejścia sygnału SPDIF typu CO-AXIAL (75 Ω). Wejścia są wybierane przez procesor sygnałem SPDIF-SEL sterującym kolejnymi dwoma (3 i 4) kluczami analogowego przełącznika U3 (ADG713BR). W tym wypadku przełączany sygnał ma charakter analogowy. Sygnał SPDIF jest przebiegiem symetrycznym o amplitudzie 0,2...0,5 V, dlatego przechodzi przez dwa inwertery układu U4. Na wyjściu inwertera U4D uzyskujemy sygnał SPDIF o poziomach zbliżonych do standardu TTL. Tak ukształtowany sygnał wchodzi na scalony odbiornik sygnału SPDIF typu DIR1703E (U6). Układ DIR1703E jest zasilany napięciami 3,3 V osobno dla części analogowej i osobno dla części cyfrowej. Odbiornik ten posiada kilka sygnałów konfiguracyjnych jego pracę. Wymaga także doprowadzenia sygnału zegarowego – wybrałem na stałe 12,288 MHz. Pole krosowe PK2 (rys. 2) pozwala ustawić odpowiednio większość sygnałów konfiguracyjnych odbiornik SPDIF – wybór formatu wyjściowego, źródło zegara itp. Odbiornik ten posiada szereg sygnałów wyjściowych. Jednym z nich jest wyjście ADFLG (PCM#). Przyjmuje ono stan niski, jeśli odbierany strumień danych SPDIF reprezentuje dane AUDIO w formacie PCM. Przez łącze SPDIF można przesyłać dane zakodowane np. w standardzie DOLBY AC3 – wtedy wyjście

ADFLG (PCM#) przyjmuje stan wysoki. Innym ważnym sygnałem wyjściowym jest sygnał UNLOCK. Przyjmuje on stan niski tylko wtedy, gdy wewnętrzna pętla PLL odbiornika DIR1703E jest zsynchronizowana z wejściowym przebiegiem SPDIF. Odbiornik wystawia również dwa bity (BRATE1 i BRATE0) informujące o częstotliwości próbkowania sygnału SPDIF.

Procesor może przeczytać bity UNLOCK, ADFLG, BRATE1, BRATE0 odczytując bufor U15 (244) (bity D3...D0). Program główny DAR-001 inicjuje zapis z wejścia SPDIF jedynie przy prawidłowej kombinacji powyższych bitów. Informacja zawarta w bitach BRATE1 i BRATE0 jest wykorzystywana przez program zapisujący nagłówek pliku *.WAV. Odbiornik DIR1703E generuje komplet sygnałów I²S – BCKO, LRCKO i DOUT. Format wyjściowy danych I²S został ustawiony (FMT1, FMT0) zworkami na polu krosowym PK2 na Left-Justified (rys. 2), czyli taki sam, jak dla przetwornika A/D. Sygnaly z odbiornika DIR1703E i przetwornika AD1877 przechodzą przez bufor U29 (244) i są wybierane odpowiednio sygnałami ADCEN# i DIRREN#. Ze względu na to, że układ DIR1703E nie generuje sygnału WCLK, sygnał ten jest generowany przez licznik modulo 32 zbudowany z przerzutnika U39B (74) i licznika U30 (93). Przerzutnik U39A (74) pozwala włączyć proces zapisu synchronicznie z narastającym zboczem sygnału LRCLK.

Głównym przetwornikiem D/A jest układ VS1001k (U8) – rys. 2. Spełnia on funkcję przetwornika D/A podczas odtwarzania przez DAR-001 zarówno plików *.MP3 jak i *.WAV. DAR-001 ma zainstalowany również drugi przetwornik. Jest to układ AL1201 (U32). Układ AL1201 jest 24-bitowym przetwornikiem D/A. Spełnia on tylko pomocniczą rolę – podczas nagrywania (po wybraniu



Rys. 3. Uproszczony schemat podłączenia procesora z układem VS1001k

WYKAZ ELEMENTÓW**Rezystory**

R5, R6: 4,7 Ω/0,5 W
 RA59, RA60: 10 Ω
 RD35, RD36: 22 Ω
 R7, RA40, RA41, RD21, RD22: 33 Ω
 RA22...RA25, RD5...RD14, R13, R14:
 100 Ω
 RA42, RA43, RA53, RA54: 110 Ω
 RA45, RA46: 220 Ω
 R11, R12, R136...R141, R143, RD38:
 470 Ω
 R133...R135, RD29: 680 Ω
 R2...R4, R8, RA1, RA3, RA47...RA52,
 RD23...RD26, RD30, RD32, RD33, RZ2,
 RZ3: 1 kΩ
 RD37: 1,5 kΩ
 R68, R69, RD34: 2,2 kΩ
 RA31, RZ1: 3,3 kΩ
 RA2, RA4...RA21, RD1...RD4, RD40:
 4,7 kΩ
 RA61...RA64: 7,5 kΩ
 R1, R142, RA26...RA30, RA32...RA39,
 RD15...RD20, RD27, RD28, RD31, RZ4:
 10 kΩ
 RA55...RA58: 27 kΩ
 RD39: 100 kΩ
 RA44: 1 MΩ
 PR1: 1 kΩ potencjometr montażowy
 wielobrotowy
 PR2, PR4: 10 kΩ potencjometr mon-
 tażowy wielobrotowy
 RX3, RX4, RX5: 8x10 kΩ drabinka
 rezystorowa
 RX1, RX2, RX6: 8x 4,7 kΩ drabinka
 rezystorowa

Kondensatory

CD18: 18 pF
 C38, C39, CA3...CA6, CA31, CA32,
 CD4...CD6: 22 pF
 CD1: 68 pF
 CA7, CA8, CD7, CD8: 100 pF
 CA1, CA2, CA23...CA30: 470 pF
 CA35, CA36: 1,5 nF
 CA9, CA10: 2,2 nF
 CA33: 8,2 nF
 C30, C5...C8, CZ7...CZ9: 10 nF
 CA34: 68 nF
 C1...C4, C55...C60, CA11...CA22,
 CD9, CZ1...CZ6, CD10...CD17, CB1...
 CB20: 100 nF

C27, C28: 470 nF
 CE5...CE9: 2,2 μF/6,3 V
 CE1: 4,7 μF/6,3 V
 CE2, CE3, CE10...CE15: 10 μF/10 V
 CE4, CE16...CE21: 100 μF/6,3 V
 CEZ11...CEZ16, CEZ22: 100 μF/6,3 V
 CEZ4...CEZ7: 100 μF/25 V
 CEZ8...CEZ10: 100 μF/16 V
 CEZ1...CEZ3: 330 μF/6,3 V
 CEZ17...CEZ21: 1000 μF/25 V

Półprzewodniki

U35: 74ALS00
 U4, U14: 74ALS04
 U28: 74ALS08
 U21: 74ALS138
 U17, U18: 74ALS157
 U26: 74ALS32
 U12, U19: 74ALS573
 U27: 74ALS573C
 U34: 74ALS74
 U16: 74HCT04
 U37: 74HCT08
 U47: 74HCT139
 U13: 74LS04
 U31: 74LS10
 U15: 74LS244
 U29: 74LS244
 U22, U23: 74LS245
 U20: 74LS30
 U36: 74LS74
 U30: 74LS93
 U11: 74LVC245A
 U2: 93C46
 U7: AD1877JR
 U33: ADG711BR
 U3: ADG713BR
 U32: AL1201
 U25: ATmega128
 U6: DIR1703E
 U1: FT8U245BM
 U51: LM2676T
 U52: LM2678T
 U55: LM3940
 U54: LM7808
 U53: LM7908
 U42: LM833
 U43...U46: PCF8574A
 U5B: PCF8583

U9: PGA2310UA
 U39: SN74LS94
 U10: V62C5181024L
 U8: VS1001K
 D4, D5: 1N4004
 D6, D7: 1N5401
 D1, D2: 1N5820
 D9, DA9, D17...D24: BAT43
 DDA: BAT54A
 D3, DA1...DA8, D8, DD1...DD15:
 BAVP
 DZ1: C5V6
 DZ2: C6V2
 T3: BC238
 T1: BD136
 T2: BD138
 L_L0, L_ONOFF, L_R0: LED czerwony
 L_L3, L_L6, L_L9, L_R3, L_R6, L_R9,
 L_HDD: LED zielony
 L_REC: LED żółty
Inne
 X1, LX11, LX12: 4,7 μH
 LX10: 27 μH
 LX3, LX4, LX5, LX6, LX7, LX15: 56 μH
 LX2, LX13: 68 μH
 LX8, LX9, LX14: 100 μH
 PK: przekaźnik LX200-5V
 RQ3: kwarc 11,2896 MHz
 RQ1: kwarc 12,288 MHz
 RQ5: kwarc 16,384 MHz
 RQ4: kwarc 27,576 MHz
 X2: kwarc32,768 kHz
 RQ2: kwarc 6 MHz
 LCD1: wyświetlacz LCD-TIANMA 2x16
 BAT_1: bateria litowa 3 V
 SB0, SB1, SB2, SB3, SB4, SB5, SB6,
 SB7: mikroprzełączniki
 PK1, PK2: goldpin
 J7, J10: gniazdo goldpin 2x8
 J1, J2, J3, J4, J5, J6: gniazda
 Chinch
 CF1: złącze karty Compact Flash
 I1: złącze IDE-HDD
 JZ: złącze ARK2
 JZ1, JZ2: złącze ARK4
 J12, JUPB: goldpin 2x5
 JUSB: gniazdo USB B

źródła sygnału nagrywania) układ ten działa jako przetwornik cyfrowo-analogowy dając na wyjściu analogowy sygnał audio. Jeśli zostanie wybrane jedno z wejść SPDIF (bez włączania nagrywania), to cały DAR-001 przy pomocy tego układu spełnia funkcję wysokiej klasy

24-bitowego przetwornika D/A. Odbiornik DIR1703E odbiera 24 bity. Jeśli nie przewiduje się wykorzystania magnetofonu DAR-001 w roli przetwornika D/A, to można nie montować układu AL1201. Mimo znakomitych parametrów przetwornika AL1201, jego wykorzystanie do

odtworzenia plików *.WAV jest niemożliwe, ponieważ procesor ATmega128 nie posiada żadnego bufora w torze nadawczym transmisji SPI.

Komunikację procesora ATmega128 z wewnętrznymi rejestrkami sterującymi układu VS1001k zapewnia interfejs SCI (*Serial Control Interfa-*

ce). Interfejs SDI (*Serial Data Interface*) jest przeznaczony do transmisji danych (plików). Obydwa te interfejsy można obsłużyć jednym interfejsem SPI procesora ATmega128 (rys. 3). To jaki interfejs w danej chwili jest aktywny zależy od poziomu sygnału xCS (VS_XCS#). Dla xCS = 0 obsługiwany jest dwukierunkowy interfejs SCI, dla xCS = 1 obsługiwany jest jednokierunkowy interfejs SDI. Transmisja SDI wymaga sygnału synchronizującego początek nadawanych bajtów. Procesor przed wysłaniem każdego bajtu generuje impuls zerujący przerzutniki U36A (74) i U32=6B (74). Sygnał

BCLK# synchronizuje wyjściowy sygnał VS-BSYNC tak, aby był aktywny przez czas pierwszego bitu.

Jak wspomniałem wcześniej, układ VS1001k posiada wewnętrzny bufor wejściowy. Pozwala także umieścić w swojej wewnętrznej pamięci RAM program użytkownika oraz uruchomić program (umieszczony na stałe) podbicia basów i sopranów. W DAR-001 wykorzystałem możliwość uruchomienia programu użytkownika.

Układ VS1001k potrafi odtwarzać tylko pliki *.MP3. Można jednak posługując się interfejsem SCI wpisać do jego pamięci RAM

program odtwarzający pliki *.WAV. Program vs1001k_pcm140 pobrałem ze strony www.vlsi.fi. Program ten wystarczy wpisać jeden raz. Uruchomienie programu polega na wpisaniu pod adres 0x4000 pamięci RAM układu VS1001k odpowiedniego rozkazu skoku. Od tego momentu układ VS1001k odtwarza tylko nieskompresowane pliki *.WAV. Aby przywrócić ponownie odtwarzanie plików *.MP3, należy sprzętowo wyzerować układ (nie pomaga zerowanie programowe).

Zbyszko Przybył
Zbyszek.Przybyl@interia.pl



Elektronik Bauelemente

In recent years, Beck Elektronik has become one of the leading distributors for **TFT** color displays, **OLEDs** and **LCD** displays in Germany, Austria and Switzerland. With our successful strategy of combining high-quality products with expert advice and competitive prices we want to open up the market in Poland and are looking for a:

SALES REPRESENTATIVE
for Poland

WE OFFER:

- Product portfolio for all display sizes ranging from 1.0" to 56" by international top suppliers
- Aggressive marketing and sales strategy within a dynamically growing market
- Sales and application support by our experts
- Striking development of sales and commission earnings

WE NEED:

- Profound knowledge of the Poland market and of the potential buyers of displays
- Sales experience and technical background
- High personal motivation to achieve our ambitious targets
- Sufficient knowledge of German or English

We also support young start-up companies if they dispose of adequate knowledge of the display sector.

If you are interested, please send your application to:

Beck GmbH & Co. Elektronik Bauelemente KG
Eltersdorfer Straße 7 · D-90425 Nürnberg
Phone +49 (0) 9 11/9 34 08-0 · Fax +49 (0) 9 11/9 34 08-28
www.beck-oled-lcd-tft-display.de
www.beck-elektronik.de · info@beck-elektronik.de



ul. Grabiszyńska 240
53-235 Wrocław

tel. (0-71) 339 00 29
339 00 30

faks (0-71) 339 05 01

lemibis@lemi.pl

złącza HDC 	złączki listwowe 
przyciski sterownicze 	przełączniki elektromagnetyczne 
SSR 	przełączniki czasowe 
czujniki indukcyjne i pojemnościowe 	czujniki fotoelektryczne 
regulatory temperatury PID 	impulsowe zasilacze przemysłowe 

www.lemi.pl

SKLEP INTERNETOWY 24h

❖ POSZUKUJEMY DYSTRYBUTORÓW LOKALNYCH

❖ DOSKONAŁE WARUNKI HANDLOWE

❖ DUŻE RABATY

SPRZEDAŻ PEŁNEGO ASORTYMENTU Z MAGAZYNU ❖ NAJLEPSZE CENY NA RYNKU

Zestawy głośnikowe



VDSMB1W -115 zł



VDSMB2W -115 zł

www.sklep.avt.pl, tel. 22-5689950

dostępne w kolorach: białym i czarnym