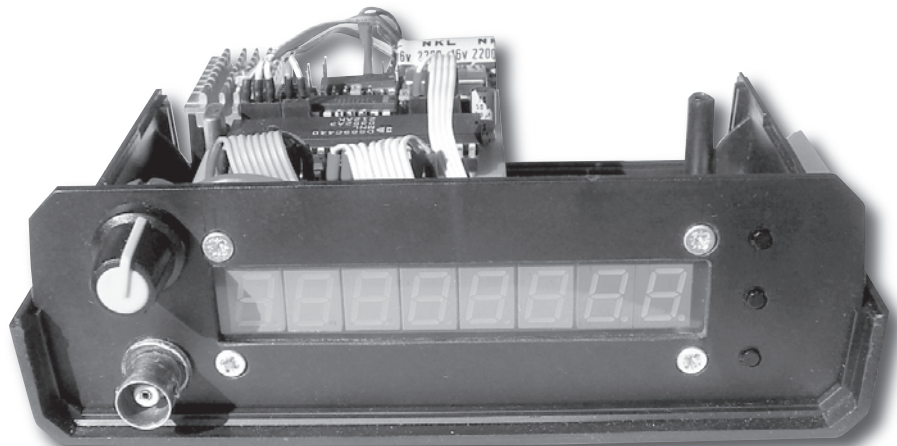


# Tor wejściowy do częstościomierza AVT-964

*Projekty przyrządów pomiarowych zastępujących na miano „sprzętu profesjonalnego” nie często pojawiają się na łamach EP. Osiągnięcie choćby zadawalających parametrów w tej klasie urządzeń nie jest łatwe ze względu na wysoko ustawioną poprzeczkę. Z pewnością opisany niżej tor pomiarowy do częstościomierza wykracza poza typową amatorszczyznę.*

## **Rekomendacje:**

*tor wejściowy nie stanowi kompletnego przyrządu pomiarowego, ale jego wpływ na parametry częstościomierza jest znaczący, warto więc zastanowić się nad jego wykonaniem – polecamy tę decyzję raczej zaawansowanym elektronikom.*



W moim warsztacie elektronicznym znajdują się głównie urządzenia wykonane we własnym zakresie. Nie inaczej jest i z częstościomierzem. Służący mi do tej pory miernik częstotliwości pracował na klasycznej zasadzie liczenia impulsów przy ściśle określonym czasie otwarcia bramki. Pierwotnie był to układ na TTL-ach, później na mikroprocesorze. Mimo skoku technologicznego, idea pomiaru była jednak ta sama, podobnie jak blok wzmacniająca. Stopień wejściowy składał się ze wzmacniacza ze wspólnym emiterem na tranzystorze wielkiej częstotliwości i serii liczników dzielących sygnał przez 10. Z czasem jednak zacząłem dostrzegać niedomagania tego rozwiązania – wysoka dolna częstotliwość graniczna, niezbyt wysoka częstotliwość górna, kiepska czułość, mała impedancja wejściowa. Nadszedł zatem czas na rewizję rozwiązania bloku wejściowego i całej idei działania częstościomierza. Efektem przemyśleń i pracy stał się niniejszy układ.

## **Tor małej częstotliwości.**

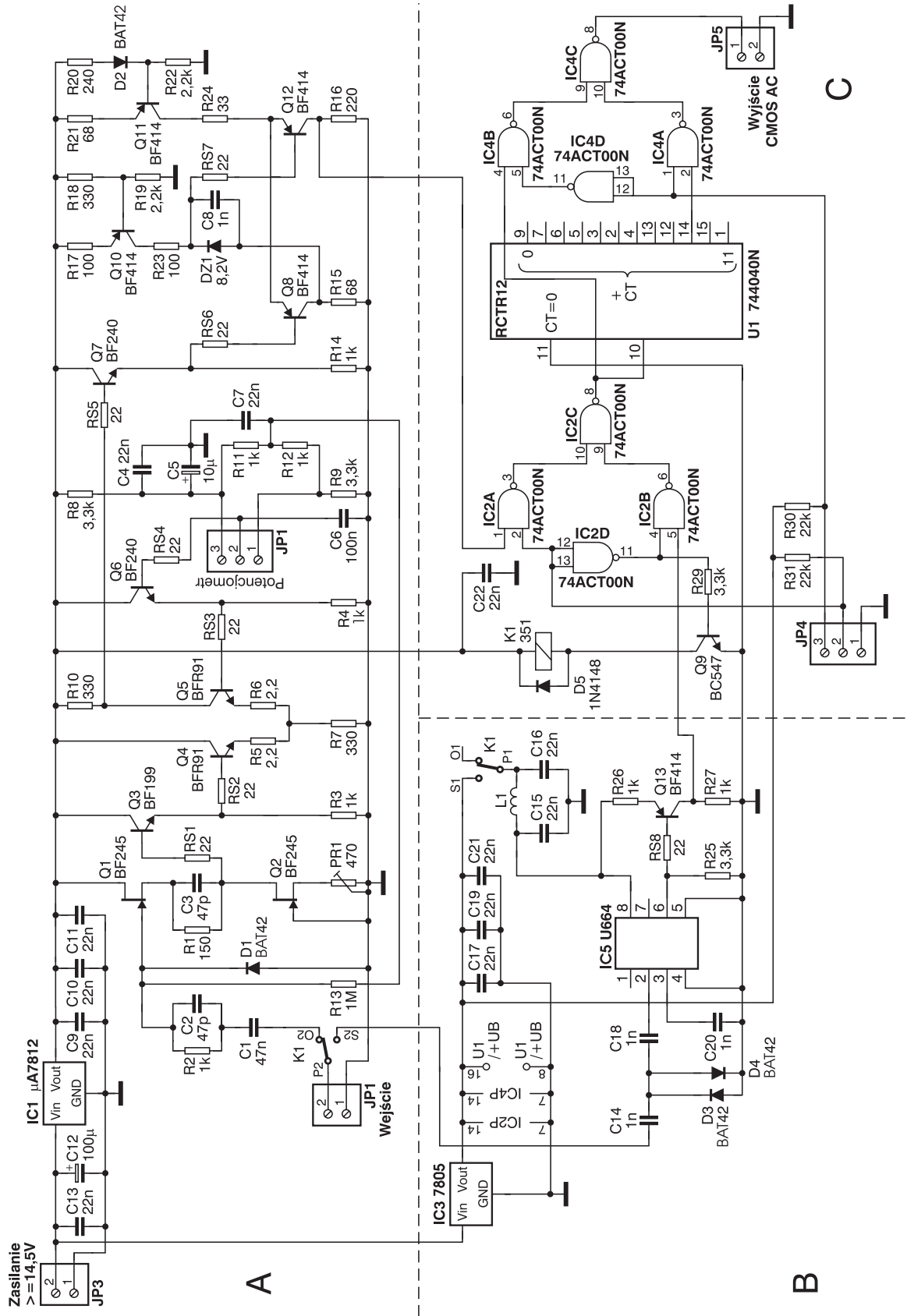
Schemat toru małej częstotliwości jest przedstawiony na **rys. 1** (fragment oznaczony literą A). Sygnał z wejścia dostaje się na styki przekaźnika. Jeżeli przekaźnik nie jest załączony, przebieg jest kierowany na kondensator C1. Od tego elementu zależy dolna częstotliwość graniczna wzmacniacza – jest to jedyny kondensator sprzęgający w obwodzie. Dalej, poprzez elementy C2, R2, prze-

bieg wejściowy jest przekazywany na wejście wtórnika skompensowanego z tranzystorami polowymi. R2 służy ograniczeniu prądu przy przesterowaniu wtórnika, zaś C2 kompensuje jego pojemność wejściową. Jeżeli do wejścia zostanie dostarczony sygnał o zbyt dużej amplitudzie (większej od około 6 V), dolną połówkę przebiegu „obetnie” dioda D1, zaś górną otwarte złącze bramka-źródło tranzystora Q1. Nie ma jednak obawy o jego uszkodzenie, bo producent zapewnia, że nawet prąd bramki o natężeniu 10 mA nie może uszkodzić tego elementu. Od rezystora R13 zależy rezystancja wejściowa wzmacniacza. Ponadto polaryzuje on wejście wtórnika napięciem 6 V z wyjścia dzielnika R8-R9-R11-R12.

Do wyjścia wtórnika skompensowanego dołączony jest wzmacniacz ze wspólnym kolektorem na tranzystorze Q3. Ma on na celu dopasowanie stosunkowo dużej impedancji wyjściowej wtórnika na FET-ach do niskiej impedancji wejściowej kolejnego bloku. Założenie o dużej rezystancji bloku wzmacniającego oraz możliwie dużej amplitudzie przebiegu wejściowego zostało zrealizowane za pomocą powyższego fragmentu układu. Przebieg należy teraz wzmocnić zakładając z kolei, że owo wzmocnienie powinno być stałe w stosunkowo dużym zakresie częstotliwości. Wzmacniacz ze wspólnym emiterem odpada już na starcie, ze względu na bardzo duży wpływ efektu Millera przy dużych

### PODSTAWOWE PARAMETRY

- Płytką o wymiarach 88x64 mm
- Zasilanie +15 V
- Czułość ok. 20 mV
- Częstotliwość pracy (dwa podzakresy):
  - Tor małej częstotliwości: 5 Hz...75 MHz
  - Tor wielkiej częstotliwości: 70 MHz...1,1 GHz
- Znormalizowana rezystancja wejściowa toru m.cz.- 1 MΩ
- Amplituda przebiegu wejściowego m.cz., przy której nie następuje zadziałanie ogranicznika: ok. 6 V
- Załączany poziomem logicznym dzielnik przez 1024 (wymagany do współpracy z mikroprocesorowym częstościomierzem o pomiarze synchronicznym)
- Wspólne wejście dla zakresu m.cz i w.cz. – tory również przełączane poziomem logicznym.



Rys. 1. Schemat elektryczny toru wejściowego

częstotliwościach i problemy ze stabilnością. Zdecydowałem się na wykorzystanie wzmacniacza różnicowego, ze względu na jego dobre zachowa-

nie w zakresie w.cz. oraz kompensację termiczną. Aby uzyskać założoną częstotliwość graniczną, konieczne było zastosowanie w tym miejscu tranzy-

storów o dużej wartości  $f_T$ . Nadają się do tego np. BFR91A, albo BFS17. Postanowiłem wykorzystać te pierwsze, z uwagi na ich większą dostępność

i obudowę do montażu przewlekane. Inne tranzystory, jak np. BF240 nie mogą tutaj zostać użyte, chyba że pogodzimy się z częstotliwością graniczną na poziomie 10...15 MHz. Rezystor R7 warunkuje prąd wzmacniacza różnicowego i ustala go na poziomie około 13 mA. Rezystory R5 i R6 zmniejszają wzmocnienie do potrzebnej wartości (ok. 30 razy) oraz poprawiają stabilność termiczną.

Wtórnik z tranzystorem Q6 dopasowuje drugie wejście wzmacniacza różnicowego do dzielnika oraz przede wszystkim kompensuje termicznie wtórnik z tranzystorem Q3. Baza tranzystora Q6 jest polaryzowana z potencjometru dołączanego do gniazda JP1. Potencjometrem tym ustala się potencjał bazy tranzystora Q5 i próg działania bloku wzmacniającego. W zasadzie wystarczy (przy poprawnie przeprowadzonej regulacji) ustawić go na połowę przekręcenia gałki, jednak czasem, przy pracy z zakłóconymi sygnałami, bądź z przebiegami o dziwnym kształcie czy dużej amplitudzie, poprawny pomiar częstotliwości możliwy jest dopiero po wyregulowaniu nastawy potencjometru i odpowiednim ustawieniu progu.

Do wejścia wzmacniacza dołączony jest wtórnik z tranzystorem Q7, mający na celu, po raz kolejny, dopasowanie bloków wzmacniających. Dalej znajduje się przerzutnik Schmitta z tranzystorami Q8 i Q9. Jest on zasilany prądem około 15 mA ze źródła prądowego Q11, R20...R22, D2. Rezystor R24, dołączony w szereg ze źródłem prądowym, ma na celu zwiększenie jego rezystancji szeregowej i w efekcie poprawę działania układu przy pracy z sygnałami większej częstotliwości. Dioda Zenera DZ1 polaryzowana prądem ok. 6 mA z kolejnego źródła prądowego Q10, R17...R19 ustala próg zadziałania przerzutnika Schmitta i kompensuje termicznie złącze baza-emiter tranzystora Q7. Dołączony równolegle do niej kondensator C8 ma na celu „przetrzymanie” napięcia na diodzie w momencie przetrzutu, dzięki czemu układ działa pewniej dla zakresu wielkich częstotliwości. Rezystor R15 ustala wartość pętli histerezy, która wynosi tutaj około 1 V. Aby uzyskać nieco większą czułość można zmniejszyć wartość R15, np. o połowę. Chcąc z kolei poszerzyć pasmo przy zachowaniu czułości, można oprócz zmniejszenia R15, zwiększyć 2-, 3-krotnie rezystancje oporników R5 i R6. Przyjmuje się, że przerzutnik

Schmitta działa dobrze począwszy od histerezy ok. 1 V, warto jednak poprobować i wybrać optymalne rozwiązanie.

Sygnal o poziomach TTL jest odbierany z kolektora tranzystora Q12. Poziomy są TTL, a nie CMOS-AC dlatego, że dla wielkich częstotliwości opisywany powyżej blok nie działa już jako przerzutnik Schmitta, lecz jako wzmacniacz i coś, co dla małych częstotliwości obserwuje się jako niewielkie przetrzuty na zboczach narastającym przebiegu wyjściowego, rozciąga się dla wielkiej częstotliwości na całą górną połowę przebiegu. Użycie rezystora R16 o rezystancji zamiast 220  $\Omega$  około 270...300  $\Omega$ , dopasuje progi do poziomów AC (podniesie napięcie logicznej jedynki), ale dla wielkich częstotliwości może dochodzić do przesterowania wejścia bramek logicznych i w efekcie nawet ich zatrzęsienia i zniszczenia. Bezpieczniej było pozostać przy progach TTL i zastosować dalej bramki ACT.

I jeszcze słowo o rezystorach oznaczonych na schemacie jako RS1...7. Są to rezystory w obudowach SMD (0805) o rezystancji 15...33  $\Omega$ . Umieszczone w bazach tranzystorów wielkiej częstotliwości (i możliwie blisko nich) obniżają górną częstotliwość graniczną fragmentu układu z tymi tranzystorami. Nie wszędzie są one absolutnie niezbędne (np. wtórnik dołączony do wyjścia wzmacniacza o rezystancji wyjściowej większej od 100  $\Omega$  powinien działać bez wzbudzeń), lecz warto przewidzieć na nie miejsce w układzie, by uniknąć niespodzianek. Zaznaczam, że ewentualne oscylacje będą bardzo trudne do wykrycia amatorskim sprzętem ze względu na ich wysoką częstotliwość (kilkaset albo więcej MHz).

Blok m.c.z. jest zasilany ze stabilizatora IC1 na 12 V. Kondensatory C9...C11 blokują zasilanie i uniemożliwiają pojawienie się oscylacji oraz przydźwięku sieciowego.

### Tor wielkiej częstotliwości

Jest to część schematu zaznaczona na rys. 1 jako B. Zastosowano tutaj dostępny i tani prescaler U664 w obudowie DIL-8. Jest to dzielnik wielkiej częstotliwości o impedancji wejściowej 50  $\Omega$ , pracujący w trybie podziału przez 64. Kondensatory C14 i C18 sprzęgają zmiennoprądowo wejście prescalera ze źródłem sygnału. Elementy D3 i D4 to diody Schotky'ego służące do zabezpieczenia przed prze-

sterowaniem. Kondensator C20 zwiera drugie wejście układu do masy. Konwersji poziomów logicznych dokonuje wzmacniacz z tranzystorem Q13.

Załączenie przełącznika oznacza przełączenie styków wejściowych tak, że sygnał jest przekazywany z wejścia bloku do prescalera. Drugi zestaw styków łączy prescaler do zasilania. Odłączenie od zasilania, kiedy pomiar jest dokonywany z użyciem bloku m.c.z. ma na celu zmniejszenie poziomu emitowanych przez prescaler zakłóceń. Zastosowany w układzie dzielnik ma dużo zalet, włącznie z dobrą czułością i niską ceną, ale ma też znaczącą wadę – jest to układ samooscylicujący i nawet kiedy do jego wejścia nie jest dostarczony żaden przebieg, to na jego wyjściu pojawia się sygnał o częstotliwości kilku MHz. Odłączenie zasilania prescalera przy pomiarach m.c.z. usuwa to źródło zakłóceń.

Dławik L1 o indukcyjności 10  $\mu$ H wraz z kondensatorami C15 i C16 tworzy filtr dolnoprzepustowy i ma za zadanie ograniczyć emisję zakłóceń przez prescaler do szyny zasilającej. Rolę elementu blokującego zasilanie pełni też kondensator C17. Tranzystor Q9 steruje załączaniem przełącznika. Układ jest zasilany napięciem 5 V ze stabilizatora IC3.

### Blok dzielnika i multiplekserów

Jest to fragment oznaczony na rys. 1 jako C. Pierwszy multiplekser, na bramkach NAND IC2A...IC2D służy do wyboru toru wejściowego. Podanie logicznej jedynki na nóżkę 2 gniazda JP4, a zarazem na wejście bramki IC2A oraz obydwie wejścia bramki IC2D powoduje, że bramka IC2A przepuszcza sygnał z jej drugiego wejścia, czyli toru m.c.z. Na wyjściu bramki IC2D, więc i na jednym z wejść bramki IC2B występuje wówczas niski poziom logiczny i sygnał z jej drugiego wejścia (z bloku w.c.z.) nie może być przekazany dalej. Tranzystor Q12 jest zatkany i przełącznik jest wyłączony. Niski poziom na tym wejściu sterującym powoduje odłączenie bloku m.c.z., załączenie przełącznika (dołączenie prescalera do zasilania oraz jego wejścia do wejścia układu) i transmisję sygnału z bloku w.c.z.

Dalej znajduje się licznik binarny 74HC4040. Ma on w wykonaniu firmy Philips maksymalną częstotliwość pracy rzędu 80 MHz. W przypadku innych producentów może być nie-

co gorzej, jednak pierwszy z brzegu licznik pracował do 79 MHz, co i tak jest wartością wystarczającą.

Drugi multiplexer na bramkach służy do wyboru czy mierzony ma być sygnał niepodzielony, czy też podzielony przez 1024. Zasada jego działania jest taka sama, jak poprzedniego multiplexera. Jeżeli na nóżkę 3 gniazda JP4 podany jest niski poziom logiczny, przebieg jest przekazywany z wejścia dzielnika, zaś kiedy występuje tam poziom wysoki, sygnał jest przekazywany z jego wyjścia.

Zaproponowany przeze mnie stopień podziału zapewnia wygodę przy współpracy bloku wejściowego z częstotściomierzem o pomiarze synchronicznym z automatycznym przełączaniem zakresów.

## Montaż

Układ został wykonany na płytce dwustronnej, przy czym jedną jej stronę stanowi masa. Schemat montażowy przedstawiono na rys. 2. Model powstał w taki sposób, że część spodnia ze ścieżkami została wykonana metodą termotransferową, zaś część górna (masa) w całości została zaklejona taśmą pakową (wystarczająco odporną na odklejenie pod wodą) i nie wytrawiona w ogóle. Po trawieniu, miedź w otoczeniu otworów, w których miały się znaleźć wyprowadzenia elementów nie połączone z masą, została usunięta poprzez frezowanie. Jeżeli ktoś ma bardzo dobrze opanowaną technologię termotransferową, bądź inną, służącą do tworzenia płytek drukowanych, nic nie stoi na przeszkodzie, żeby część górną płytki wykonać analogicznie jak część dolną. Po stronie spodniej także znajdują się ścieżki masy, dzięki czemu nie trzeba się męczyć z lutowaniem do górnej warstwy miedzi np. nóżek kondensatora elektrolitycznego, czy podstawek.

Obwód drukowany został tak zaprojektowany, by połączenia między elementami były jak najkrótsze oraz aby półprzewodniki, które mają być sprzężone termicznie, znajdowały się jak najbliżej siebie.

Układy scalone, z wyłączeniem prescalera, zostały umieszczone w podstawkach. Nie zauważyłem, żeby pogorszyło to parametry układu dla w.c.z., za to z pewnością nie zaszkodziło samym scalakom. Lutowanie należy przeprowadzić klasycznie, to znaczy: najpierw rezystory,

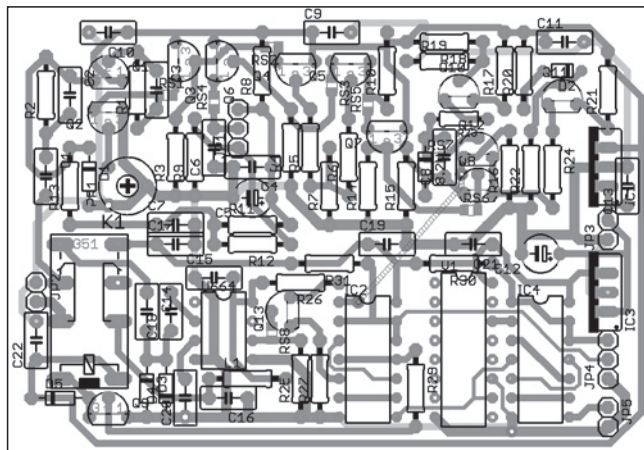
kondensatory, podstawki, diody, tranzystory, kondensatory elektrolityczne, stabilizatory, i prescaler. Nie wolno zapomnieć także o jednej zworze, łączącej punkty ZW1 i ZW2. Proponuję połączenie to wykonać kawałkiem cienkiego przewodu w izolacji po stronie spodniej płytki. Na tym etapie nie należy montować diody Zenera DZ1 i tranzystorów polowych Q1 i Q2.

Stabilizatory przy zasilaniu napięciem do 18 V grzeją się mocno, ale nie jest konieczne montowanie ich na radiatorach. W razie czego i te elementy są ulokowane blisko siebie i w jednej linii, więc ewentualne przykręcenie ich do wspólnego kawałka blachy jako radiatora nie powinno stanowić problemu.

Dobre sprzężenie termiczne odpowiednich elementów uzyska się poprzez owinięcie ich kawałkiem blaszki miedzianej oraz zatopienie w koszulce termokurczliwej. Dostyc trudno jest wykonać ten zabieg dla tranzystorów BFR91A, zatem w ich przypadku można poprzestać na przytwierdzeniu do nich kawałka grubszej blachy z użyciem kleju Super-glu.

## Uruchomienie

Uruchomienie tego układu nie przebiega zupełnie bezproblemowo. Najpierw spośród kilku tranzystorów należy dobrać parę JFET-ów o zbliżonych prądach  $I_{DSS}$  i napięciach odcięcia  $U_{GS}$ . Robi się to w następujący sposób: należy zewrzeć ze sobą bramkę i źródło tranzystora, i poprzez miliamperomierz dołączyć tranzystor do zasilania, np. 5 V (bramka i źródło do masy, dren poprzez miernik do plusa). Pomiaru prądu  $I_{DSS}$  trzeba dokonać szybko, bo jego wartość na poziomie 15...25 mA powoduje nagrzewanie tranzystora i zmianę parametrów.  $U_{GS}$  mierzymy dołączając do bramki ujemne napięcie regulowane. Jego wartość, przy której prąd drenu spadnie do ok. 200  $\mu A$  to katalogowe  $U_{GS}$ . W zestawie 10 tranzystorów powinno się znaleźć kilka par.



Rys. 2. Schemat montażowy

Jeżeli do układu zostaną zamontowane JFET-y nie dobrane w parę, zauważalna będzie znacząca niestabilność termiczna, szczególnie w pierwszych minutach po uruchomieniu.

W kolejnym kroku należy dobrać diodę Zenera. Ideałem byłaby dioda o napięciu  $U_{DZ}=8,2$  V. Pomiaru można dokonać łącząc w szereg z nią rezystor np. 1 k $\Omega$  i dołączyć całość do źródła napięcia około 14 V tak, aby przez diodę płynął, jak w układzie, prąd ok. 6 mA. Spośród kilku egzemplarzy, a najlepiej typów, należy dobrać diodę o wspomnianym napięciu (najlepiej nieco niższym – ok. 8...8,2 V). Dobraną diodę można wlutować do układu.

Po zamontowaniu tranzystorów należy dokonać zrównoważenia wtórnika. Napięcie na bramce tranzystora Q1 powinno wynosić nieco poniżej 6 V (pomiaru lepiej jest dokonać bezpośrednio na wyjściu dzielnika, czyli na drugiej nóżce rezystora R13, ze względu na mniejszy wpływ obciążenia przez woltomierz). Rezystor PR1 należy ustawić tak, by na drenie tranzystora Q2 było dokładnie to samo napięcie co na wejściu wtórnika.

Następnie suwak potencjometru regulacji progu i czułości należy ustawić dokładnie w połowie. Napięcie na kolektorze tranzystora Q5 powinno wynosić wówczas około 9,7 V, a prąd z rezystora R7 powinien rozplywać się symetrycznie do tranzystorów Q4 i Q5 (co można sprawdzić mierząc spadki napięć na rezystorach R5 i R6). Teraz należy zmierzyć napięcie na emiterze tranzystora Q7 – powinno wynosić ok. 9 V. Regulując ustawienie potencjometru regulacji progu, należy dopro-

wadzić do pojawienia się poziomu niskiego, a następnie wysokiego na wyjściu przerzutnika. Dla obu stanów wyjścia należy zmierzyć napięcie na katodzie diody Zenera. Powinno wynosić odpowiednio 9,5 V i 8,5 V. Jeżeli napięcia te znacząco się różnią, należy dobrać jeszcze raz diodę Zenera, dobrać rezystor R17 decydujący o prądzie płynącym przez diodę (wspomniane 6 mA – wówczas zmieni się spadek napięcia na rezystorze R15), albo (z gorszym skutkiem) lekko rozkorygować wtórnik zrównoważony na FET-ach tak, by napięcie na emiterze tranzystora Q7 (kiedy suwak potencjometru ponownie znajdzie się w połowie ustawienia) było średnią z powyższych dwóch pomiarów napięć. Ewentualnie można się pogodzić ze stanem równowagi zachodzącym dla różnego od środkowego ustawienia potencjometru.

Pozostała część układu nie wymaga regulacji i powinna wystartować od razu.

### Słowo końcowe

Tworząc niniejszy układ miałem na celu wykonanie wzmacniacza całkowicie w oparciu o elementy dyskretne (mowa o bloku m.cz. do przerzutnika Schmitta) i rozprawienie się ze sprawiającymi mi do tej pory sporo kłopotów tranzystorami BFR91A oraz sprawdzenie przydatności PSpice do symulacji szybkich układów. Cele pierwszy i drugi zostały spełnione, zaś co do Pspice, to do rewelacji prezentowanych w wynikach symulacji radzę podchodzić z dużą dozą nieufności – mowa o granicznych częstotliwościach elementów i analizie temperaturowej.

W czasie użytkowania niniejszego układu zauważyłem, iż przy pracy układu z sygnałami o częstotliwości >30 MHz i małej amplitudzie, należy dokładniej niż dla przebiegów m.cz. dobrać próg zadziałania układu. Wynika to z minimalnie za niskiej częstotliwości granicznej tranzystorów w przerzutniku Schmitta i z tego, że we wspomnianym zakresie częstotliwości działa on już wyłącznie jako wzmacniacz. Wymiana tranzystorów BF414 na szybsze (np. BF509, BF569, BFR38, itp.) przyniosłaby poprawę, lecz można się natknąć na spory problem z zakupem tranzystorów pnp przeznaczonych do pracy na wyższych częstotliwościach. Wspomniane zjawisko

nie jest jednak zbyt uciążliwe i nie wpływa na czułość.

Układ został dość dokładnie przebadany z użyciem oscyloskopu o paśmie 400 MHz i odpowiednim generatorem w.cz. Charakterystyka czułości toru m.cz. była płaska do 50 MHz (o wyższych częstotliwościach nie piszę, ponieważ była to maksymalna częstotliwość mojego generatora wzorcowego), a owa czułość wynosiła ok. 17 mV wartości skutecznej. Dysponowałem i innym generatorem, na wyższą częstotliwość, ale stabilność amplitudy jego przebiegu wyjściowego w funkcji częstotliwości pozostawiała trochę do życzenia, zatem pomiary nie były miarodajne. Jak napisałem wcześniej, układ działał do 79 MHz z niezłą czułością, a gwałtowne ograniczenie pasma wynikało tylko z parametrów dzielnika 74HC4040. Jeżeli ktoś chce uzyskać wyższą częstotliwość, powinien poszukać powyższego dzielnika w wersji AC, albo poprzedzić ten element układem 74AC74 (2 przerzutniki typu D) skonfigurowanym jako dzielnik przez 2, albo przez 4. W takim przypadku należy też poszukać szybszych JFET-ów i tranzystorów w przerzutniku Schmitta (prawdopodobnie także i we współpracujących źródłach prądowych).

Blok w.cz. miał zadowalającą czułość (zależną jedynie od prescalera), która powinna wynosić ok. 20 mV. Układ modelowy nie wykazywał skłonności do wzbudzenia się i pracował dobrze zarówno przy pomiarze częstotliwości przydźwięku sieciowego, jak i wielomegahercowego przebiegu z generatora kwarcowego.

Jak napisałem we wstępie, blok wejściowy współpracuje z mikroprocesorowym częstotliwościomierzem o synchronicznej metodzie pomiaru częstotliwości, która zapewnia zbliżony czas wykonania pomiaru i dokładność niezależnie od częstotliwości mierzonej oraz funkcję automatycznego przełączania zakresów. Część mikroprocesorowa wymaga jeszcze doszlifowania oprogramowania, zaś całość – zamknięcia w stosowną obudowę. W obecnej wersji częstotliwościomierz zapewnia 7-cyfrową dokładność pomiaru częstotliwości, przy czasie jego trwania równym ok. 1 sekundy oraz charakteryzuje się 64-bitową dokładnością obliczeń. Jądrzem układu jest szybka wersja mikrokontrolera 8051 (dostępna w próbkach od firmy Maxim). Moż-

### WYKAZ ELEMENTÓW

#### Rezystory

RS1...RS8: 22 Ω  
R1: 150 Ω  
R2...R4, R11, R12, R14, R26, R27: 1 kΩ  
R5, R6, R19, R22: 2,2 Ω  
R7, R10, R18: 330 Ω  
R8, R9, R25, R29: 3,3 kΩ  
R15, R21: 68 Ω  
R17, R23: 100 Ω  
R20: 240 Ω  
R16: 220 Ω  
R24: 33 Ω  
R30, R31: 22 kΩ  
R13: 1 MΩ  
PR1: 470 Ω (potencjometr montażowy)

JP1: potencjometr

#### Kondensatory

C1: 47 nF  
C4, C7, C9...C11, C13, C15...C17, C19, C21, C22: 22 nF  
C2, C3: 47 pF  
C8, C14, C18, C20: 1 nF  
C6: 100 nF  
C12: 100 μF/25 V  
C5: 10 μF/25 V

#### Półprzewodniki

D1...D4 : BAT42  
DZ1: dioda Zenera 8,2 V  
D5: 1N4148  
Q1...Q2: BF245  
Q3: BF199  
Q4, Q5: BFR91  
Q6, Q7: BF240  
Q8, Q10...Q13: BF414  
Q9: BC547  
IC1: μA7812  
IC2, IC4: 74ACT00N  
IC3: 7805  
IC5: U664  
U1: 744040N

#### Inne:

K1: przekaźnik V23042  
L1: dławik 100 mH  
Łączówki Goldpin

na tu zastosować popularne mikrokontrolery f-my Atmel (8051, albo AVR), lecz precyzja pomiaru zmniejszy się wówczas o rząd wielkości.

Aby częstotliwościomierz można było uznać za miarodajny przyrząd pomiarowy, należy wyposażać go jeszcze we wzorzec częstotliwości. Zaznaczam, że przy 7 cyfrach bardzo wyraźnie wydać, jak niestabilne są typowe rezonatory, a nawet termicznie skompensowane generatory kwarcowe.

**Maciej Fimiarz**