



Generator DDS (1)

Czas, w których zakup sprzętu pomiarowego był dla amatorów marzeniem ściętej głowy mamy już za sobą. Aktualnie aż roi się od ofert różnych producentów. Możemy wybierać w mniej lub bardziej zaawansowanej technologicznie aparaturze. Nadal pewną barierą pozostaje cena, a wtedy sięgamy do sprawdzonych metod „zrób to sam”.

Rekomendacje:

W warunkach amatorskich można wykonać generator o parametrach sprzętu profesjonalnego. Przysła się bardzo w warsztacie każdego elektronika.



Generator sygnałowy obok miernika uniwersalnego i oscyloskopu jest chyba jednym z podstawowych przyrządów pomiarowych w warsztacie każdego elektronika. Przebiegi elektryczne można generować na wiele sposobów, jest z tym związana dość obszerna teoria. Podstawowym konfiguracjom nadano nazwy pochodzące od nazwisk ich autorów. O generatorach wykorzystujących obwody LC mówimy, że są to układy Meissnera, Hartleya, Colpittsa,

Clappa. Są też generatory RC z przesuwnikiem fazowym lub z mostkiem Wienera. Jeżeli do tych wymienionych generatorów ze sprzężeniem zwrotnym dodamy generatory z ujemną rezystancją, to widać, że generowanie sygnałów sinusoidalnych nie jest sprawą prostą. Zaprojektowanie oraz zbudowanie klasycznego generatora z sinusoidalnym przebiegiem wyjściowym wymaga wiedzy i doświadczenia, szczególnie jeżeli ma być to generator przestrajany w szerokim zakresie, jego amplituda ma być stała w funkcji częstotliwości, a sygnał wyjściowy musi mieć małe zniekształcenia. W przeszłości konstruktorzy i producenci takich przyrządów pomiarowych dzielili zakres generowanych częstotliwości na podzakresy i stosowali rozbudowane układy stabilizacji amplitudy sygnału wyjściowego. Powstawały w ten sposób generatory o bardzo dobrych parametrach, ale rozbudowane i co za tym idzie bardzo drogie.

Dużym ułatwieniem dla konstruktorów było pojawienie się scalonych generatorów funkcji. Chyba najbardziej znanym jest układ MAX038. Trzeba jednak pamiętać, że w takich układach generowania są stosowane elementy RC podlegające procesom starzenia i zmianom parametrów w funkcji temperatury. Niezbędne jest również dzielenie generowanych częstotliwości na podzakresy i skalowanie elementów regulacyjnych. Mimo to, nawet mniej zaawansowani amatorzy mogą zbudować generator o bardzo przyzwoitych parametrach, opierając się na dokumentacji układu MAX038 lub na gotowych opisach konstrukcji dostępnych w Internecie.

Rozwój technik cyfrowego przetwarzania sygnałów analogowych spowodował, że konstruktorzy układów scalonych zaprojektowali i wykonali wiele szybkich i dokładnych przetworników analogowo-cyfrowych i cyfrowo-analogowych. Ktoś kiedyś wpadł na pomysł, że skoro potrafimy

AVT-5155

W ofercie AVT:
AVT-5155A – płytką drukowaną
AVT-5155B – płytką + elementy

PODSTAWOWE PARAMETRY

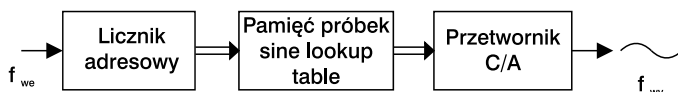
- Płytką o wymiarach 122x37 mm (płytką generatora), 48x34 mm (płytką regulatora)
- Zakres generowanych częstotliwości: 1 Hz...25 MHz
- Użyteczny zakres częstotliwości 25 Hz...25 MHz
- Programowany krok przestrajania: 1...999999 Hz
- Ustawianie częstotliwości: impulsator lub klawiatura numeryczna
- Regulowany sygnał wyjściowy: sinus lub trójkąt
- Regulacja amplitudy cyfrowo w 72 krokach
- Wyjście cyfrowe TTL
- Funkcja prostego wobulatora
- Funkcja pomiaru częstotliwości



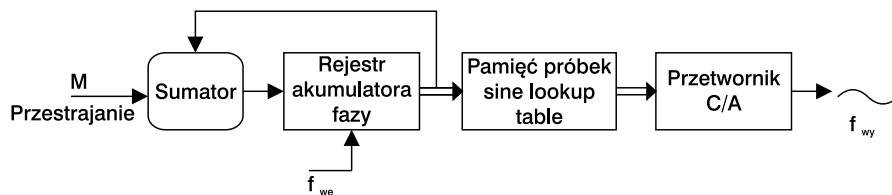
PROJEKTY POKREWNE

wymienione artykuły są w całości dostępne na CD

Tytuł artykułu	Nr EP/EdW	Kit
Wielokanałowy generator sygnałów programowalnych	EP 6/2005	AVT-456
Tani generator funkcyjny	EP 9/1999	AVT-823
Mini-generator funkcyjny	EP 10/2001	AVT-1327
Generator fali prostokątnej o regulowanym współczynniku wypełnienia	EP 8/2008	AVT-1474
Uniwersalny generator	EdW 7/2001	AVT-2495
Generator impulsów	EdW 6/2002	AVT-2633
Komputerowy generator funkcyjny	EdW 11/2005	AVT-2771
Generator funkcyjny 0,1 Hz...20 MHz	EdW 11/2007	AVT-2846
Generator DDS	EdW 7/2008	AVT-2869
Generator funkcyjny DDS	EP 2/2008	AVT-5124
Generator zegarowy 1 kHz...30 MHz	EP 8/2006	AVT-1436
Częstościomierz & generator na PC	EdW 9/2005	AVT-2764
Generator DDS	EP 3/2007	---
Generator DDS	EdW 3/2007	---



Rys. 1. Prosty generator DDS



Rys. 2. DDS z akumulatorem fazy

za pomocą przetwornika cyfrowo-analogowego dokładnie odtworzyć rzeczywisty analogowy sygnał zapisany w formie cyfrowej (np. sygnał audio), to można wygenerować „cyfrowy” sygnał analogowy i przekształcić go na rzeczywisty sygnał analogowy za pomocą przetwornika. Wydaje się, że szczególnie łatwo będzie można w ten sposób generować przebiegi okresowe, na przykład sinusoidalny. Ma to wiele zalet praktycznych: szeroki zakres generowanych częstotliwości i jej stabilność gwarantowana stabilizacją kwarcową, stabilność amplitudy w funkcji częstotliwości, możliwość prostego sterowania za pomocą sterowników mikroprocesorowych.

Działanie prostego syntezyzatora nie jest trudne do zrozumienia. Wyobraźmy sobie, że mierzymy amplitudę sygnału sinusoidalnego w odstępach czasu równych T/n , gdzie T okres sygnału sinusoidalnego, a n liczba próbek. Amplitudy te nazwiemy próbkami i zapiszemy w pamięci ROM. Tablica z próbkami nazywana jest *sine lookup table*. Wystarczy cyklicznie pobierać próbki z tablicy i podawać je na wejście przetwornika cyfrowo-analogowego. Na wyjściu przetwornika pojawi się analogowy sygnał sinusoidalny. Wyjściowy sygnał jest generowany w sposób całkowicie cyfrowy i nie ma nic wspólnego z klasycznymi analogowymi metodami. Taka metoda generowania sygnału analogowego nazywa się bezpośrednią syntezą cyfrową, czyli DDS (*Direct Digital Synthesis*). Schemat działania prostego generatora DDS pokazano na rys. 1.

N -bitowy licznik adresowy zlicza impulsy zegarowe o częstotliwości f_{we} . Wyjścia licznika adresują pamięć ROM, w której jest zapisanych 2^n próbek sygnału sinusoidalnego. Każda z próbek jest podawana na wejście przetwornika cyfrowo-analogowego, na wyjściu którego pojawiają się poziomy napięcia tworzące sygnał sinusoidalny. Żeby „wytworzyć” w ten sposób jeden okres sinusoidy potrzeba wystawić na wejście przetwornika 2^n próbek (gdzie n jest liczbą bitów licznika adresującego pamięć próbek *sine lookup table*). Ponieważ licznik adresowy jest taktowany przebiegiem o częstotliwości f_{we} , to częstotliwość wyjściowa generowanego sinusa jest równa:

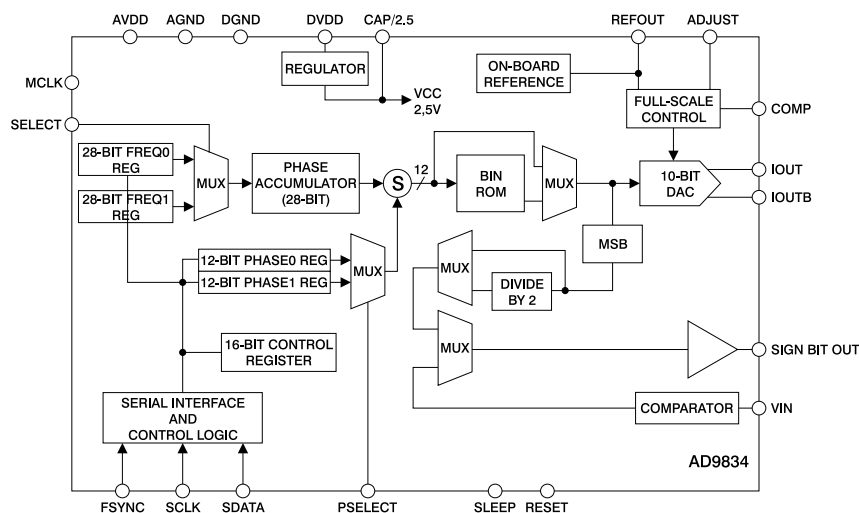
$$f_{wy} = \frac{f_{we}}{2^n} \quad (1)$$

Dla stałej liczby próbek w tablicy, częstotliwość wyjściowa zależy tylko od częstotliwości sygnału wejściowego f_{we} . Jest to poważna wada tego rozwiązania. Żeby w miarę płynnie i precyzyjnie zmieniać częstotliwość generatora, trzeba zmieniać częstotliwość sygnału wejściowego f_{we} . Jeżeli założymy, że chcemy zmieniać f_{wy} o 1 Hz, to dla np. $n=8$ częstotliwość wejściowa musi się zmieniać z krokiem 256 Hz. Są to bardzo poważne ograniczenia i dlatego taka idea DDS nie ma praktycznego znaczenia.

W praktycznych układach DDS stosowane jest rozwiązanie z akumulatorem fazy (*phase accumulator*) pokazane na rys. 2.

Pamięć próbek i przetwornik cyfrowo-analogowy są takie same jak na rys. 1, zmieniona jest tylko część adresująca tablicę pamięci próbek. Na wejście rejestru akumulatora fazy podawane są impulsy zegarowe o stałej częstotliwości. Wyjście rejestru adresuje pamięć próbek tak, jak na rys. 1. Istotna zmiana wiąże się ze sposobem zliczania impulsów przez rejestr akumulatora fazy. Po każdym zliczeniu jednego impulsu przez rejestr akumulatora jest wyliczana suma wartości wyjściowej tego rejestru (adresującej pamięć próbek) i wartość zapisana w słowie przestrajania (*tuning word*). Ta suma adresuje kolejną próbkę i tak dalej. Częstotliwość wyjściowa przebiegu z generatora jest wtedy równa:

$$f_{wy} = \frac{M f_{we}}{2^n} \quad (2)$$



Rys. 3. Schemat blokowy układu AD9834

Dla $M=1$ generator pracuje według zasady z rys. 1. Próbkę są kolejno adresowane i pobierane z tablicy. Dla $M=2$ pobierana jest co druga próbka przy tej samej prędkości wybierania określonej przez f_{we} . Częstotliwość wyjściowa się zwiększa. Zwiększając wartość M można w prosty i wygodny sposób regulować częstotliwość sygnału wyjściowego, ale nie może być ona większa od częstotliwości $f_{we}/2$.

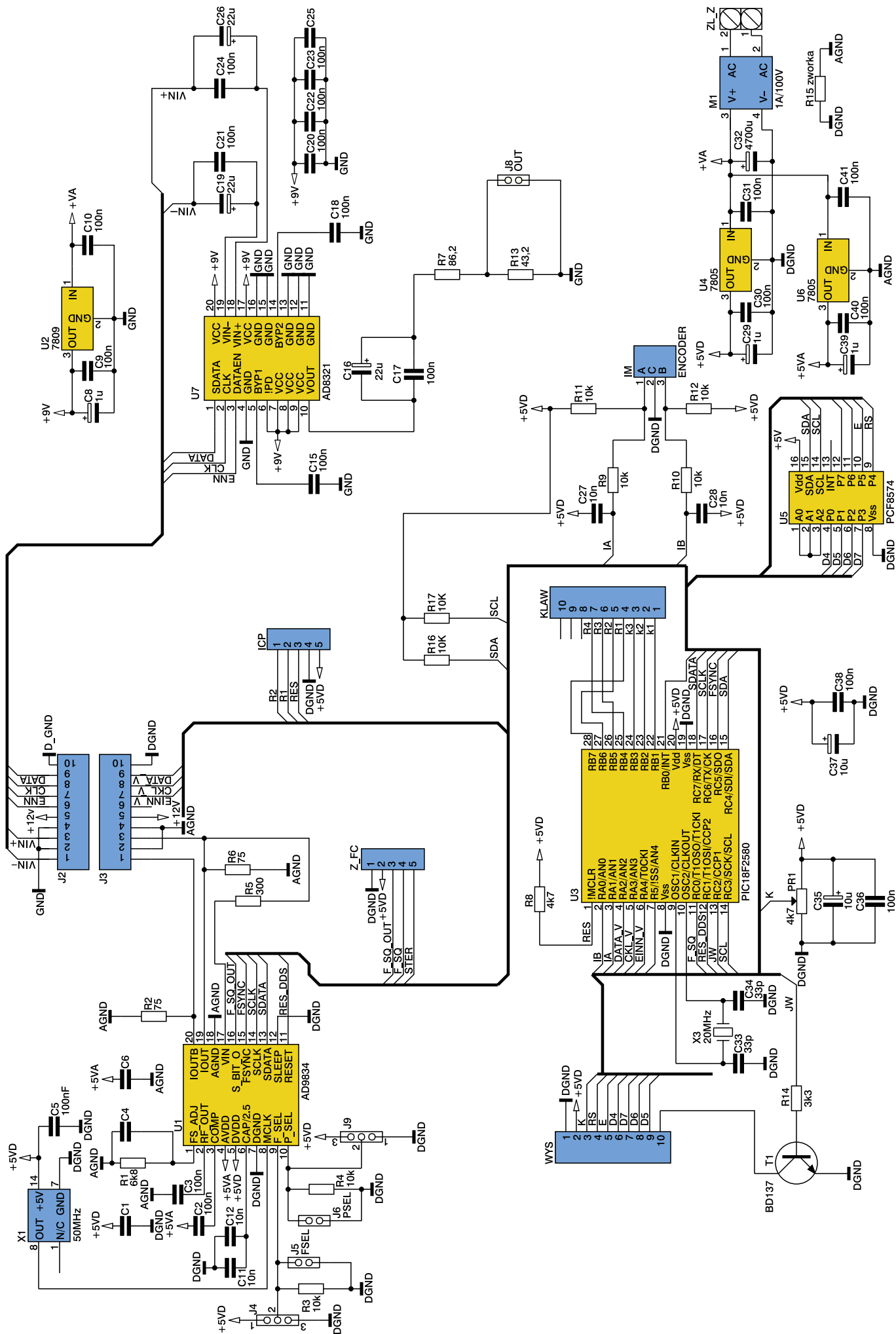
Oczywiście, zbudowanie takiego generatora „na piechotę” byłoby kłopotliwe, ale pojawiły się układy scalone, które zawierają w swojej strukturze wszystkie niezbędne elementy generatora DDS. Wykorzystanie gotowego układu scalonego pozwala nawet mniej zaawansowanym elektronikom zbudować własny generator DDS.

Opis budowy

W opisywanym projekcie zastosowano scalony generator DDS AD9834 firmy Analog Devices. Jego schemat blokowy pokazano na rys. 3. Bez problemu można tu zidentyfikować podstawowe bloki DDS: 28-bitowy akumulator fazy, tablicę z próbkami (BIN ROM), dwa 28-bitowe rejestry przestrajania (*28-bit freq reg*) i 10-bitowy przetwornik analogowo-cyfrowy. Układ ma też możliwość modulacji fazy sygnału wyjściowego. Do tego celu są wbudowane dwa 12-bitowe rejestry 12-BIT PHASE REG.

Układ może też generować przebieg cyfrowy z wejścia przetwornika. Wykorzystywany jest do tego celu komparator. Sygnał z wyjścia IOUT lub IOUTB łączy się z wejściem VIN. Sygnał prostokątny TTL jest dostępny na wyjściu SIGN BIT OUT. Takie połączenie jest możliwe, gdy bit SIGNPIB w rejestrze kontrolnym jest ustawiony.

Schemat kompletnego generatora DDS pokazano na rys. 4. Zasadniczym elementem jest układ AD9834. Maksymalna częstotliwość sygnału f_{we} podawanego na wejście MCLK wynosi 50 MHz. Źródłem tego sygnału jest scalony generator kwarcowy 50 MHz umieszczony w plastikowej obudowie DIP (X1). Wejścia F_{SEL} i P_{SEL} są wykorzystywane do wyboru aktywnego rejestru częstotliwości i rejestru fazy (rys. 3).



Rys. 4. Schemat generatora DDS

Aktywne rejestry mogą być wybierane alternatywnie przez zaprogramowanie bitów rejestrów sterujących układem. Rezystory R3 i R4 wymuszają aktywny poziom niski na tych wejściach, gdy wybór rejestrów jest wykonywany programowo.

Do wejścia FS_ADJ musi być dołączony rezystor określający maksymalny prąd wyjściowy dla samych jedynek na wejściu przetwornika. Prąd ten jest wyliczany z zależności:

$$I_{out} = \frac{18V_{ref}}{R} \quad (3)$$

Nominalnie $V_{ref}=1,2$ V, a $R=6,8$ k Ω . Napięcie V_{ref} jest podawane na wyprowadzenie RF_OUT i musi być zablokowane kondensatorem 100 nF (C3).

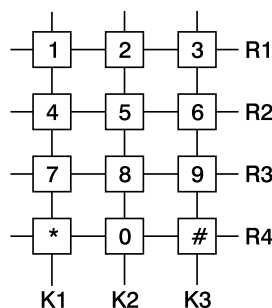
Przetwornik cyfrowo-analogowy ma symetryczne wyjście prądowe IOUT i IOUTB. Prąd wypływający z tych wyjść powoduje spadek napięcia na rezystorach R2 i R6 (konwersja prąd/napięcie). Sygnał z wyjścia IOUT jest podawany przez rezystor R6 na wejście komparatora VIN. Na wyjściu S_BIT_O jest dostępny przebieg prostokątny o częstotliwości równej częstotliwości wyjściowego sygnału sinusoidalnego i o poziomach TTL.

Linie FSYNC, SCLK, i DATA tworzą szeregową magistralę sterującą pracą generatora. Sterownik zbudowany w oparciu o mikrokontroler PIC18F2580 zapisuje przez tę magistralę rejestry: sterujący, dwa alternatywne rejestry częstotliwości i dwa alternatywne rejestry fazy układu AD9834.

Do linii portów mikrokontrolera oprócz magistrali sterującej układem DDS, dołączona jest klawiatura numeryczna od telefonu, 2 linie obsługujące obrotowy enkoder (impulsator), wejście częstościomierza, wyjście układu PWM sterującego jasnością podświetlenia wyświetlacza i magistrala I²C.

Elementy C27, C28, R9...R12 mają za zadanie tłumienie drgań styków enkodera w trakcie jego pracy. Sygnał PWM z wyjścia JW jest podawany przez rezystor R14 na bazę tranzystora T1 spełniającego rolę klucza załączającego zasilanie diod LED podświetlenia wyświetlacza. Rezystor R8 wymusza stan wysoki na wejściu zerowania mikrokontrolera. Żeby zerowanie mikrokontrolera po włączeniu zasilania było prawidłowe, musi być włączony układ POR (bity konfiguracyjne mikrokontrolera).

Na rys. 5 pokazano schemat klawiatury matrycowej dołączonej do sterownika. Linie RB1...RB3 są połączone z kolumnami klawiatury, a linie RB4...RB7 z wierszami klawiatury. W mode-



Rys. 5. Klawiatura generatora

lowym generatorze zastosowano standardową 12-przyciskową klawiaturę telefoniczną.

Alfanumeryczny wyświetlacz 2x16 znaków, ze sterownikiem HD44780, jest podłączony do linii ekspandera PCF8574. Stan linii wyjściowych ekspandera jest ustawiany przez mikrokontroler przez magistralę I²C. Rezystory R16 i R17 podciągają linie SDA i SCL do plusa zasilania.

Z linii DATA_V, CLK_V i EINN_V połączonych do linii portu PORTA jest zbudowana szeregową magistrala sterująca układem regulatora poziomu wyjściowego AD8321. Układ ten ma za zadanie wzmocnienie amplitudy różnicowego sygnału wyjściowego z wyjść IOUT i IOUTB. Pary kondensatorów C19, C21 i C24, C26 usuwają składową stałą z sygnału wyjściowego układu DDS. Para kondensatorów C16 i C17 usuwa składową stałą z sygnału wyjściowego AD8321.

Cały układ jest zasilany trzema napięciami: +5 VD, +5 VA i +9 V. Źródłem napięcia +5 VD jest wyjście standardowego stabilizatora 7805 (U4). Zasilają mikrokontroler, wyświetlacz, ekspander i część cyfrową układu AD9834. Napięcie to ma swoją masę cyfrową oznaczoną na schemacie jako DGND. Część analogowa AD9834 ma swój własny stabilizator 7805 (U6). Układ ten jest źródłem napięcia względem analogowej masy AGND prowadzonej oddzielnie na płytce drukowanej. Obie masy łączą się w pobliżu ujemnego bieguna kondensatora C32. Napięcie wyjściowe +9 V z wyjścia stabilizatora 7809 zasilają układ AD8321.

Generator został wykonany na dwóch płytkach. Na głównej płytce zostały umieszczone wszystkie układy poza regulatorem poziomu sygnału i zasilającego go stabilizatora. Układ DDS generuje sygnał analogowy metodą konwersji cyfrowo-analogowej. Sygnał wyjściowy, oprócz sygnału o częstotliwości podstawowej f_{wy} generowanej przez przetwornik, zawiera też składniki o częstotliwościach f_{we} (a częstotliwość podawana na wejście MCLK

WYKAZ ELEMENTÓW

Rezystory

- R2, R6, R13: 75 Ω 0,25 W
- R5: 300 Ω 0,25 W
- R14: 3,3 k Ω (1206)
- R8: 4,7 k Ω (1206)
- R1: 6,8 k Ω 0,25 W
- R3, R4, R9...R12, R16, R17: 10 k Ω (1206)
- PR: 4,7 k Ω potencjometr
- R7: 86,2 Ω
- R13: 43,2 Ω
- R15: 0 Ω zwora

Kondensatory

- C33, C34: 33 pF ceramiczne
- C11, C12, C27, C28: 10 nF foliowe
- C2, C3, C15, C18, C21, C24: 100 nF foliowe
- C5, C9, C10, C22, C23, C30, C31, C36, C38, C40, C41: 100 nF (1206) ceramiczne
- C8, C29, C39: 1 μ F/35 V tanalowe
- C35, C37: 10 μ F/16 V
- C16, C19, C26: 22 μ F/26 V
- C32: 4700 μ F/25 V

Półprzewodniki

- M1: mostek prostowniczy 1 A/100 V
- U7: AD8321
- U1: AD9834
- U5: PCF8574
- U3: PIC18F2580 zaprogramowany
- U4, U6: 7805
- U2: 7809
- T1: BD137

Inne

- Klawiatura 12-przyciskowa
- Wyświetlacz LCD 2x16 znaków HD44760
- Enkoder Burns ECW1-B24
- Rezonator kwarcowy 20 MHz
- Scałony generator kwarcowy 50 MHz – obudowa DIL
- Listwa goldpinów dwu- i jednorzędowych

AD9834), $f_{we} - f_{wy}$ oraz powielone wartości tych częstotliwości. Żeby sygnał wyjściowy był pozbawiony tych zakłócających składników, to powinien być odfiltrowany dolno-przepustowo. Jeżeli maksymalna częstotliwość wyjściowa ma wartość 25 MHz, to filtr powinien przenosić bez zniekształceń sygnał w paśmie użytecznym, a tłumić przynajmniej na poziomie -50 dB częstotliwości wyższe od 35 MHz. Filtr powinien być symetryczny, bo sygnał z wyjścia przetwornika jest symetryczny. Zbudowanie filtra aktywnego wymagałoby odpowiednich elementów, trudno dostępnych i wymagających dużego doświadczenia. Wydaje się, że najodpowiedniejszym byłby tutaj filtr RLC, jednak i w tej dziedzinie moje doświadczenie było zbyt małe, żeby taki filtr zaprojektować, zbudować i przede wszystkim zweryfikować poprawność jego działania.

Tomasz Jabłoński, EP
tomasz.jablonski@ep.com.pl

Na CD karty katalogowe i noty aplikacyjne elementów oznaczonych kolorem czerwonym



R E K L A M A

Nie przeoczysz żadnej nowości śledząc serwisy aktualności na

www.elektronikaB2B.pl
www.automatykaB2B.pl