



Mostki i interfejsy Ethernetowe (1)

Interfejsy PHY i mikrokontrolery z MAC



Aplikacje wykorzystujące Ethernet podbijają rynek, co z jednej strony wynika z rosnących potrzeb użytkowników i coraz łatwiejszego dostępu do sieci, z drugiej – ułatwia to coraz większa liczba coraz tańszych mikrokontrolerów wyposażonych w interfejsy sieciowe oraz coraz częściej bezpłatne oprogramowanie realizujące m.in. funkcje stosów protokołów sieciowych.

Przegląd dostępnych konstruktorom rozwiązań sprzętowych przedstawiamy w artykule.

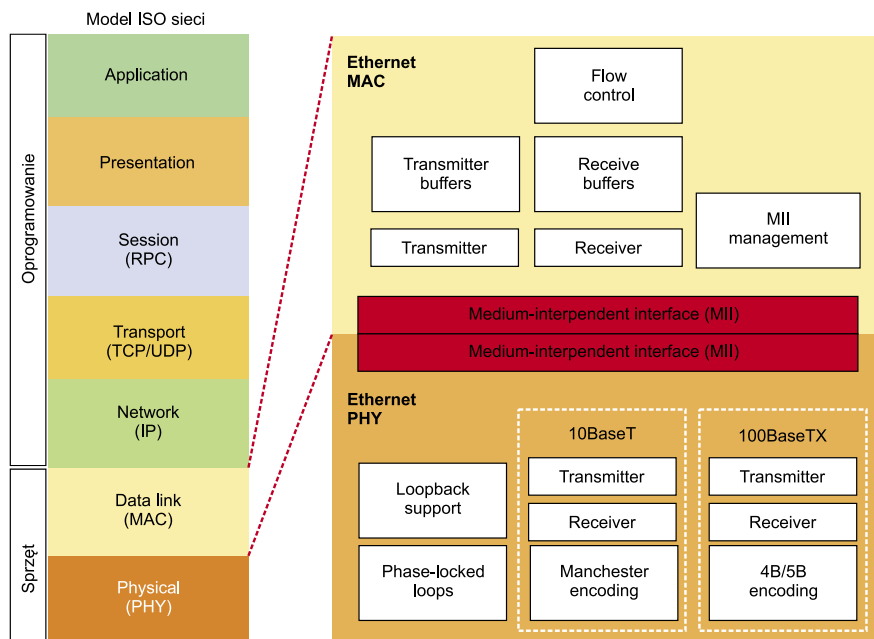
Jedynym liczącym się obecnie w świecie standardem lokalnych sieci do przesyłu danych jest Ethernet. Historia tego standardu sięga początku lat '70 (jest to opracowanie firmy Xerox), znany nam współcześnie 10BASE-T wprowadzono na rynek na początku lat '90.

Kablowy Ethernet jest utożsamiany ze standardem IEEE802.3, który składa się z zestawu definicji określających budowę i działanie fizycznej warstwy interfejsu wymiany danych (*PHYsical layer*), funkcję i sposób działania warstwy łącza (*Data Link layer*) oraz podwarstwy *Media Access Control*

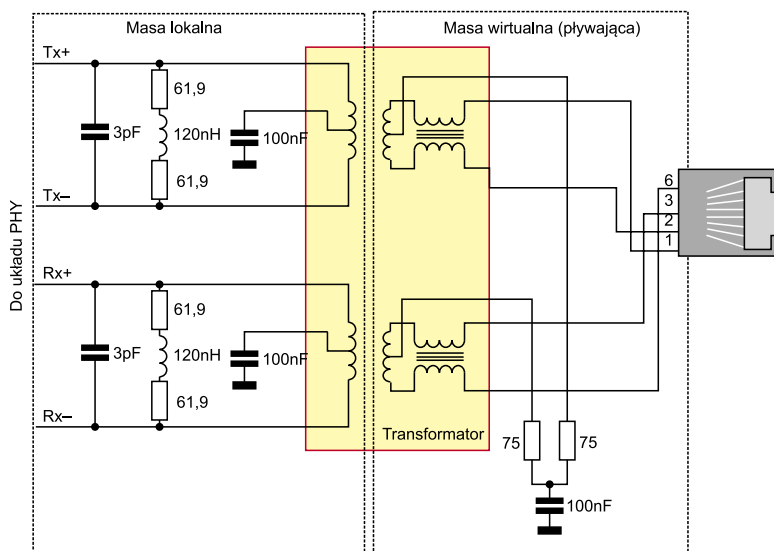
Dodatkowe materiały na CD i FTP:
host: ep.com.pl, user: 12235, pass: 60u61c5y

(MAC), która odpowiada m.in. za selekcję i adresowanie danych przesyłanych pomiędzy urządzeniami dołączonymi do sieci. Ponieważ w artykule zajmiemy się przede wszystkim interfejsami sieci kablowych, bezprzewodowe rozszerzenia standardu IEEE802 zostawimy do omówienia w kolejnych wydaniach EP.

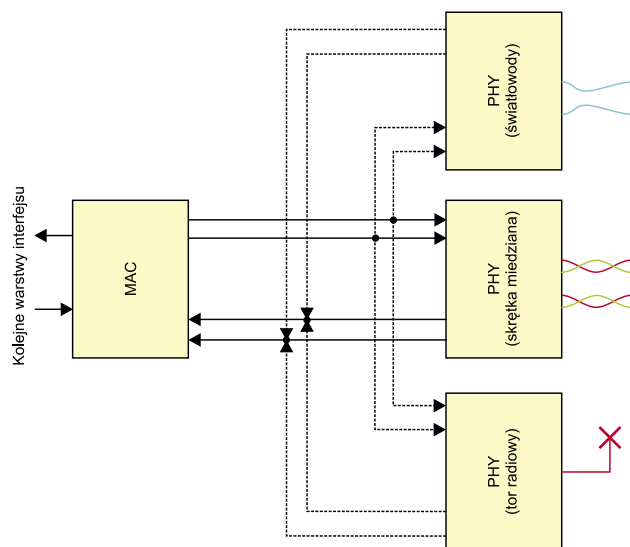
Na **rys. 1** pokazano warstwowy model sieci OSI ISO z zaznaczonymi warstwami obsługiwanych przez scalone interfejsy sieciowe PHY i MAC. Jak widać dostępne współcześnie układy scalone realizują funk-



Rys. 1. Warstwowy model sieci OSI ISO z zaznaczonymi warstwami obsługiwanymi przez scalone interfejsy sieciowe PHY i MAC



Rys. 2. Jeden ze sposobów włączenia transformatorów separujących w obwody wejściowe układu PHY



Rys. 3. Dzięki interfejsowi komunikacyjnemu MII blok MAC może komunikować się z praktycznie dowolnym PHY



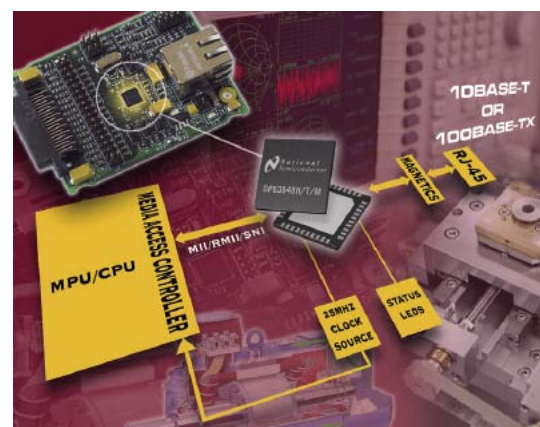
Rolą układów MAC jest wysokopoziomowa obróbka danych odbieranych z PHY i wysyłanych przez PHY (w tym tworzenie, dekompozycja i synchronizacja ramek, sterowanie przepływem danych, wykrywanie i obsługa błędów). Rolą PHY jest formowanie i transfer (w obydwu kierunkach) jednostek danych w sposób dostosowany do możliwości wykorzystywanego medium transmisyjnego.

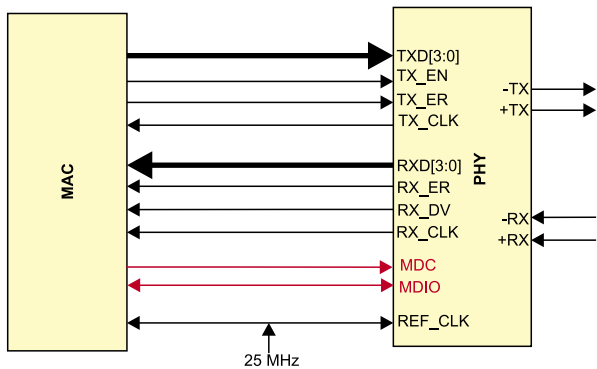
cje dwóch dolnych warstw modelu ISO, pozostałe warstwy muszą być realizowane programowo.

Warto pamiętać, że istotnymi elementami warstwy fizycznej są jeszcze transformatory separujące interfejsy sieciowe, zapewniające przy tym transfer danych z odpowiednią prędkością oraz gniazda – dość często gniazda są integrowane z transformatorami w jednej obudowie. Na rys. 2 pokazano typowy (choć nie jedyny stosowany w praktyce) sposób włączenia transformatorów separujących w obwody wejściowe układu PHY.

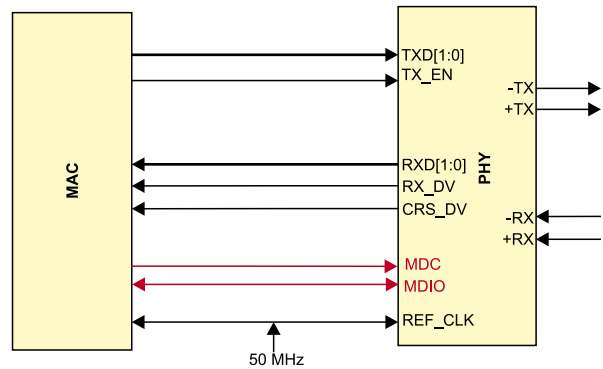
Interfejsy komunikacyjne układów MAC i PHY

Zapewnienie współpracy pomiędzy poszczególnymi warstwami stosu wymaga opracowania przez programistę odpowiednich interfejsów lub (np. w przypadku komunikacji pomiędzy warstwami IP i DataLink) programowej obsługi zestawu rejestrów, w jakie jest wyposażony MAC. Także układy ulokowane w najniższej warstwie stosu – MAC i PHY – muszą się ze sobą komuni-





Rys. 4. Typowe połączenie pomiędzy MAC i PHY z wykorzystaniem interfejsu MII



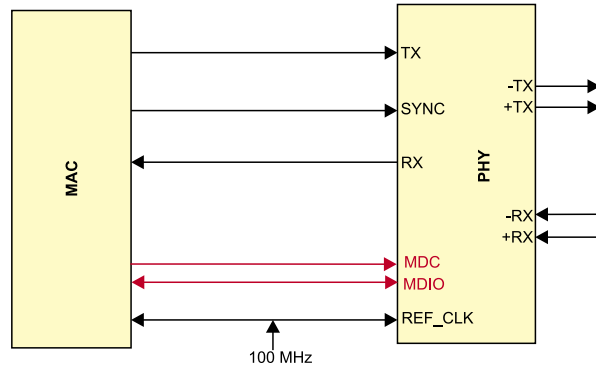
Rys. 5. Typowe połączenie pomiędzy MAC i PHY z wykorzystaniem interfejsu RMII

Tab. 1. Zestawienie prędkości transferu danych za pomocą wybranych interfejsów zapewniających komunikację pomiędzy PHY i MAC

Interfejs	Liczba bitów przesyłana w jednym takcie	Prędkość transmisji [Mb/s]	Prędkość transmisji [MB/s]
MII	4	100	12,5
RMII	2	100	12,5
SMII	1	100	12,5
GMII	8	1000	12,5
RGMII	4	1000	125
SGMII	2	1000	125
XGMII	32	10000	1250
XAUI	4	10000	1250

kować, do czego służą specjalne interfejsy oparte na *Media Independent Interface* znanym także pod akronimem MII. Idea tego interfejsu polega na uniezależnieniu warstwy obsługującej medium przesyłowe od przesyłanych danych, dzięki czemu zastąpienie miedzianych kabli interfejsem radiowym lub światłowodem nie wymaga praktycznie żadnej ingerencji w interfejs komunikacyjny, poza – co oczywiste – wymianą układu PHY, który musi być dopasowany do charakteru medium (rys. 3).

Na rys. 4 pokazano typowe połączenie pomiędzy MAC i PHY z wykorzystaniem interfejsu MII, który w jednym takcie zegara synchronizującego transmisję przesyła 4 bity danych. Taki sposób transferu wymusza częstotliwość taktowania interfejsu 25 MHz, co pozwala uzyskać wypadkową prędkość transmisji 100 Mb/s (tab. 1).



Rys. 6. Typowe połączenie pomiędzy MAC i PHY z wykorzystaniem interfejsu SMII



Ponieważ liczba linii niezbędnych do transferu danych z wykorzystaniem interfejsu MII jest duża (łącznie 16), a linie GPIO mikrokontrolerów były do niedawna bardzo kosztowne, opracowano nieco zmodyfikowany standard RMII (*Reduced MII*), w którym zmniejszono liczbę linii sterujących, a dane są przesyłane paczkami po 2 bity (rys. 5). Wymusiło to zwiększenie częstotliwości taktowania transferu danych z 25 MHz do 50 MHz.

Dalszą redukcję liczby niezbędnych wyprowadzeń zaproponowali twórcy interfejsu SMII (*Serial MII* – rys. 6), który jest stosowany jako opcjonalny w niektórych układach PHY i mikrokontrolerach z wbudowanym MAC.

Na rys. 4..6 zaznaczono na czerwono dwie linie interfejsu MDIO (*Management Data Input/Output*), który służy do konfiguracji i diagnostyki układów PHY. Zazwyczaj jest on obsługiwany bezpośrednio przez MAC i nie wymaga interwencji ze strony aplikacji użytkownika (poza obsługą stosu komunikacyjnego).

Pozostałe interfejsy wymienione w tab. 1 są rzadko wykorzystywane w aplikacjach mikrokontrolerowych, przede wszystkim ze względu na brak realnej możliwości obsłużenia dużej liczby danych przesyłanych przez tak szybkie interfejsy sieciowe.

Mostki PHY do sieci 10/100/1000 Mb/s

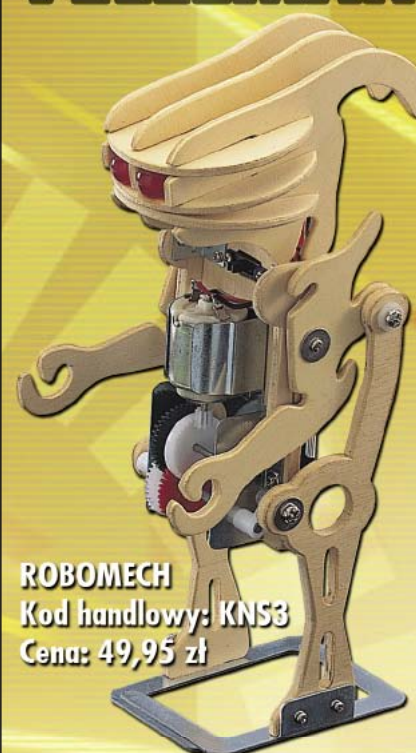
Ponieważ coraz większa liczba tanich mikrokontrolerów i mikroprocesorów jest wyposażana w bloki MAC (tab. 2), do budowy systemów sieciowych wystarczy zastosowanie interfejsu PHY. Układy tego typu oferuje wiele firm (tab. 3), a ich możliwości funkcjonalne umożliwiają realizację także bardzo zaawansowanych, także wielokanałowych aplikacji sieciowych.



Tab. 2. Wybrane mikrokontrolery wyposażone w bloki MAC lub MAC i PHY

Typ	Rdzeń	Kategoria	Producent	Wyposażenie
AX11001	8051	μC	Asix	MAC, PHY
AX11005	8051	μC	Asix	MAC, PHY
AX11015	8051	μC	Asix	MAC, PHY
AX11025	8051	μC	Asix	MAC, PHY
AT32AP7000	AVR32	μP	Atmel	2×MAC, MII, RMII
AT32UC3A0128	AVR32	μC	Atmel	MAC, MII, RMII
AT32UC3A0256	AVR32	μC	Atmel	MAC, MII, RMII
AT32UC3A0512	AVR32	μC	Atmel	MAC, MII, RMII
AT32UC3A1128	AVR32	μC	Atmel	MAC, MII, RMII
AT32UC3A1256	AVR32	μC	Atmel	MAC, MII, RMII
AT32UC3A1512	AVR32	μC	Atmel	MAC, MII, RMII
AT91RM9200	ARM920T	μP	Atmel	MAC, MII, RMII
AT91SAM9260	ARM926EJ-S	μP	Atmel	MAC, MII, RMII
AT91SAM9261	ARM926EJ-S	μP	Atmel	MAC, MII, RMII
AT91SAM9263	ARM926EJ-S	μP	Atmel	MAC, MII, RMII
AT91SAM9G20	ARM926EJ-S	μP	Atmel	MAC, MII, RMII
AT91SAM9G45	ARM926EJ-S	μP	Atmel	MAC, MII, RMII
AT91SAM9XE128	ARM926EJ-S	μC	Atmel	MAC, MII, RMII
AT91SAM9XE256	ARM926EJ-S	μC	Atmel	MAC, MII, RMII
AT91SAM9XE512	ARM926EJ-S	μC	Atmel	MAC, MII, RMII
AT91SAM7X128	ARM7TDMI	μP	Atmel	MAC, MII, RMII
AT91SAM7X256	ARM7TDMI	μP	Atmel	MAC, MII, RMII
AT91SAM7X512	ARM7TDMI	μP	Atmel	MAC, MII, RMII
AT91SAM7XC128	ARM7TDMI	μP	Atmel	MAC, MII, RMII
AT91SAM7XC256	ARM7TDMI	μP	Atmel	MAC, MII, RMII
AT91SAM7XC512	ARM7TDMI	μP	Atmel	MAC, MII, RMII
EP9301	ARM920T	μP	Cirrus Logic	MAC, MII
EP9302	ARM920T	μP	Cirrus Logic	MAC, MII
EP9307	ARM920T	μP	Cirrus Logic	MAC, MII
EP9312	ARM920T	μP	Cirrus Logic	MAC, MII
EP9315	ARM920T	μP	Cirrus Logic	MAC, MII
eCOG1X8A5	eCOG1	μC	Cyan	MAC, MII
eCOG1X9A5	eCOG1	μC	Cyan	MAC, MII
eCOG1X10B5	eCOG1	μC	Cyan	MAC, MII
eCOG1X14B5	eCOG1	μC	Cyan	MAC, MII
eCOG1X10Z5	eCOG1	μC	Cyan	MAC, MII
eCOG1X14Z5	eCOG1	μC	Cyan	MAC, MII
MC9S12NE64	HCS12	μC	Freescale	MAC+PHY
MCF51CN128	ColdFire V1	μC	Freescale	MAC, MII
MCF520X	ColdFire V2	μP	Freescale	MAC, MII
MCF523x	ColdFire V2	μP	Freescale	MAC, MII
MCF527X	ColdFire V2	μP	Freescale	2×MAC, MII
MCF528X	ColdFire V2	μC	Freescale	MAC, MII
MCF532X	ColdFire V3	μP	Freescale	MAC, MII
MCF537X	ColdFire V3	μP	Freescale	MAC, MII
MCF547X	ColdFire V4e	μP	Freescale	2×MAC, MII
MCF548X	ColdFire V4e	μP	Freescale	2×MAC, MII
MCF5223X	ColdFire V2	μC	Freescale	MAC, PHY
MCF5225X	ColdFire V2	μC	Freescale	MAC, MII
MCF5445X	ColdFire V4	μP	Freescale	2×MAC, MII
i.MX27	ARM926EJ-S	μP	Freescale	MAC, MII
i.MX27L	ARM926EJ-S	μP	Freescale	MAC, MII
i.MX35x	ARM1136JF-S	μP	Freescale	MAC, MII
i.MX37	ARM1176JZF-S	μP	Freescale	MAC, MII
i.MX512	Cortex-A8	μP	Freescale	MAC, MII
i.MX51x	Cortex-A8	μP	Freescale	MAC, MII
DS80C400	8051	μC	Maxim	MAC, MII
DS80C410	8051	μC	Maxim	MAC, MII
DS80C411	8051	μC	Maxim	MAC, MII
PIC18F66	PIC18	μC	Microchip	MAC, PHY
PIC18F67	PIC18	μC	Microchip	MAC, PHY

ROBOKITY VELLEMAN



ROBOMECH
Kod handlowy: KNS3
Cena: 49,95 zł

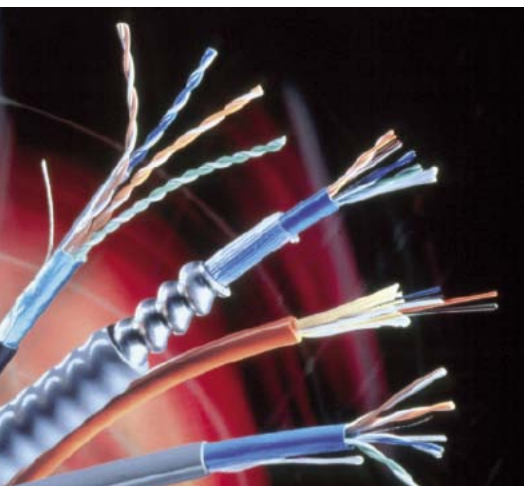


PRZEKŁADNIA
Kod handlowy: KNS7
Cena: 26,50 zł



STEGOMECH
Kod handlowy: KNS2
Cena: 49,95 zł

sklep.avt.pl



Współczesne układy PHY są przystosowane do pracy niskonapięciowej (nawet do 1,5 V), zapewniają maksymalne zautomatyzowanie transakcji sieciowych, automatycznie wykrywają rodzaj dołączonego do gniazda kabla (i potrafią samoczynnie przełączyć pary kanałów), zachowują przy tym zgodność z funkcjonalnymi standardami IEEE, dzięki czemu ich protokołowa kompatybilność jest dość wysoka.

W zestawieniu pokazanym w tab. 3 znajduje się spora liczba układów PHY przystosowanych do pracy w sieciach Ethernet 10, 100 lub 1000 Mb/s, przy czym warto zwrócić uwagę na fakt, że żaden z mikrokontrolerów i niewiele mikroprocesorów jest w stanie w pełni wykorzystać tak (potencjalnie) szybkie transfery danych, nawet z wykorzystaniem DMA. Dobierając układ PHY do własnej aplikacji lepiej jest kierować się łatwą dostępnością transformatorów separujących prawidłowo współpracujących z dostępnymi układami zamiast polegać na fascynujących dużymi liczbami.

Podsumowanie

Przedstawione w artykule układy: mikrokontrolery wyposażone w bloki MAC lub MAC+PHY oraz układy PHY realizują funkcje 2 z 7 warstw niezbędnych do obsługi sieci. Wyższe warstwy są obsługiwane programowo i w większości przypadków producenci mikrokontrolerów dostarczają niezbędne oprogramowanie bezpłatnie, choć czasami w nieco okrojonych wersjach. Warto na bieżąco śledzić strony producentów mikrokontrolerów, bo w dość szybkim tempie zwiększa się liczba dostępnych bezpłatnie stosów sieciowych.

Za miesiąc...

...przedstawimy kolejne grupy układów i modułów przeznaczonych do stosowania w interfejsach sieciowych: kompletne interfejsy sieciowe MAC+PHY, zasilacze PoE oraz zintegrowane moduły interfejsów sieciowych oraz narzędzia do ich aplikowania.

Andrzej Gawryluk

Tab. 2. c.d.

Typ	Rdzeń	Kategoria	Producent	Wyposażenie
PIC18F86	PIC18	µC	Microchip	MAC, PHY
PIC18F87	PIC18	µC	Microchip	MAC, PHY
PIC18F96	PIC18	µC	Microchip	MAC, PHY
PIC18F97	PIC18	µC	Microchip	MAC, PHY
LPC1758	Cortex-M3	µC	NXP	MAC, RMII
LPC1764	Cortex-M3	µC	NXP	MAC, RMII
LPC1766	Cortex-M3	µC	NXP	MAC, RMII
LPC1768	Cortex-M3	µC	NXP	MAC, RMII
LH79524N	ARM720T	µP	NXP	MAC, MII
LH79525N	ARM720T	µP	NXP	MAC, MII
LPC236x	ARM7TDMI	µC	NXP	MAC, RMII
LPC237x	ARM7TDMI	µC	NXP	MAC, RMII
LPC2388	ARM7TDMI	µC	NXP	MAC, RMII
LPC2458	ARM7TDMI	µC	NXP	MAC, MII, RMII
LPC246x	ARM7TDMI	µC	NXP	MAC, MII, RMII
LPC247x	ARM7TDMI	µC	NXP	MAC, MII, RMII
LPC3240	ARM926E-J	µC	NXP	MAC, MII, RMII
LPC3240	ARM926E-J	µC	NXP	MAC, MII, RMII
NUC710	ARM7TDMI	µP	Nuvoton	MAC, RMII
NUC740	ARM7TDMI	µP	Nuvoton	2×MAC, RMII
NUC745	ARM7TDMI	µP	Nuvoton	MAC, RMII
NUC910	ARM926E-J	µP	Nuvoton	MAC, RMII
NUC920	ARM926E-J	µP	Nuvoton	MAC, RMII
NUC945	ARM926E-J	µP	Nuvoton	MAC, RMII
NUC950	ARM926E-J	µP	Nuvoton	MAC, RMII
NUC960	ARM926E-J	µP	Nuvoton	MAC, RMII
Rabbit 5000	BD	µP	Rabbit	MAC, MII
Rabbit 4000	BD	µP	Rabbit	MAC, PHY
Rabbit 3000	BD	µC	Rabbit	MAC, MII
STM32F107	Cortex-M3	µC	ST	MAC, MII, IEEE1588
STR912	ARM966E-S	µC	ST	MAC, MII
AM3505	Cortex-A8	µP	TI	MAC, RMII
AM3517	Cortex-A8	µP	TI	MAC, RMII
LM3561xx	Cortex-M3	µC	TI	MAC, PHY
LM3564xx	Cortex-M3	µC	TI	MAC, PHY
LM356537	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM3566xx	Cortex-M3	µC	TI	MAC, PHY
LM356730	Cortex-M3	µC	TI	MAC, PHY
LM356753	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM3569xx	Cortex-M3	µC	TI	MAC, PHY
LM356950	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM358530	Cortex-M3	µC	TI	MAC, PHY
LM358538	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM358630	Cortex-M3	µC	TI	MAC, PHY
LM358730	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM35873x	Cortex-M3	µC	TI	MAC, PHY
LM358930	Cortex-M3	µC	TI	MAC, PHY
LM358933	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM358938	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM358962	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM358970	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM358971	Cortex-M3	µC	TI	MAC, PHY
LM35979x	Cortex-M3	µC	TI	MAC, PHY
LM359997	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM359B9x	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
LM359L97	Cortex-M3	µC	TI	MAC, PHY, IEEE1588
EZ80F91NAA	eZ80	µP	Zilog	MAC, MII
EZ80F916	eZ80	µP	Zilog	MAC, MII

BD – brak danych

Tab. 3. Zestawienie PHY wybranych z ofert największych producentów

Typ	Producent	Liczba portów	MII	RMII	SMII	Prędkość transmisji [Mb/s]	AutoMDIX	Inne
BCM5221	Broadcom	1	-	+	-	10/100	+	
BCM5222	Broadcom	2	+	-	-	10/100	+	
BCM5241	Broadcom	1	+	-	-	10/100	+	
BCM5208R	Broadcom	4	+	-	-	10/100	+	
BCM5228	Broadcom	8	-	+	+	10/100	+	
BCM5238	Broadcom	8	-	-	+	10/100	+	SSMII
BCM5248	Broadcom	8	-	-	+	10/100	+	SSMII
CS8900	Cirrus	1	-	-	-	10	-	
CS8952	Cirrus	1	+	-	-	10/100	-	
DM9161B	Davicom	1	+	+	-	10/100	+	GPSI
DM9161BI	Davicom	1	+	+	-	10/100	+	GPSI
DM9161A	Davicom	1	+	+	-	10/100	+	GPSI
DM9161	Davicom	1	+	+	-	10/100	+	GPSI
DM9801	Davicom	1	+	-	-	1	-	Home Phonetline Network
ICS1893	IDT	1	+	-	-	10/100	+	
DP83848C	NS	1	+	+	-	10/100	+	SNI
DP83848H	NS	1	+	+	-	10/100	+	
DP83848I	NS	1	+	+	-	10/100	+	SNI
DP83848J	NS	1	+	+	-	10/100	+	
DP83848K	NS	1	+	+	-	10/100	+	
DP83848M	NS	1	+	+	-	10/100	+	
DP83848T	NS	1	+	+	-	10/100	+	
DP83640	NS	1	+	+	-	10/100	+	IEEE1588, FX
DP83849C	NS	2	+	+	-	10/100	+	
DP83849D	NS	2	+	+	-	10/100	+	FX
DP83849I	NS	2	+	+	-	10/100	+	
DP83865	NS	1	+			10/100/1000	+	GMII, RGMII
KSZ9021GQ	Micrel	1	+			10/100/1000	+	GMII
KSZ9021RL	Micrel	1	-	-	-	10/100/1000	+	RGMII
KSZ9021GN	Micrel	1	+	-	-	10/100/1000	+	GMII
KSZ8041NL	Micrel	1	+	+	-	10/100	+	
KSZ8041TL	Micrel	1	+	+	+	10/100	+	
KSZ8001L	Micrel	1	+	+	+	10/100	+	
KSZ8001SL	Micrel	1	+	+	+	10/100	+	
KSZ8721	Micrel	1	+	+	-	10/100	+	
78Q2120C	Teridian	1	+	-	-	10/100	-	
78Q2123	Teridian	1	+	-	-	10/100	+	
78Q2133	Teridian	1	+	-	-	10/100	+	
PHY11G	Infineon	1	BD	BD	BD	10/100/1000	BD	
PHY22F	Infineon	2	BD	BD	BD	10/100/1000	BD	
88E3015	Marvell	1	+	-	-	10/100	+	RGMII
88E3016	Marvell	1	-	-	-	10/100	+	RGMII
88E3018	Marvell	1	+	-	-	10/100	+	RGMII
88E3082	Marvell	8	-	+	+	10/100	+	SSSMII
88E3083	Marvell	8	-	-	+	10/100	+	SSSMII
88E1111	Marvell	1	-	-	-	10/100/1000	+	GMII
88E1121	Marvell	2	-	-	-	10/100/1000	+	RGMII
88E1141	Marvell	4	-	-	-	10/100/1000	+	GMII, RGMII
RTL8201BL	Realtek	1	+	-	-	10/100	-	SNI
RTL8201CL	Realtek	1	+	-	-	10/100	-	SNI
RTL8201CP	Realtek	1	+	-	-	10/100	-	SNI
RTL8201N	Realtek	1	+	+	-	10/100	+	SNI
RTL8201DL	Realtek	1	+	+	-	10/100	+	SNI
RTL8208C	Realtek	8	-	+	+	10/100	+	SSSMII
RTL8211BN	Realtek	1	+	-	-	10/100/1000	+	RGMII/GMII
RTL8212F	Realtek	2	+	-	-	10/100/1000	+	SGMII/RGMII/GMII
RTL8214	Realtek	4	-	-	-	10/100/1000	+	RSGMII
SIS196	SIS	1	-	-	-	10/100/1000	+	GMII, RGMII
LAN8710	SMSC	1	+	+	-	10/100	+	
LAN8720	SMSC	1	-	+	-	10/100	+	
LAN8187	SMSC	1	+	+	-	10/100	+	
LAN88710	SMSC	1	+	+	-	10/100	+	
STE100P	ST	1	+	-	-	10/100	-	
TLK100	TI	1	+	-	-	10/100	+	

BD – brak danych